

Trabajo Fin de Máster Máster en Ingeniería Industrial

Modelado y control predictivo de un convertidor NPC de 5 niveles

Autor: Alfonso García Navarro

Tutor: Francisco Salas Gómez

**Dpto. Ingeniería de Sistemas y Automática
Escuela Técnica Superior de Ingeniería
Universidad de Sevilla**

Sevilla, 2019



Trabajo Fin de Máster
Máster en Ingeniería Industrial

Modelado y control predictivo de un convertidor NPC de 5 niveles

Autor:

Alfonso García Navarro

Tutor:

Francisco Salas Gómez

Profesor Titular

Dpto. Ingeniería de Sistemas y Automática
Escuela Técnica Superior de Ingeniería
Universidad de Sevilla

Sevilla, 2019

Trabajo Fin de Máster: Modelado y control predictivo de un convertidor NPC de 5 niveles

Autor: Alfonso García Navarro

Tutor: Francisco Salas Gómez

El tribunal nombrado para juzgar el trabajo arriba indicado, compuesto por los siguientes profesores:

Presidente:

Vocal/es:

Secretario:

acuerdan otorgarle la calificación de:

El Secretario del Tribunal

Fecha:

Agradecimientos

Este trabajo no hubiera sido posible sin la ayuda del grupo de investigación de Francisco Gordillo y Paco Salas, ni la de sus miembros, en concreto Pablo Montero y Joaquín García, que me ayudaron a lo largo del proceso.

A mi familia, amigos y compañeros.

*Alfonso García Navarro
Sevilla, 2019*

Resumen

Para los convertidores de potencia, el concepto del promediado, ampliamente usado en la actualidad en los sistemas de electrónica de potencia para evitar el aspecto conmutado del problema de control, está quedando obsoleto. La motivación de este trabajo es la de reemplazar el clásico uso del lazo de corriente junto al modulador por una única entidad de control. El MPC combina las posibilidades que ofrece un problema de control de estados discretos como es el de la electrónica de potencia junto a la potencia de cálculo cada vez mayor que ofrecen los sistemas de control y actuación en la actualidad. El control MPC aspira a ser la base del control en el seno de la electrónica de potencia conmutada, ofreciendo un control robusto con menores frecuencias de conmutación que las de modulación y distorsiones armónicas bajas.

Este trabajo se centra en el uso del predominante esquema de control predictivo basado en modelo (MPC) aplicado a elementos de la electrónica de potencia. En concreto, se hace énfasis sobre sistemas de conversión DC-AC para aplicaciones de medita tensión (MT). Particularmente, las estrategias de control que se desarrollen a lo largo del trabajo serán verificadas sobre convertidores multinivel NPC (*Neutral-Point Clamped*) que operan a una frecuencia de conmutación del orden de decenas de KHz. Las técnicas de control propuestas son parametrizadas para la posible aplicación sobre elementos de menor o mayor potencia.

Para la verificación y simulación de las estrategias de control que se presenten en el trabajo, se dispone de un convertidor bidireccional NPC de 5 niveles de 12 KVA, que servirá de base para todas las simulaciones que se hagan, con la intención de implementar un controlador para dicho convertidor que confirme las bondades del control propuesto. Para tal fin, se propone una modificación constructiva en dicho convertidor para su adecuación como inversor DC-AC.

Abstract

In power electronics systems, the widely applied concept of averaging, used to conceal the switching aspect from the control problem, is becoming obsolete. The motivation of this work is to replace the classic use of the current loop and modulator by one single control entity. The MPC combines the possibilities offered by a control problem with discrete states such as power electronics, together with the increasing computing power offered by the control and actuation systems today. The MPC control aims to be the basis of control within the switching power electronics, offering robust control with lower switching frequencies than modulation and low harmonic distortions.

This work focuses on the use of the predominant model-based predictive control (MPC) scheme applied to elements of power electronics. Specifically, emphasis is placed on DC-AC conversion systems for medium-voltage (MV) applications. Particularly, the control strategies that are developed throughout the work will be verified on NPC multilevel converters (Neutral-Point Clamped) that operate at switching frequencies on the order of tens of KHz. The proposed control techniques are parameterized for possible applications on elements of lesser or greater power.

For the verification and simulation of the control strategies that are presented in this work, there is a 12 KVA power five-level NPC bidirectional converter, which will serve as the basis for all the simulations that are made, with the intention of implementing a controller for said converter that confirms the benefits of the proposed control. For this purpose, a constructive modification in this converter is proposed for its adaptation as a DC-AC inverter.

Índice

<i>Resumen</i>	III
<i>Abstract</i>	V
1 Introducción	1
1.1 Antecedentes históricos	1
1.2 Estado del arte	2
1.3 Retos del control en la electrónica de potencia	3
1.3.1 Sistemas no lineales	3
1.3.2 Sistemas MIMO	3
1.3.3 Tiempos de computación	4
1.4 Introducción al problema de control	4
1.4.1 Esquema clásico	4
1.4.2 Principios del control MPC	5
Modelo dinámico	5
Restricciones	6
Función de coste	7
Etapas de optimización	7
La idea del horizonte deslizante	8
1.4.3 Ventajas y retos del MPC	8
Ventajas del MPC	9
Retos del MPC	10
1.4.4 Sistemas de referencia	11
Sistema de referencia estacionario	11
Sistema de referencia rotativo	13
2 Inversor NPC 3 niveles	17
2.1 Descripción del equipo	17
2.1.1 Estados conmutados y voltajes	18
2.1.2 Caminos de corriente	20
2.1.3 Potencial en el punto neutro	20
2.1.4 Restricciones en las transiciones	21
2.1.5 Pérdidas por conmutación	21
2.2 Control MPC de corriente para carga RL trifásica	23
2.2.1 Esquema de control	23
2.2.2 Predicción de la corriente	23
2.2.3 Problema de optimización	25
2.2.4 Algoritmo de control	26

2.2.5	Simulación y evaluación	27
	Horizonte $N_p = 1$	28
	PLECS	30
	Horizonte $N_p > 1$	32
2.3	Control MPC de campo orientado (FO-MPC) para un motor asíncrono trifásico	36
2.3.1	Motor asíncrono	36
	Modelo en espacio de estados	39
2.3.2	Problema de control	40
2.3.3	Simulación	44
3	Inversor NPC 5 niveles	47
3.1	Descripción del equipo	47
3.2	Control MPC de corriente para carga RL trifásica	51
3.2.1	Balanceo de condensadores	52
3.2.2	Simulación	55
	Horizonte $N_p > 1$	56
4	Experimentación	61
4.1	Aspectos constructivos del equipo	62
4.2	Funcionamiento del sistema de control en Tiempo Real <i>Speedgoat</i>	66
4.2.1	Funciones de la FPGA	67
4.2.2	Funciones del procesador	68
4.2.3	Interfaz de control	69
4.3	Reacondicionamiento del modo de funcionamiento del convertidor	70
4.3.1	Esquema dual de funcionamiento	72
4.3.2	Control y comunicación de los relés y contactores	74
	Filtro EMI	75
	Driver de salida con ULN2003	75
	Aislamiento galvánico con optoacopladores	76
4.3.3	Modificación de la interfaz de control	77
4.4	Simulación <i>Hardware-in-the-Loop</i> con FPGA	78
4.4.1	Sincronización FPGA-Simulador	79
5	Conclusiones y Líneas Futuras	85
5.1	Líneas futuras de investigación	86
	<i>Índice de Figuras</i>	87
	<i>Índice de Tablas</i>	89
	<i>Bibliografía</i>	91

1 Introducción

1.1 Antecedentes históricos

La teoría de control moderna formulada en el dominio del tiempo emergió en los años 60 con el filtro de Kalman y el control LQR [2, 3]. La ley de control realimentada del LQR se obtiene minimizando una función de coste cuadrática sobre un horizonte infinito, sujeto a la evolución dinámica de un modelo lineal del sistema. Las primeras variantes de MPC emergieron en la industria de procesos en los años 70, centradas en sistemas no lineales con restricciones físicas y sobre una formulación de horizonte finito.

Tradicionalmente, desde sus comienzos hace 40 años, el MPC ha recibido poca atención por parte de la comunidad de la electrónica de potencia y ha estado en desuso en este campo. Otras comunidades, como la industria de procesos, ya venían adoptando este concepto en los años 80 con una gran eficiencia [4], en concreto en los sectores de la refinería, petroquímicas y químicas. Otras aplicaciones también pueden encontrarse en áreas como el procesado de alimentos, aeroespacial y defensa, minería y metalurgia, y la industria automovilística [4].

Entre las razones de la adopción tardía del MPC en la comunidad de la electrónica de potencia se incluye el limitado poder de procesamiento de datos que era asequible en el pasado siglo para resolver problemas de control en tiempo real, y las pequeñas constantes de tiempo características de la electrónica de potencia que hacen necesario el uso de intervalos de muestreo muy cortos. La característica no lineal de los disparos en los sistemas de la electrónica de potencia complica el diseño del controlador, así como su análisis y verificación. Sin embargo, algunas investigaciones iniciales en conceptos relacionados con el uso MPC para convertidores de potencia fueron llevadas a cabo en los años 80, y lo que es más importante, estos métodos han sido implementados y verificados experimentalmente [5, 6].

Durante la pasada década, sin embargo, el MPC ha emergido rápidamente en la electrónica de potencia. Este progreso ha sido gracias no sólo al tremendo incremento de la potencia computacional disponible en el hardware del controlador sino también a la igualmente significativa evolución de los ‘solvers’ que computan la solución del problema de optimización subyacente. La premisa de la ley de Moore, por la cual el número de transistores en circuitos integrados se dobla cada 2 años, se sigue verificando a buen ritmo [7]. En la electrónica de potencia industrial, se observa una transición desde los relativamente pequeños procesadores de señal digital (DSPs) a procesadores de alto rendimiento como los arrays de puertas programable en el campo (FPGA).

Al mismo tiempo, nuevas y complejas topologías multinivel han aparecido, y requieren sofisticados algoritmos de control. Los requisitos impuestos en la electrónica de potencia se han vuelto más estrictos y, en el mundo globalizado, las compañías se enfrentan a una considerable presión a la hora de conservar

o recobrar la ventaja competitiva sobre sus competidores. A lo largo de los últimos 50 años, ha habido un continuo cambio hacia convertidores con un mayor número de niveles de voltaje de salida [8]. Derivado del convertidor de dos niveles, el convertidor NPC de 3 niveles fue introducido a comienzos de los años 80 [9]. Topologías de cinco niveles aparecieron en torno al año 2000 y en los últimos años, nuevas y complicadas topologías multinivel han aparecido, las cuales requieren sofisticados algoritmos de control. Éstas están basadas tanto en puentes H en cascada como en Convertidores Modulares Multinivel (MMC) [10]. La principal motivación para adoptar estas nuevas topologías es conseguir mayores ratios de potencia. Para mantener valores correctos de corriente, se hace necesario incrementar los voltajes. Otro incentivo es evitar el uso de transformadores de bajada en el lado de red.

1.2 Estado del arte

Habitualmente, el controlador de un sistema industrial de electrónica de potencia está dividido en dos controladores, uno para el lado de carga y otro para el de red. Cada controlador está subdividido en dos bucles de control en cascada. En el lado de red, un bucle exterior controla el voltaje en el dc-link y manipula la potencia activa, la cual suele ser la referencia para el bucle interior. Éste controla la potencia activa y reactiva del convertidor mediante la manipulación del voltaje trifásico.

Para el caso de un variador de velocidad, el bucle exterior controla la velocidad de la máquina manipulando la referencia en el par mecánico. El bucle interior controla el par electromagnético de la máquina y el grado de magnetización mediante la manipulación del voltaje aplicado al bobinado del estátor.

La consigna de este voltaje es típicamente traducida en señales para las puertas de los semiconductores usando una Modulación por Ancho de Pulsos con Portadora (CB-PWM) [11] o Modulación Vectorial (SVM) [12]. En ambos casos, un bucle interior rápido es comúnmente usado, el cual está formulado generalmente en ejes rotativos ortogonales de referencia. En el lado de la máquina, el sistema de referencia está alineado con el vector de enlace de flujo, lo que lleva al llamado Control de Campo Orientado (FOC) [13, 14]. En el lado de red, el sistema de referencia puede ser alineado con el voltaje de red, dando como resultado el control de Voltaje Orientado (VOC).

Reducir las distorsiones armónicas a frecuencia de disparo puede ser logrado mediante el uso de Patrones de Pulsos Optimizados (OPPs). Dado que el problema de control asociado es difícil de resolver con un controlador de alto ancho de banda¹, la aproximación más comúnmente utilizada es recurrir a un método de bucle interior de control más lento, tales como el control escalar o control V/f.

Una tercera alternativa es remplazar el bucle de control interior por un controlador de histéresis. En vez de un modulador, se usa una look-up table, con la que se decide la posición de los disparos del inversor. Ejemplos dignos de atención incluyen el Control Directo del Par (DTC) [15] en el lado de la máquina, el cuál controla el par electromagnético y la magnetización de la máquina, y el Control de Potencia Directa (DPC) [16] en el lado de red, que controla las componentes de la potencia activa y reactiva. DTC y DPC consiguen unas respuestas muy rápidas de las variables controladas, pero traen consigo pronunciadas distorsiones armónicas.

En resumen, la mayoría de los métodos de control y modulación usados en la industria hoy en día tienen las siguientes características: En primer lugar, generalmente los problemas de control Múltiple Entrada Múltiple Salida (MIMO) se dividen en múltiples bucles de control con controladores Una Entrada Una Salida (SISO). Estos bucles se organizan en cascada conforme a la constante de tiempo dominante de su bucle. En segundo lugar, el comportamiento de los disparos del convertidor de potencia es ignorado mediante el uso del promediado. Esto permite el uso de controladores lineales tales como

¹ En control, el ancho de banda del sistema o tiempo de respuesta, es una medida de cómo de rápido responde el bucle de control a un cambio en el valor de entrada.

controladores PI (Proporcional-Integral). Éstos son típicamente incluidos junto a un mecanismo adicional anti wind-up y un limitador. Por último, una etapa de Modulación por Ancho de Pulsos (PWM) es usada para trasladar las cantidades promediadas de referencia a señales de disparo.

1.3 Retos del control en la electrónica de potencia

Se identifican 3 principales retos en el diseño y computación en tiempo real de esquemas de modulación y control de alto rendimiento.

1.3.1 Sistemas no lineales

Los elementos principales en un sistema de electrónica de potencia son componentes de circuitos lineales, tales como bobinas, condensadores y resistencias, los cuáles se complementan con elementos semiconductores, que pueden ser interruptores activos (o controlados) o diodos (pasivos). Mediante diferentes combinaciones de estos elementos, surgen diferentes sistemas dinámicos, que pueden ser descritos por funciones del tiempo lineales para cada combinación. Como resultado, al controlar corrientes, flujos y voltajes, y al manipular el estado de los dispositivos, los sistemas de la electrónica de potencia constituyen sistemas conmutados lineales, siempre que los efectos de saturación de los materiales magnéticos, delays, y restricciones de seguridad sean ignorados [17, 18].

En general, sin embargo, los sistemas de electrónica de potencia representan sistemas conmutados no lineales. La no linealidad surge, por ejemplo, para convertidores conectados a la red, con las potencias activa y reactiva, las cuáles son no lineales en términos de la corriente y el voltaje. Los efectos de saturación en inductores y restricciones en las corrientes conllevan a no linealidades adicionales. Para convertidores conectados a máquinas de velocidad variables, al controlar valores como el par electromagnético o la magnitud del flujo en el estátor, surgen funciones no lineales en función de la corriente y enlaces de flujo.

1.3.2 Sistemas MIMO

La descomposición del problema de control MIMO en múltiples bucles SISO, y el uso de bucles de control en cascada, simplifica mucho el diseño del controlador. Este enfoque funciona bien cuando las constantes de tiempo de los bucles en cascada difieren al menos en un orden de magnitud, y mientras se opere en condiciones cuasi-estacionarias. Durante transitorios y fallos, sin embargo, los diferentes bucles a menudo empiezan a interactuar entre ellos de una manera adversa, limitando la actuación posible en términos de ancho de banda y robustez del controlador, y a su vez, complicando el sintonizado de los bucles de control.

Para convertidores con filtros LC, por ejemplo, el control de corriente lleva normalmente incorporado un lazo de amortiguación activo, con el propósito de amortiguar la resonancia del sistema introducida por el filtro LC [19, 20]. Para evitar grandes sobreoscilaciones durante el transitorio, la respuesta en la corriente debe ser desacelerada, por ejemplo, limitando las subidas en la referencia. Para un convertidor modular multinivel, una gran cantidad de valores tienen que ser o bien regulados a una referencia o mantenidos a su valor nominal. Debido al acoplo físico de estas cantidades, el enfoque de usar múltiples bucles SISO en el control de un convertidor multinivel lleva a actuaciones aceptables solo durante operaciones estacionarias. Algo llamativo es el hecho de que existen pocos resultados disponibles en la literatura que presenten una operación dinámica rápida de un convertidor modular multinivel.

De esta manera, para aplicaciones demandadas en la actualidad, la característica MIMO de los sistemas de la electrónica de potencia hace necesario que sea abordada por un controlador MIMO.

El beneficio de hacerlo así es una respuesta dinámica más rápida durante transitorios y con menos sobreoscilación, así como una sintonización del controlador y puesta en marcha más simple.

1.3.3 Tiempos de computación

Este tercer reto tiene su origen en los cortos intervalos de muestreo de 1ms o menos que son típicamente usados en la electrónica de potencia. Estos intervalos limitan el tiempo disponible para computar las acciones de control.

1.4 Introducción al problema de control

1.4.1 Esquema clásico

Considérese el siguiente sistema general de electrónica de potencia de la figura, con $\mathbf{u} \in \mathbb{R}^{n_u}$ como vector de entradas e $\mathbf{y} \in \mathbb{R}^{y_u}$ como vector de salidas.

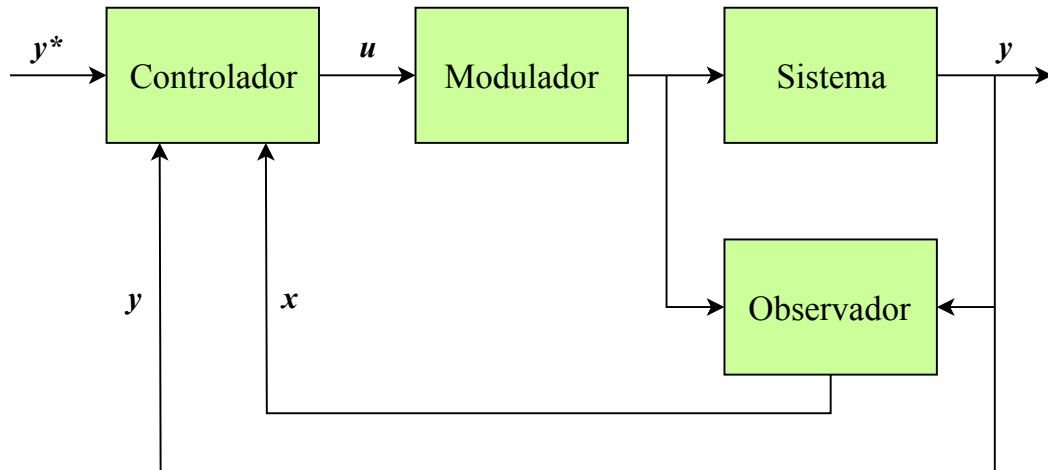


Figura 1.1 Esquema básico controlador.

Ambos vectores pueden contener valores reales y enteros. Normalmente existen restricciones físicas en forma de límites de actuación en la entrada. Nos referimos a la entrada del sistema \mathbf{u} como la variable *manipulada* y a la salida \mathbf{y} como la variable *controlada*. El controlador regula la salida \mathbf{y} del sistema a su referencia \mathbf{y}^* mediante la manipulación de la entrada \mathbf{u} . Un modulador opcional traduce \mathbf{u} en el estado del convertidor. El observador reconstruye el estado del sistema \mathbf{x} .

Distinguimos entre dos variedades del problema de control. Cuando se añade una etapa de modulación, la variable manipulada es un valor promediado y, típicamente, una referencia de voltaje. Nos referimos a esto como un problema de control *indirecto*. El promediado puede ser usado para evitar el uso de variables enteras en el modelo del sistema. Por otro lado, cuando no se usa modulación, se llega al problema de control *directo*, con la variable manipulada correspondiendo directamente con la posición conmutada del convertidor. Como resultado, el promediado no puede ser empleado, y el modelo del sistema contendrá variables enteras.

El MPC requiere el estado \mathbf{u} del sistema. Las componentes de \mathbf{x} que no puedan ser medidas, tales como el enlace de flujo de un rotor, deben ser recreadas por un observador. Usando un modelo del

sistema que esté alimentado por la entrada, el estado y la salida pueden ser estimados. Realimentando la diferencia entre las salidas medidas y las estimadas, los observadores pueden diseñarse de tal manera que los estados estimados converjan a los estados reales, asumiendo que el observador es asintóticamente estable y el sistema sea observable.

El problema de control general es diseñar un controlador que consiga los siguientes objetivos de control: La salida del sistema y debe ser regulada a su referencia y^* . Esto puede ser logrado realimentando la salida obtenida y , comparándola con su referencia y^* y manipulando la entrada u de manera acorde. El controlador debe garantizar estabilidad y asegurar que las restricciones se cumplen en todo instante. Todo esto debe ser logrado a pesar de las perturbaciones e inexactitudes del modelo, haciendo necesario una cierta robustez del controlador.

1.4.2 Principios del control MPC

En las últimas décadas, el MPC ha pasado de ser una recopilación de métodos de control a un paradigma congruente del control, quizás incluso a una filosofía de control. A pesar de las diferentes formulaciones y variaciones del MPC, cinco rasgos comunes a todos ellos se describen a continuación.

Modelo dinámico

El MPC incorpora un modelo dinámico del sistema a controlar. Sea u el vector de estado del sistema, el cuál, en general, contiene componentes reales y enteras. Partiendo del estado actual, el modelo dinámico interno permite al MPC predecir la secuencia de futuros estados del sistema y sus salidas dada una secuencia de variables manipuladas. La evolución dinámica del sistema puede ser descrita en el dominio continuo del tiempo mediante la representación en espacio de estados.

$$\frac{dx(t)}{dt} = f(x(t), u(t)) \quad (1.1a)$$

$$y(t) = h(x(t), u(t)) \quad (1.1b)$$

donde (1.1a) es una ecuación diferencial no lineal de primer orden que captura la evolución del vector de estado a lo largo del tiempo $t \in \mathbb{R}$. La salida y es una función no lineal $h()$ del vector de estado y de la entrada.

En la electrónica de potencia, cuando se eligen voltajes, corrientes o enlaces de flujo como variables de estado o salidas, la representación en espacio de estados (1.1) es generalmente lineal, y podemos escribirla de la siguiente forma matricial

$$\frac{dx(t)}{dt} = Fx(t) + Gu(t) \quad (1.2a)$$

$$y(t) = Cx(t) \quad (1.2b)$$

con F matriz del sistema, G matriz de entrada y C matriz de salida.

La mayoría de estrategias MPC lineales están formuladas en tiempo discreto, usando un intervalo de muestreo constante T_s . La variable manipulada está restringida a solo cambiar su valor en los instantes discretos de muestreo, es decir, en los instantes $t = kT_s$, donde $k \in \mathbb{N} = \{0, 1, 2, \dots\}$. Para el modelo en espacio de estados en tiempo continuo (1.2), la representación en tiempo discreto puede ser fácilmente computada. En concreto, integrando (1.2a) entre $t = kT_s$ y $t = (k+1)T_s$ y observando que $u(t)$ es

constante durante este intervalo de tiempo e igual a $\mathbf{u}(k)$, obtenemos la ecuación en espacio de estados en tiempo discreto

$$\frac{d\mathbf{x}(k+1)}{dt} = \mathbf{A}\mathbf{x}(k) + \mathbf{B}\mathbf{u}(k) \quad (1.3a)$$

$$\mathbf{y}(k) = \mathbf{C}\mathbf{x}(k) \quad (1.3b)$$

Las matrices \mathbf{A} y \mathbf{B} pueden ser computadas desde su equivalente en tiempo continuo de acuerdo a

$$\mathbf{A} = e^{\mathbf{F}T_s} \quad \text{y} \quad \mathbf{FB} = -(\mathbf{I} - \mathbf{A})\mathbf{G} \quad (1.4)$$

donde e denota la matriz exponencial, e \mathbf{I} es la matriz identidad de dimensiones apropiadas. Esta sería una discretización *exacta*. Por dificultades computacionales a la hora de usar la matriz exponencial, la aproximación de Euler hacia delante es normalmente lo suficientemente precisa para cortos intervalos de tiempo de hasta varias decenas de microsegundos en combinación con pocos horizontes de predicción. En este caso, las matrices del sistema en tiempo discreto son

$$\mathbf{A} = \mathbf{I} + \mathbf{F}T_s \quad \text{y} \quad \mathbf{B} = \mathbf{G}T_s \quad (1.5)$$

La matriz de salida \mathbf{C} permanece igual cuando derivamos la representación del sistema en tiempo discreto.

Restricciones

Incluso en los casos donde las ecuaciones en espacio de estados son lineales como en (1.3), las restricciones en las entradas, estados y salidas están generalmente presentes, lo que hace al sistema no lineal

$$\mathbf{u}(k) \in \mathcal{U} \subseteq \mathbb{R}^{n_u} \quad (1.6a)$$

$$\mathbf{x}(k) \in \mathcal{X} \subseteq \mathbb{R}^{n_x} \quad (1.6b)$$

$$\mathbf{y}(k) \in \mathcal{Y} \subseteq \mathbb{R}^{n_y} \quad (1.6c)$$

Para el problema de control indirecto, cuando un modulador es añadido al sistema, la variable manipulada real es típicamente la referencia del voltaje para el PWM. En este caso, está restringida a un conjunto continuo delimitado por

$$\mathcal{U} = [-1, 1]^{n_u} \quad (1.7)$$

En contraste a esto, para el problema de control directo, el estado conmutado del convertidor constituye la variable manipulada, la cual está restringida a un conjunto finito de enteros. Un convertidor de tres niveles, por ejemplo, es capaz de sintetizar tres niveles de voltaje por fase. Esta característica puede ser plasmada por la restricción en la entrada

$$\mathcal{U} = \{-1, 0, 1\}^{n_u} \quad (1.8)$$

Para un convertidor de cinco niveles, esta sería $\mathcal{U} = \{-2, -1, 0, 1, 2\}^{n_u}$. En un sistema trifásico, la dimensión del vector de entrada es por norma general $n_u = 3$. Las restricciones en \mathbf{u} son de naturaleza física y por lo tanto *duras*, lo que implica que no pueden ser rebajadas.

Restricciones en los estados son comúnmente añadidas para prevenir que el sistema funcione fuera de sus límites de operación seguros. Para las corrientes del convertidor, por ejemplo, restricciones en forma de máximos en el valor absoluto de las corrientes pueden ser impuestas por debajo del nivel de disparo de los fusibles para evitar daños por sobrecorriente. Estas restricciones son típicamente impuestas en forma de *restricciones suaves*, que pueden ser ligeramente violadas con un coste alto. Imponer restricciones suaves en lugar de duras en variables de estado es preferible para evitar problemas numéricos tales como la posible aparición de problemas de control no factibles.

En vez de regular las variables controladas a sus referencias, éstas pueden ser mantenidas dentro de un límites superior en inferior mediante el uso de restricciones suaves. En el contexto de una máquina de alterna, por ejemplo, límites superiores e inferiores pueden ser impuestos en el par electromagnético y en la magnitud del flujo en el estátor, de forma similar a una histéresis.

Función de coste

Los objetivos de control son trasladados a la función de coste, la cual da a las diferentes secuencias de futuros estados, salidas y variables manipuladas un valor escalar. La función de coste facilita la evaluación y comparación del impacto predicho que las secuencias de variables manipuladas (o escenarios) tienen sobre el sistema. Esto permite al MPC elegir el escenario más apropiado, es decir, el que minimiza el valor de la función de coste.

Una definición general de la función de coste sería

$$J(\mathbf{x}(k), \mathbf{U}(k)) = \sum_{\ell=k}^{k+N_p-1} \Lambda(\mathbf{x}(\ell), \mathbf{u}(\ell)) \quad (1.9)$$

que es la suma de la función de ponderación $\Lambda(\cdot, \cdot)$ a lo largo del horizonte finito de N_p tiempos. La función de ponderación penaliza el funcionamiento predicho del sistema, tales como la desviación de las variables controladas de sus referencias y el esfuerzo de control o la frecuencia de conmutación. Esta función se requiere no negativa. La función de coste utiliza el vector de estado actual $\mathbf{x}(k)$ y la secuencia de variables manipuladas

$$\mathbf{U}(k) = [\mathbf{u}^T(k) \quad \mathbf{u}^T(k+1) \quad \cdots \quad \mathbf{u}^T(k+N_p-1)]^T \quad (1.10)$$

como argumentos. Basándose en estos dos argumentos, y usando el modelo interno dinámico del sistema, los futuros estados y variables controladas pueden ser predichos a lo largo del horizonte de predicción y penalizados en consecuencia.

Etapas de optimización

Minimizar la función de coste, sujeta tanto a la evolución del modelo interno del sistema en tiempo discreto a lo largo del horizonte de predicción como a las restricciones, lleva a un problema de control óptimo de tiempo finito con restricciones. El argumento del resultado es la secuencia óptima de variables manipuladas, $\mathbf{U}_{opt}(k)$. El problema de control predominante se basa en una ecuación de actualización lineal, una ecuación de salida no lineal y unas restricciones en la variable manipulada, que se puede escribir como

$$\mathbf{U}_{opt}(k) = \arg \min_{\mathbf{U}(k)} J(\mathbf{x}(k), \mathbf{U}(k)) \quad (1.11a)$$

$$\text{sujeto a } \mathbf{x}(\ell+1) = \mathbf{A}\mathbf{x}(\ell) + \mathbf{B}\mathbf{u}(\ell) \quad (1.11b)$$

$$\mathbf{y}(\ell+1) = \mathbf{h}(\mathbf{x}(\ell+1)) \quad (1.11c)$$

$$\mathbf{u}(\ell) \in \mathcal{U} \quad \forall \ell = k, \dots, k+N_p-1 \quad (1.11d)$$

En su forma más general, con el modelo del sistema siendo no lineal y las variables conteniendo enteros, el problema de optimización subyacente al MPC es de programación no lineal entera mixta. Tradicionalmente, el problema de optimización se resuelve exclusivamente en línea, requiriendo que la solución esté disponible en tiempo real.

En vez de resolver el problema de optimización matemática para un vector de estado dado en el instante actual, el problema puede resolverse *offline* para todos los posibles estados. En concreto, la llamada ley de control de realimentación de estado (*state-feedback control law*) puede ser computada para todos los estados $\mathbf{x}(k) \in \mathcal{X}$ [21, 22, 23], tratando el vector de estado como un parámetro y usando programación multiparamétrica. La ley de control explícita puede ser almacenada en una *look-up table*, y la variable manipulada óptima puede ser leída desde la *look-up table* de una manera computacional eficiente.

La idea del horizonte deslizante

La solución al problema de optimización (1.11) produce en el instante k una secuencia óptima en bucle abierto de variables manipuladas $\mathbf{U}_{opt}(k)$ desde el instante k al $k+N_p-1$. Para la realimentación, únicamente el primer elemento de esta secuencia, $\mathbf{u}_{opt}(k)$, es aplicado al sistema. En el siguiente instante $k+1$, una nueva estimación de estado es obtenida y el problema de optimización es resuelto de nuevo sobre el horizonte *deslizado* un instante, desde $k+1$ a $k+N_p$. Esta idea recibe el nombre de *control de horizonte deslizante*. Se ilustra en la figura 1.2

En resumen, el principio del MPC es que en cada instante de muestreo, la variable manipulada se obtiene resolviendo el problema de control óptimo con restricciones sobre un horizonte de predicción finito. Un modelo dinámico interno del sistema se usa para predecir futuros estados y variables controladas, usando el estado actual del sistema como estado inicial. Los objetivos de control son plasmados en una función de coste, la cual es minimizada sujeta a la evolución del modelo interno y de las restricciones del sistema. La solución al problema de optimización subyacente produce una secuencia óptima de variables manipuladas. El principio del horizonte deslizante es usado, es decir, solo el primer elemento de esta secuencia es aplicado al sistema, y la secuencia de variables manipuladas es recalculada en el siguiente instante de muestreo sobre el horizonte deslizado un instante. Por tanto, el MPC combina control óptimo con restricciones (en bucle abierto) con la idea del horizonte deslizante proporcionando realimentación y cerrando el bucle.

1.4.3 Ventajas y retos del MPC

En la Sección 1.3, identificamos los tres principales desafíos a la hora de diseñar e implementar control de alto rendimiento y esquemas de modulación en la electrónica de potencia industrial. A la luz del principio del MPC descrito en la sección anterior, discutiremos en esta sección los ya mencionados retos y la habilidad del MPC para abordarlos. De los tres retos descritos, tanto el hecho de que los sistemas de electrónica de potencia sean sistemas conmutados no lineales así como su carácter MIMO, son fácilmente asequibles para el MPC, mientras que el reto relativo a los cortos tiempos de computación disponibles en la electrónica de potencia sigue siendo un severo desafío para el MPC.

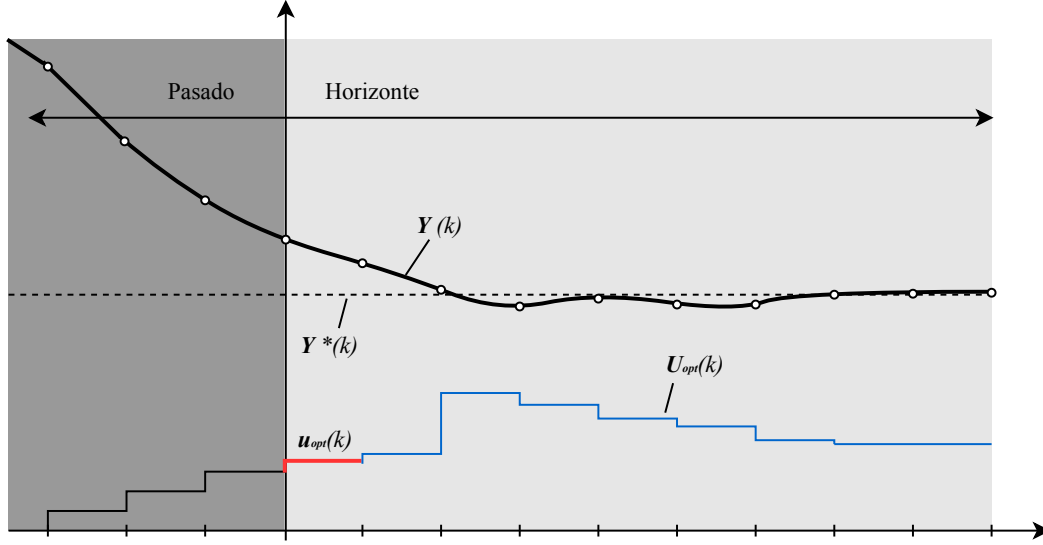
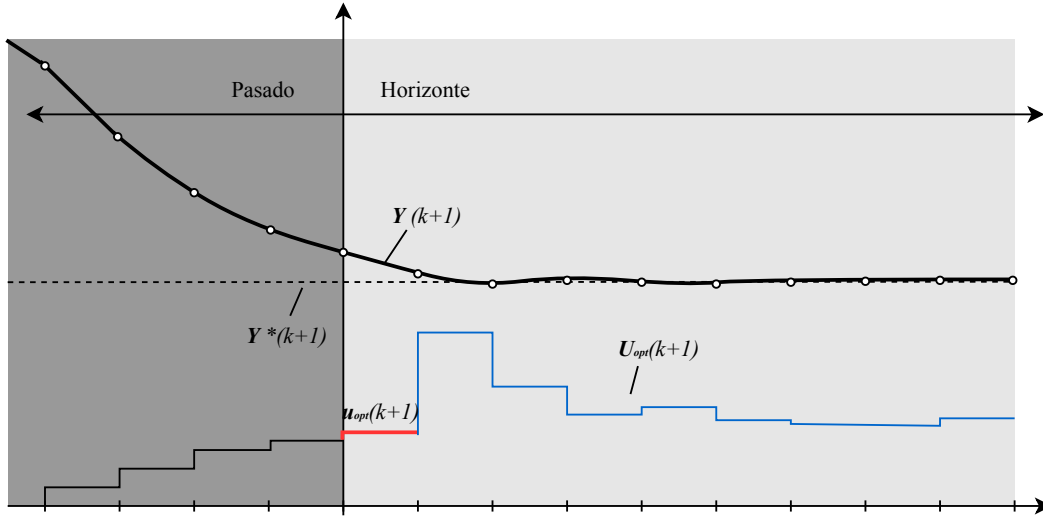
(a) Horizonte de predicción en el instante k (b) Horizonte de predicción en el instante $k+1$

Figura 1.2 Ejemplo de horizonte deslizante para $N_p = 9$. La secuencia óptima de variables manipuladas \mathbf{U}_{opt} se elige de forma que la secuencia de salida predicha \mathbf{Y} siga a la referencia \mathbf{Y}^* . De la secuencia \mathbf{U}_{opt} , solo el primer elemento \mathbf{u}_{opt} se aplica al sistema.

Ventajas del MPC

En primer lugar, el MPC está formulado en el dominio del tiempo en vez de en el dominio de la frecuencia. Esto permite al MPC abordar sistemas no lineales en general—y sistemas conmutados no lineales en particular—de una forma sistemática. Esto se consigue incorporando el carácter no lineal del sistema a la formulación del MPC en la forma de modelo dinámico interno. El promediado no se requiere, y la etapa de modulación puede ser incluida en el controlador. Además, el MPC es único en su habilidad de hacer frente sistemáticamente a restricciones duras sobre las variables manipuladas, estados y variables controladas.

El uso de una función de coste permite lidiar con diversos y posiblemente conflictivos objetivos de control. Estos objetivos pueden ser priorizados dotando al MPC con la capacidad de incorporar múltiples modos de control en un solo controlador MPC. Además, las restricciones pueden ser añadidas a la formulación del problema de control.

En segundo lugar, a diferencia de los controladores tipo PI, el MPC es un método de control multivariable que es idealmente adecuado para sistemas MIMO, particularmente para sistemas complicados como las topologías MMC o convertidores con elementos pasivos adicionales tales como filtros *LC*. Contrariamente a los tradicionales métodos de control en el dominio de la frecuencia, bucles activos de amortiguamiento adicionales o mecanismos *anti-windup* no son necesarios en el MPC—un bucle de control de corriente es suficiente. Esto simplifica el proceso de diseño, análisis y sintonizado. Este beneficio es a veces pasado por alto. Desglosando el problema de control en múltiples e ideales bucles SISO desacoplados, y diseñando bucles PI individuales para cada uno de ellos puede parecer un esfuerzo fácil y directo. En la práctica, sin embargo, estos bucles tienden a interactuar entre ellos de una manera adversa, particularmente durante transitorios y fallos, complicando el diseño y desempeño de los bucles de control. Básicamente esto limita la actuación que puede ser lograda por el sistema en bucle cerrado

Retos del MPC

El esfuerzo requerido para resolver el problema de optimización subyacente al MPC es muchas veces considerable. Resolver el problema en el tiempo dado (normalmente dentro de una parte del intervalo de muestreo) constituye un problema mayor. Para ampliar la aplicabilidad del MPC desde su tradicional aplicación en sistemas con largos intervalos de muestreo (e.g., la industria de procesos) a sistemas con cortos intervalos (e.g., automoción o electrónica de potencia) ha estimulado significantes esfuerzos de investigación a lo largo de tres ideas.

- La computación de la ley de control de realimentación de estado y su solución explícita para todos los posibles estados, referencias y parámetros.
- La aparición de *solvers* y métodos de optimización con velocidades de convergencia rápida y poca carga computacional. Para problemas de programación cuadrática por ejemplo, el método de gradiente rápido parece ser particularmente prometedor cuando se ejecuta en una FPGA [24, 25, 26].
- La investigación en nuevas formulaciones de MPC y métodos hechos a medida de específicos problemas de control que surgen de la electrónica de potencia,

Podemos concluir diciendo que el esfuerzo al formular problemas de control MPC es normalmente muy pequeño en comparación con el esfuerzo de resolver el problema de optimización subyacente. Desafortunadamente, la carga computacional asociada a dicha resolución se incrementa exponencialmente con la longitud del horizonte de predicción. Grandes horizontes de predicción producen, en general, mejor desempeño en bucle cerrado que los horizontes pequeños. En particular, para el caso de un horizonte de predicción infinito se asegura la estabilidad en bucle cerrado, suponiendo que existe una solución con coste finito.

1.4.4 Sistemas de referencia

Sistema de referencia estacionario

Para simplificar el modelado y análisis de circuitos trifásicos balanceados² es una práctica común transformar todas las variables desde el sistema trifásico abc a un marco de referencia ortogonal que puede ser estacionario o rotativo. Utilizaremos los términos *marco de referencia* y *sistema de coordenadas* de igual manera.

El sistemas de coordenadas ortogonal estacionario se establece con tres ejes α , β y 0 (o γ), que son perpendiculares entre ellos como se muestra en la figura.

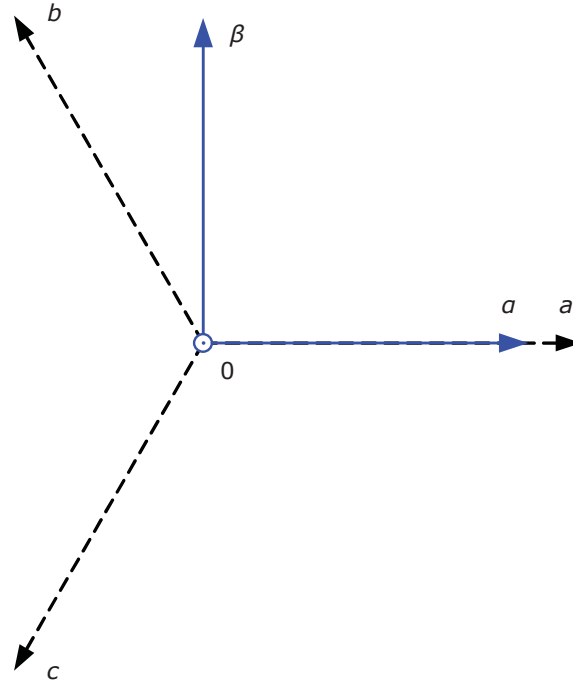


Figura 1.3 Ejes estacionarios.

La llamada transformada de Clarke [27] transforma el vector $\mathbf{x}_{abc} = [\chi_a \chi_b \chi_c]^T$ en el sistema trifásico abc balanceado al vector $\mathbf{x}_{\alpha\beta 0} = [\chi_\alpha \chi_\beta \chi_0]^T$ en el marco de referencia $\alpha\beta 0$ y viceversa, mediante la siguiente transformación:

$$\mathbf{x}_{\alpha\beta 0} = \mathbf{T} \mathbf{x}_{abc} \quad \text{y} \quad \mathbf{x}_{abc} = \mathbf{T}^{-1} \mathbf{x}_{\alpha\beta 0} \quad (1.12)$$

Las matrices de transformación son dadas por

$$\mathbf{T} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{2} & \frac{1}{2} & 1 \end{bmatrix} \quad \text{y} \quad \mathbf{T}^{-1} = \begin{bmatrix} 1 & 0 & 1 \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} & 1 \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} & 1 \end{bmatrix} \quad (1.13)$$

² Con circuitos trifásicos balanceados nos referimos a aquellos en los que las cargas resistivas e inductivas tienen el mismo valor en todas las fases. Las ondas sinusoidales de la corriente trifásica resultantes son de la misma magnitud y por lo tanto balanceadas

El factor $2/3$ sobre \mathbf{T} en (1.13) garantiza que la amplitud de las señales trifásicas (balanceadas) se mantienen. Como resultado, la transformación de Clarke definida anteriormente es de la forma *amplitud invariante*.

De esta forma, si tenemos por ejemplo las siguientes corrientes trifásicas normalizadas de la figura

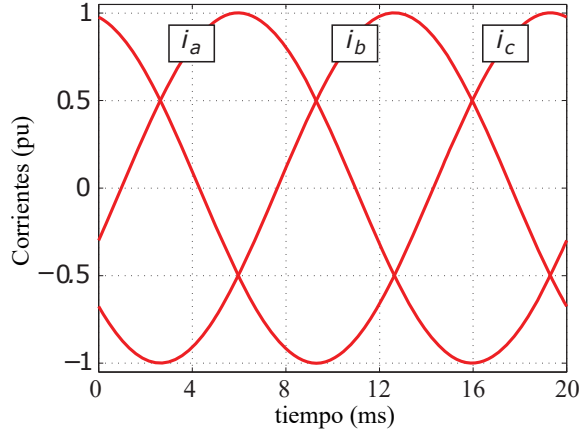


Figura 1.4 Corrientes trifásicas unitarias abc .

usando (1.12) obtenemos las corrientes $\alpha\beta 0$ mostradas en la figura 1.5, las cuales tienen la misma amplitud y la misma frecuencia fundamental que las correspondientes en el sistema de coordenadas abc .

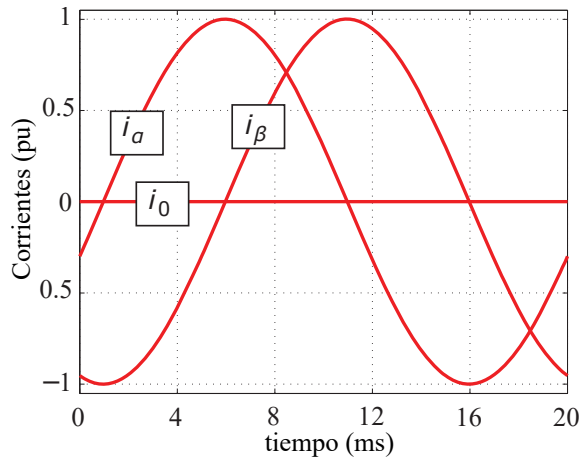


Figura 1.5 Corrientes trifásicas unitarias $\alpha\beta 0$.

La componente 0 es cero, ya que las cantidades trifásicas de este ejemplo son ondas sinusoides con la misma amplitud en cada fase con un desfase de $2\pi/3$ entre ellas. De manera más general, en un sistema trifásico en el que el neutro no está conectado a tierra, la componente 0 de la corriente es siempre nula, es decir, $i_a + i_b + i_c = 0$ se cumple en todo instante.

Cuando transformamos cantidades trifásicas en el marco de referencia estacionario ortogonal, normalmente se requiere las componentes α y β , pero no la componente 0. Para abordar esta cuestión introducimos $\mathbf{x}_{\alpha\beta} = [\mathbf{x}_\alpha \mathbf{x}_\beta]^T$ y la transformación de Clarke reducida

$$\mathbf{x}_{\alpha\beta} = \tilde{\mathbf{T}} \mathbf{x}_{abc} \quad \text{y} \quad \mathbf{x}_{abc} = \tilde{\mathbf{T}}^{-1} \mathbf{x}_{\alpha\beta} \quad (1.14)$$

con las correspondientes matrices definidas como

$$\tilde{\mathbf{T}} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \quad \text{y} \quad \tilde{\mathbf{T}}^{-1} = \begin{bmatrix} 1 & 0 \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \quad (1.15)$$

notar que $\tilde{\mathbf{T}}$ mantiene las dos primeras filas de \mathbf{T} , y $\tilde{\mathbf{T}}^{-1}$ mantiene las dos primeras columnas de \mathbf{T}^{-1} . A su vez $\tilde{\mathbf{T}}^{-1}$ es la pseudoinversa de \mathbf{T}^{-1} , y la componente 0 es implícitamente impuesta como nula.

Sistema de referencia rotativo

El marco de referencia ortogonal estacionario puede ser generalizado al marco de referencia ortogonal rotativo con los ejes $dq0$. Como se muestra en la figura 1.6, el eje q precede al eje d a 90° . Al igual que en el marco estacionario, el eje 0 apunta hacia fuera del plano dq . La posición angular del marco de referencia $dq0$ está definida por ϕ , que es el ángulo entre el eje d del marco de referencia rotativo y el eje a del sistema trifásico, de la forma

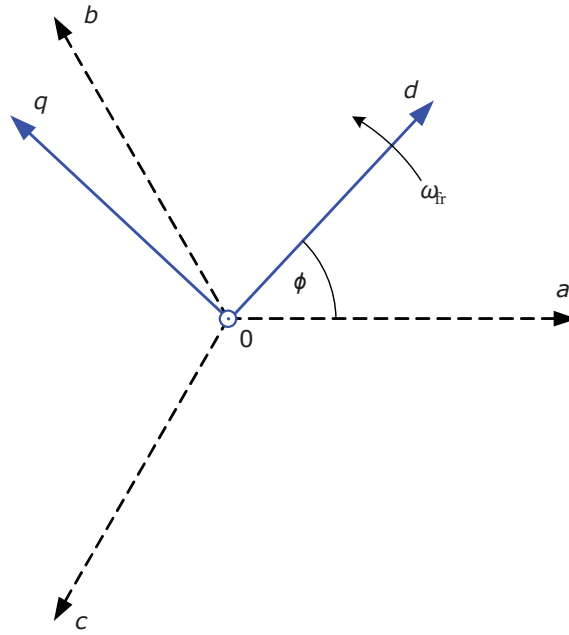


Figura 1.6 Ejes rotativos.

$$\phi(t) = \int_0^t \omega_{fr}(\tau) d\tau + \phi(0) \quad (1.16)$$

donde ω_{fr} denota la velocidad angular del marco de referencia.

La llamada transformada de Park [28] transforma el vector \mathbf{x}_{abc} desde el sistema trifásico a $\mathbf{x}_{dq0} = [\mathbf{x}_d \mathbf{x}_q \mathbf{x}_0]^T$ en el marco de referencia rotativo y viceversa, usando

$$\mathbf{x}_{dq0} = \mathbf{T}(\phi) \mathbf{x}_{abc} \quad \text{y} \quad \mathbf{x}_{abc} = \mathbf{T}^{-1}(\phi) \mathbf{x}_{dq0} \quad (1.17)$$

con las matrices

$$\mathbf{T}(\varphi) = \frac{2}{3} \begin{bmatrix} \cos \varphi & \cos(\varphi - \frac{2\pi}{3}) & \cos(\varphi + \frac{2\pi}{3}) \\ -\sin \varphi & -\sin(\varphi - \frac{2\pi}{3}) & -\sin(\varphi + \frac{2\pi}{3}) \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix} \quad (1.18)$$

y

$$\mathbf{T}^{-1}(\varphi) = \begin{bmatrix} \cos \varphi & -\sin \varphi & 1 \\ \cos(\varphi - \frac{2\pi}{3}) & -\sin(\varphi - \frac{2\pi}{3}) & 1 \\ \cos(\varphi + \frac{2\pi}{3}) & -\sin(\varphi + \frac{2\pi}{3}) & 1 \end{bmatrix} \quad (1.19)$$

Distinguimos entre la transformada de Clarke y de Park a través de la dependencia del ángulo φ ; con \mathbf{T} y \mathbf{T}^{-1} nos referimos a la matriz de la transformada de Clarke y su inversa, mientras que con $\mathbf{T}(\varphi)$ y $\mathbf{T}^{-1}(\varphi)$ nos referimos a la transformada de Park y su inversa, respectivamente.

Las ecuaciones (1.16)–(1.19) sintetizan el concepto de marco de referencia ortogonal. La velocidad angular ω_{fr} , a la cual el marco de referencia rota, puede ser arbitraria. Para máquinas eléctricas, son comúnmente usados dos casos diferentes. Por un lado, el marco de referencia *síncrono* (o sincronizado) se obtiene alineando el eje d con el vector de flujo del estátor o rotor de la máquina en cuestión, e imponiendo ω_{fr} al mismo valor que la velocidad angular del flujo ω_s . Como resultado, durante operaciones de estado estacionario, los valores ac interdependientes de la máquina son transformados a valores dc independientes (ortogonales) como veremos en el control de campo orientado (FOC) en capítulos posteriores.

Por otro lado, el marco de referencia estacionario $\alpha\beta 0$ es el resultado de imponer φ y ω_{fr} a cero. Los ejes d y q coinciden entonces con los ejes α y β , respectivamente, con el eje 0 permaneciendo sin variaciones. La transformada de Clarke puede ser interpretada de este modo como un caso especial de transformada de Park.

Para convertidores conectados a la red, el eje d del marco de referencia rotativo $dq0$ está, por norma general, alineado con el voltaje de red, o más preciso, con el voltaje en el punto de acoplamiento común. Un lazo de seguimiento de fase (*phase-locked loop*) es usado para garantizar que el marco de referencia rota en sincronismo con el voltaje de red. Alternativamente, el marco de referencia estacionario $\alpha\beta 0$ puede ser usado en el lado de red.

Aplicando la transformada de Park al ejemplo de la Figura 1.4 obtenemos los siguientes valores constantes representados en la Figura 1.7. De forma análoga a (1.14), la componente 0 puede ser ignorada, lo que lleva a la transformada de Park reducida

$$\mathbf{x}_{dq} = \tilde{\mathbf{T}}(\varphi) \mathbf{x}_{abc} \quad \text{y} \quad \mathbf{x}_{abc} = \tilde{\mathbf{T}}^{-1}(\varphi) \mathbf{x}_{dq} \quad (1.20)$$

con la matriz de transformación

$$\tilde{\mathbf{T}}(\varphi) = \frac{2}{3} \begin{bmatrix} \cos \varphi & \cos(\varphi - \frac{2\pi}{3}) & \cos(\varphi + \frac{2\pi}{3}) \\ -\sin \varphi & -\sin(\varphi - \frac{2\pi}{3}) & -\sin(\varphi + \frac{2\pi}{3}) \end{bmatrix} \quad (1.21)$$

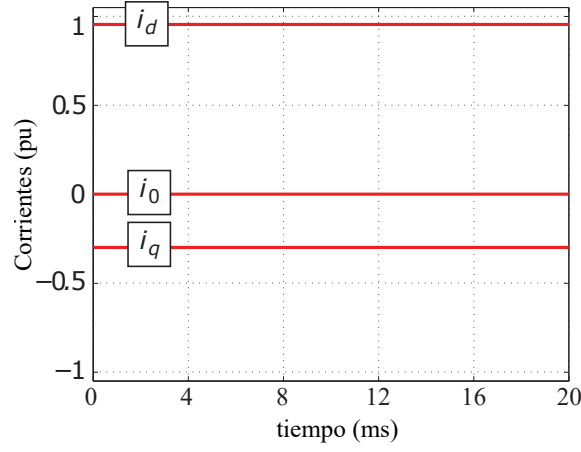


Figura 1.7 Corrientes trifásicas unitarias $dq0$.

y su pseudoinversa

$$\tilde{\mathbf{T}}^{-1}(\varphi) = \begin{bmatrix} \cos \varphi & -\sin \varphi \\ \cos(\varphi - \frac{2\pi}{3}) & -\sin(\varphi - \frac{2\pi}{3}) \\ \cos(\varphi + \frac{2\pi}{3}) & -\sin(\varphi + \frac{2\pi}{3}) \end{bmatrix} \quad (1.22)$$

Para la transformada inversa, la componente 0 es implícitamente impuesta como nula.

La transformación del vector $\chi_{\alpha\beta}$ en el marco de referencia estacionario al vector χ_{dq} en el marco rotativo y viceversa se lleva a cabo de la siguiente manera

$$\chi_{dq} = \mathbf{R}(\varphi) \chi_{\alpha\beta} \quad \text{y} \quad \chi_{\alpha\beta} = \mathbf{R}^{-1}(\varphi) \chi_{dq} \quad (1.23)$$

con las siguientes matrices de rotación

$$\mathbf{R}(\varphi) = \begin{bmatrix} \cos(\varphi) & \sin(\varphi) \\ -\sin(\varphi) & \cos(\varphi) \end{bmatrix} \quad \text{y} \quad \mathbf{R}^{-1}(\varphi) = \begin{bmatrix} \cos(\varphi) & -\sin(\varphi) \\ \sin(\varphi) & \cos(\varphi) \end{bmatrix} \quad (1.24)$$

Como puede apreciarse en las Figuras 1.3 y 1.6, el marco de referencia ortogonal rota φ desde $\alpha\beta$ hasta dq en sentido antihorario, por lo que el vector $\chi_{\alpha\beta}$ debe rotar en sentido horario para transformarse en χ_{dq} . Es decir, la matriz \mathbf{R} realiza una rotación en sentido horario. Es fácil ver también que $\tilde{\mathbf{T}}(\varphi) = \mathbf{R}(\varphi)\tilde{\mathbf{T}}$ y $\tilde{\mathbf{T}}^{-1}(\varphi) = \tilde{\mathbf{T}}^{-1}\mathbf{R}^{-1}(\varphi)$ se cumple.

2 Inversor NPC 3 niveles

2.1 Descripción del equipo

La topología que usaremos a lo largo del presente trabajo es el convertidor *Neutral-Point Clamped* (NPC) funcionando como inversor, ya sea de tres o cinco niveles. La topología NPC fue inicialmente propuesta por Nabae et al. en 1981 [9]. A día de hoy, sigue siendo el inversor de fuente de tensión más ampliamente usado en aplicaciones MT. La equivalente representación de un inversor NPC incluyendo la etapa de dc-link se muestra en la figura 2.1.

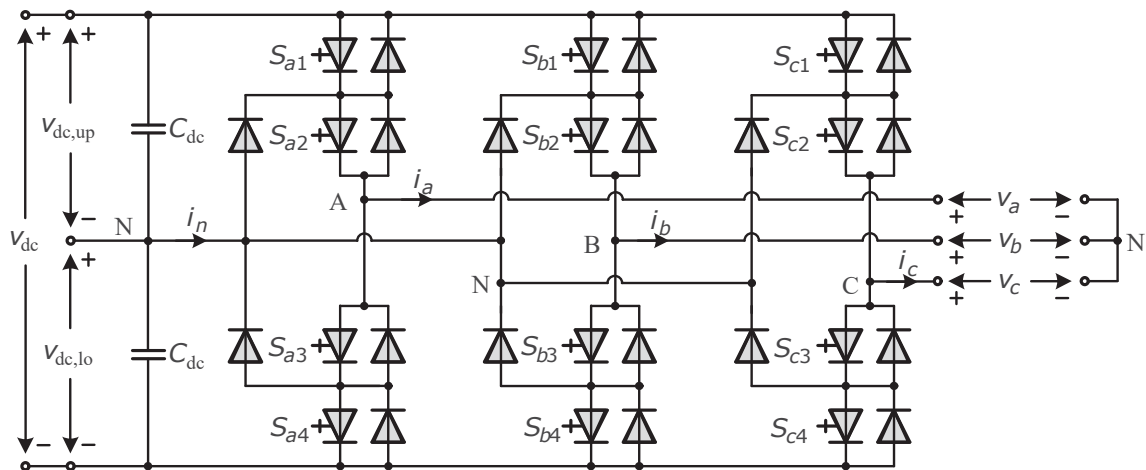


Figura 2.1 Inversor NPC 3 niveles.

El dc-link se compone de dos condensadores idénticos C_{dc} que forman el punto neutro N entre ellos. El voltaje instantáneo total en el dc-link es

$$v_{dc} = v_{dc,up} + v_{dc,lo} \quad (2.1)$$

donde $v_{dc,up}$ y $v_{dc,lo}$ denotan los voltajes en los condensadores superior e inferior respectivamente. El potencial en el punto neutro N es

$$v_n = \frac{1}{2}(v_{dc,lo} - v_{dc,up}) \quad (2.2)$$

Cada fase se constituye por cuatro pares de IGBTs con diodos en antiparalelo. Estos IGBT hacen de interruptores activos. Los pares superior e inferior están ‘sujetos’ (*clamped*) al punto neutro por diodos de conducción, que son los llamados *clamping diodes*. Los terminales de fase A, B y C están conectados al centro de los pares de sus respectivas fases.

2.1.1 Estados conmutados y voltajes

Sea la variable $u_x \in \{-1, 0, 1\}$ denota el estado conmutado en una de las fases, con $x \in \{a, b, c\}$. En cada fase, el inversor puede producir tres niveles diferentes de voltaje. Los niveles de voltaje, definidos respecto al punto neutro del dc-link N, son los siguientes

$$v_x = \begin{cases} v_{dc,up} & \text{si } u_x = 1 \\ 0 & \text{si } u_x = 0 \\ -v_{dc,lo} & \text{si } u_x = -1 \end{cases} \quad (2.3)$$

y están resumidos en la tabla 2.1. Ignorando las fluctuaciones del potencial en el punto neutro, (2.3) puede ser aproximado por (2.4)

Tabla 2.1 Correspondencia entre el estado conmutado u_x , la tensión de fase v_x y los estados de los interruptores $S_{x1} - S_{x4}$ para la fase x , $x \in \{a, b, c\}$.

Estado conmutado	Tensión de fase	Estados de los interruptores				Corriente por el punto neutro
u_x	v_x	S_{x1}	S_{x2}	S_{x3}	S_{x4}	v_n
1	$v_{dc,up}$	1	1	0	0	0
0	0	0	1	1	0	$-i_x$
-1	$-v_{dc,lo}$	0	0	1	1	0

$$v_x \approx \frac{v_{dc}}{2} u_x \quad (2.4)$$

La tensión trifásica es igual a $\mathbf{v}_{abc} = [v_a v_b v_c]^T$.

Considérese la fase x y sea $S_{x1} - S_{x4}$ los cuatro interruptores activos, con S_{x1} siendo el IGBT superior y S_{x4} el inferior. Como se muestra en la tabla 2.1, los cuatro interruptores activos se comportan de forma dual en cada una de las fases. El estado $u_x = 1$, por ejemplo, corresponde a los interruptores S_{x1} y S_{x2} encendidos y los interruptores inferiores S_{x3} y S_{x4} apagados.

Por lo tanto, existen $3^3 = 27$ vectores diferentes de la forma $\mathbf{u}_{abc} = [u_a u_b u_c]^T$. Usando (1.12), estos vectores pueden ser transformados al marco de referencia ortogonal estacionario.

$$\mathbf{u}_{\alpha\beta 0} = \mathbf{T} \mathbf{u}_{abc} \quad (2.5)$$

Los vectores $\mathbf{u}_{\alpha\beta 0} = [u_\alpha u_\beta u_0]^T$ son comúnmente referidos como *vectores de tensión*, mientras que \mathbf{u}_{abc} son los *estados conmutados* trifásicos. Los vectores de tensión se muestran en la figura 2.2 sin considerar la componente 0.

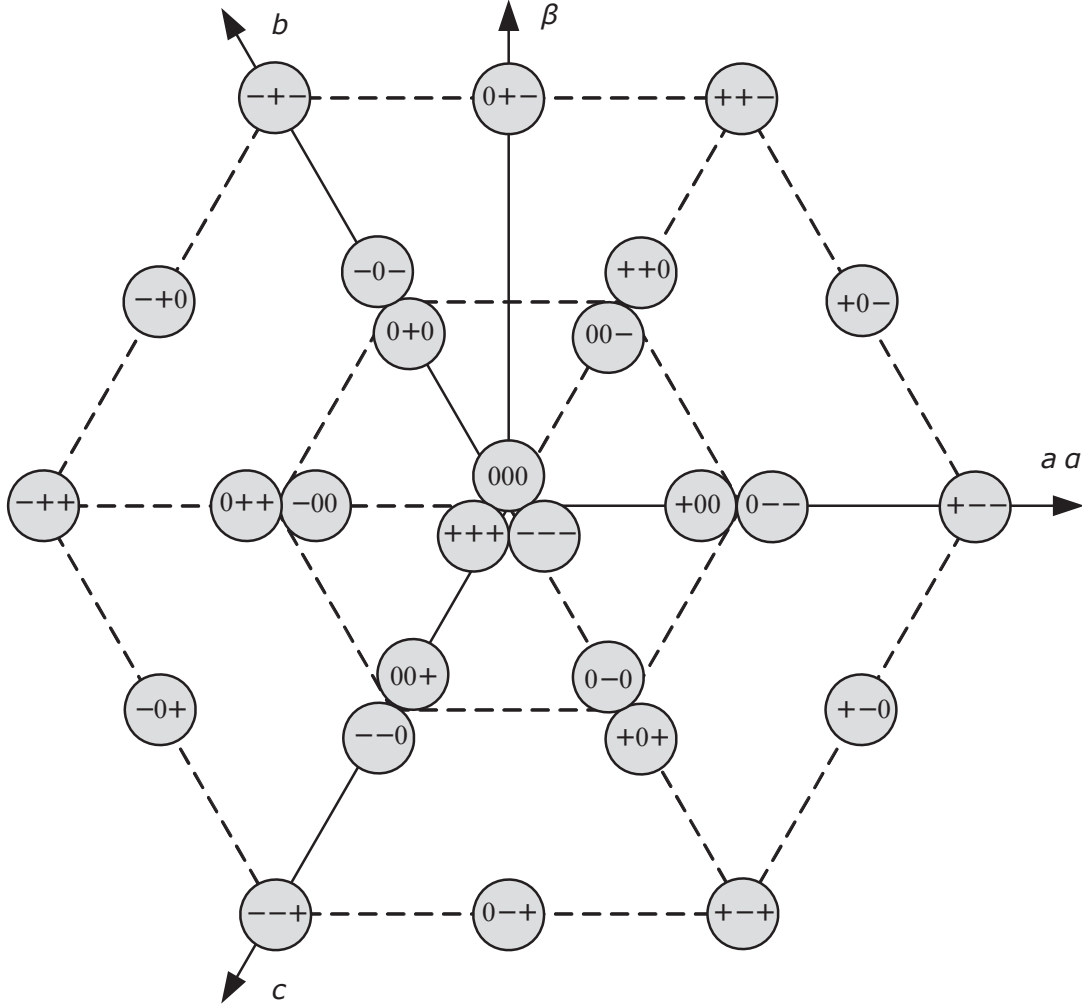


Figura 2.2 Vectores de tensión producidos por un inversor de 3 niveles. Los vectores de tensión se muestran en el plano $\alpha\beta$ junto con los correspondientes valores de los estados conmutados \mathbf{u}_{abc} (donde "+" se refiere a "1" y "-" a "-1").

La tensión real en los terminales del inversor se calcula con

$$\mathbf{v}_{\alpha\beta 0} = \mathbf{T} \mathbf{v}_{abc} \approx \frac{v_{dc}}{2} \mathbf{T} \mathbf{u}_{abc} \quad (2.6)$$

donde se ignoran las fluctuaciones en el potencial del puto neutro.

2.1.2 Caminos de corriente

Considérese una de las tres fases en el estado conmutado u_x . Se supone la corriente de fase i_x positiva, es decir, el sentido de i_x va del inversor a la carga.

- Para $u_x = 1$, los interruptores superiores están encendidos mientras que los inferiores están apagados. La corriente de fase positiva fluye desde el terminal superior del dc-link a través de los dos interruptores activos hasta el terminal de fase, como se muestra en la figura 2.3(a).
- Para $u_x = 0$, los dos interruptores centrales están encendidos mientras que el interruptor superior y el inferior están apagados. La corriente positiva fluye desde el punto neutro a través del diodo *clamped* superior y el interruptor central superior hasta el terminal de fase, como puede verse en la figura 2.3(b).
- Para $u_x = -1$, los dos interruptores inferiores están encendidos mientras que los superiores están apagados. La corriente positiva fluye desde el terminal inferior del dc-link a través de los diodos en antiparalelo de los interruptores inferiores hasta el terminal de fase, como se muestra en la figura 2.3(c)

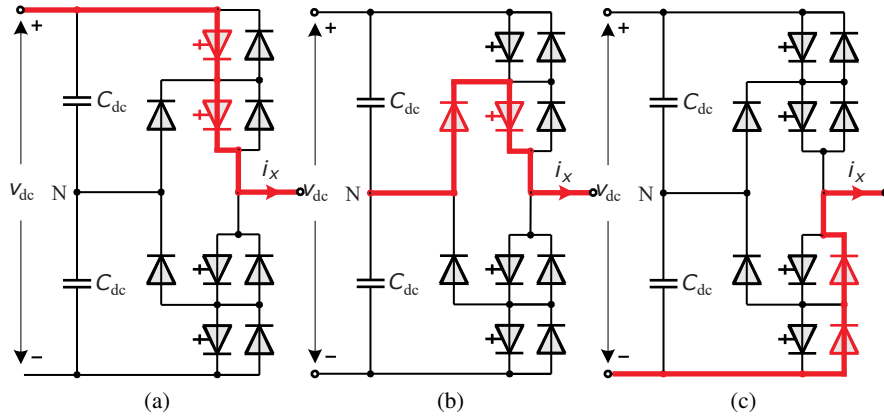


Figura 2.3 Caminos de la corriente en una fase del NPC en función de u_x , con $x \in \{a, b, c\}$ para una corriente de fase positiva i_x .

Los caminos de corriente para corrientes de fase negativas pueden ser derivados de forma análoga.

2.1.3 Potencial en el punto neutro

El potencial en el punto neutro (2.2) evoluciona en función de la corriente en el punto neutro i_n de acuerdo a

$$\frac{dv_n}{dt} = -\frac{1}{2C_{dc}}i_n \quad (2.7)$$

Específicamente, i_n es la suma ponderada de las corrientes de fase i_a , i_b e i_c para las fases cuyo estado conmutado correspondiente es cero:

$$i_n = (1 - |u_a|)i_a + (1 - |u_b|)i_b + (1 - |u_c|)i_c \quad (2.8)$$

Como resultado, la corriente en el punto neutro es absorbida por una fase cuando el estado conmutado de ésta es cero. Para una carga trifásica cuyo punto neutro no está conectado, se cumple que $i_a + i_b + i_c = 0$, y se deduce directamente que

$$\frac{dv_n}{dt} = -\frac{1}{2C_{dc}} |\mathbf{u}_{abc}|^T \mathbf{i}_{abc} \quad (2.9)$$

donde $\mathbf{i}_{abc} = [i_a i_b i_c]^T$ es la corriente trifásica y $|\mathbf{u}_{abc}| = [|u_a| |u_b| |u_c|]^T$ es el valor absoluto de los estados conmutados del inversor.

2.1.4 Restricciones en las transiciones

Es una característica de la topología NPC que por cada transición en la conmutación un interruptor es apagado y otro encendido. Para evitar potenciales cortocircuitos sobre uno de los condensadores del dc-link, un retraso es introducido entre el apagado y el encendido. Este pequeño retraso en las transiciones es comúnmente conocido como 'tiempo muerto'.

Conmutando en una fase desde 1 a -1 se corre el riesgo de encender los 4 interruptores de la fase (véase tabla 2.1) durante un breve instante de tiempo. Esto conduciría a un cortocircuito (*shoot-through*) entre los terminales superior e inferior del dc-link. Más importante es el hecho de que el reparto equitativo de las tensiones dinámicas a lo largo de los IGBTs no está garantizado, pudiendo aparecer una sobretensión sobre uno de los interruptores centrales. Por esta razón, el uso de tiempos muertos se hace obligatorio o directamente restringiendo la transición de 1 a -1 (y viceversa).

Dicha restricción puede formularse como

$$\max_x |u_x(t) - u_x(t - dt)| \leq 1 \quad (2.10)$$

donde t es el instante de conmutación y dt es un tiempo infinitesimal.

Para el caso de un inversor NPC trifásico de tres niveles, tomaremos como conmutaciones permitidas las resumidas en la tabla 2.2. Por lo que, por ejemplo, si nos encontramos en el estado $[1 \ 1 \ 1]^T$, el estado puede conmutar a $[0 \ 0 \ 0]^T$, $[0 \ 0 \ 1]^T$, $[0 \ 1 \ 0]^T$, $[0 \ 1 \ 1]^T$, $[1 \ 0 \ 0]^T$, $[1 \ 0 \ 1]^T$ ó $[1 \ 1 \ 0]^T$.

Tabla 2.2 Transiciones de las conmutaciones de un NPC para la fase x , con $x \in \{a, b, c\}$.

Transición	Interruptor a encenderse	Interruptor a apagarse
$0 \rightarrow 1$	S_{x1}	S_{x3}
$1 \rightarrow 0$	S_{x3}	S_{x1}
$0 \rightarrow -1$	S_{x4}	S_{x2}
$-1 \rightarrow 0$	S_{x2}	S_{x4}

2.1.5 Pérdidas por conmutación

Durante las conmutaciones, la corriente es controlada mediante el encendido y apagado de elementos semiconductores. Esto lleva a pérdidas de energía. Estas pérdidas por conmutación pueden ser deducidas atendiendo a los caminos de corriente de la figura 2.3. Dado que la conmutación depende de la polaridad

de la corriente de fase, los casos con corrientes positivas y negativas deben ser tratados de forma separada.

Existen dos tipos de transiciones. Cuando cuando la corriente es conmutada desde el diodo al IGBT, aparecen pérdidas por recuperación inversa y por encendido, mientras que cuando la corriente se conmuta desde el IGBT al diodo, sólo se generan pérdidas de apagado. Nótese que, cuando se conmuta una corriente de fase positiva desde $u_x = 0$ hasta -1 , la tensión sobre el diodo clamped superior permanece nula. Como resultado, dicho diodo no produce pérdidas por recuperación inversa. De forma similar, cuando se conmuta de $u_x = -1$ a 0 para una corriente de fase positiva, el tercer diodo en antiparalelo tampoco sufre pérdidas por recuperación inversa. Lo mismo se aplica al diodo clamped inferior y al segundo diodo en antiparalelo, respectivamente, cuando se conmuta de 0 a 1, y viceversa para corrientes de fase negativas.

Lo anterior se resume en tabla 2.3, donde los índices 1–4 se refieren a los pares de interruptores y diodos en antiparalelo (de arriba a abajo) y el 5 y el 6 para los diodos clamped. $e_{i,on}$ y $e_{i,off}$ se refieren respectivamente a pérdidas por el encendido y apagado de los diodos, mientras que $e_{i,ri}$ denota las pérdidas por recuperación inversa del diodo.

Tabla 2.3 Pérdidas por conmutación en una fase del NPC.

Polaridad de la corriente de fase i_x	Transición	Pérdidas
> 0	$0 \rightarrow 1$	$e_{1,on} + e_{5,ri}$
	$1 \rightarrow 0$	$e_{1,off}$
	$0 \rightarrow -1$	$e_{2,off}$
	$-1 \rightarrow 0$	$e_{2,on} + e_{4,ri}$
< 0	$0 \rightarrow 1$	$e_{3,off}$
	$1 \rightarrow 0$	$e_{3,on} + e_{1,ri}$
	$0 \rightarrow -1$	$e_{4,on} + e_{6,ri}$
	$-1 \rightarrow 0$	$e_{4,off}$

Para simplificar la computación de las pérdidas en la conmutación, se asume que la tensión total en el dc-link es constante, y las fluctuaciones del potencial del punto neutro son lo suficientemente pequeñas. Como resultado, para un inversor NPC, el voltaje de bloqueo de cada semiconductor es un medio de la tensión total en el dc-link, y las pérdidas por conmutación dependerán solo de la corriente conmutada.

De forma similar a las pérdidas por conmutación, las pérdidas por conducción también dependen de la corriente de fase y del estado conmutado. Con la tensión en el dc-link siendo efectivamente constante, las pérdidas por conducción dependen solo de la corriente de fase, que es la suma de la corriente de rizado más su componente fundamental. Ya que la corriente de rizado es pequeña comparada con la componente fundamental de la corriente (típicamente del rango de un 10% para un inversor de tres niveles), las pérdidas por conducción pueden ser consideradas independientes del patrón de conmutación. Por tanto, cuando formulemos el modelo del control predictivo, las pérdidas por conducción no estarán incluidas en la función de coste.

2.2 Control MPC de corriente para carga RL trifásica

Considérese el sistema de la figura 2.4, en el que una carga RL trifásica está conectada a los terminales de las fases A, B y C. Sea v_{dc} la tensión instantánea en el dc-link. Para una de las fases, ésta puede producir 3 niveles de tensión $-\frac{v_{dc}}{2}$, 0 y $\frac{v_{dc}}{2}$. Usamos la variable entera $u_x \in \{-1, 0, 1\}$ para denotar el estado conmutado en la fase x . Los valores -1, 0, 1 corresponden a las tensiones $-\frac{v_{dc}}{2}$, 0, $\frac{v_{dc}}{2}$ respectivamente. Asumiendo que el potencial en el punto neutro es cero, el voltaje aplicado a la carga RL es $\mathbf{v} = 0.5v_{dc}\mathbf{u}$

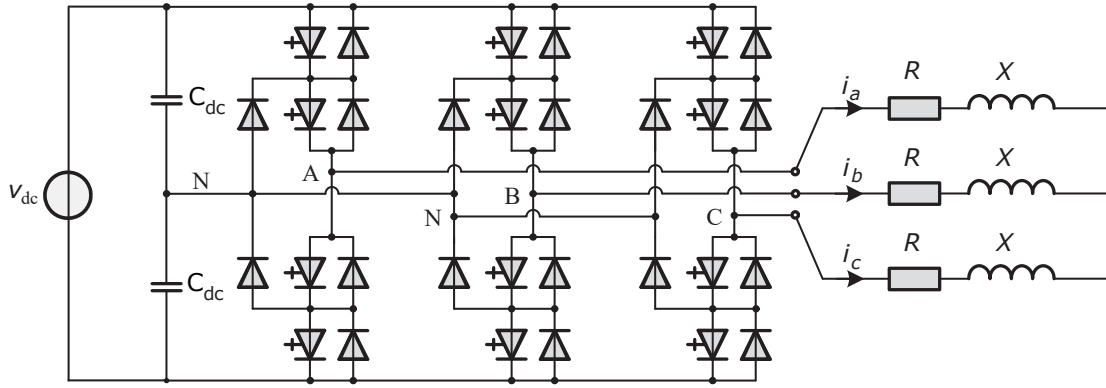


Figura 2.4 Sistema trifásico NPC tres niveles con carga RL .

2.2.1 Esquema de control

Se define i^* como la referencia para la corriente instantánea que atraviesa la carga RL e i la corriente real. El objetivo es diseñar un controlador que manipule los interruptores de la fase correspondiente para que la corriente por la carga consiga seguir su referencia i^* . Otro requisito es conmutar lo menos posible. Como dijimos anteriormente, para nuestro caso, conmutar de $u_x = -1$ a $u_x = 1$ —y viceversa—no está permitido. Un esquemático de lo que se pretende construir se refleja en la figura 2.5.

El controlador consiste en dos partes. Empezando por la medida de la corriente, la primera parte predice futuras trayectorias de la corriente para diferentes *inputs* de control posibles. La segunda parte es la etapa de optimización, en la cual la función de coste que contiene los objetivos de control es minimizada. Se obtiene un input de control óptimo \mathbf{u}_{opt} , que es aplicado al inversor. El controlador opera en el dominio del tiempo discreto con un intervalo de muestreo T_s .

2.2.2 Predicción de la corriente

Para predecir futuras trayectorias de corriente, los esquemas de control predictivo requieren un modelo que capture la dinámica del sistema. Esta dinámica puede ser descrita por la ecuación de la tensión en la carga RL ¹

$$\mathbf{v}(t) = R\mathbf{i}(t) + L\frac{d\mathbf{i}(t)}{dt} \quad (2.11)$$

donde R es la resistencia de la carga, L la inductancia y \mathbf{v} es la tensión generada por el inversor.

¹ Se supone despreciable la fuerza contraelectromotriz generada por la inductancia

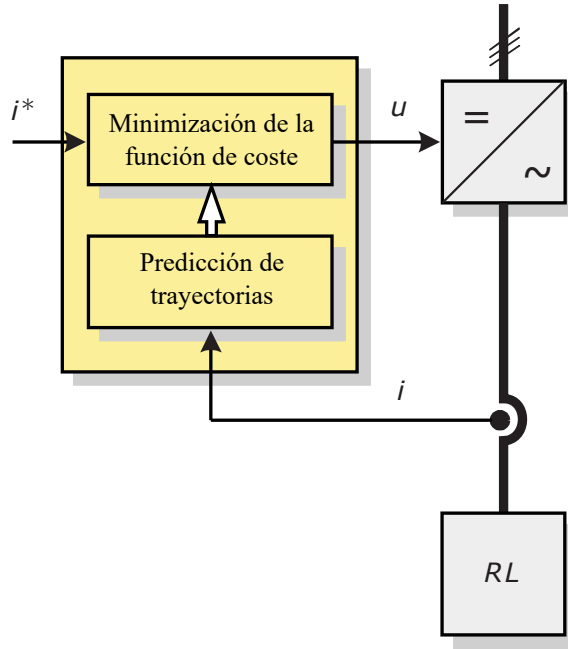


Figura 2.5 Control predictivo de corriente.

Para predecir el futuro valor de la corriente en la carga se usa la forma discreta de (2.11) para un tiempo de muestreo T_s . Aproximando la derivada di/dt por

$$\frac{di(t)}{dt} \approx \frac{i(k) - i(k-1)}{T_s} \quad (2.12)$$

y reemplazando en (2.11), se obtiene la siguiente expresión para la futura corriente por la carga:

$$i(k) = \frac{1}{RT_s + L} [Li(k-1) + T_s v(k)] \quad (2.13)$$

donde el término RT_s puede ser ignorado en los casos en el que el tiempo de muestreo sea lo suficientemente pequeño y la carga muy inductiva. Para el caso que nos compete tendremos en cuenta este término.

Desplazando el tiempo de muestreo un instante en (2.13), la futura corriente por la carga es determinada por

$$i(k+1) = \frac{1}{RT_s + L} [Li(k) + T_s v(k+1)] \quad (2.14)$$

y sabiendo que v puede aproximarse por (2.4)

2.2.3 Problema de optimización

El problema de control de seguimiento de la corriente de referencia en el instante k puede ser descrito por la siguiente función de coste

$$J = \|\mathbf{i}_{e,abc}(k+1)\|_2^2 + \lambda_u \|\Delta \mathbf{u}(k)\|_1 \quad (2.15)$$

La función de coste la forman dos términos. El primero penaliza el error en la predicción de corriente trifásica para el siguiente instante de muestreo $k+1$ usando el cuadrado de la norma-2. El error de corriente en ejes abc es dado por

$$\mathbf{i}_{e,abc} = \mathbf{i}_{abc}^* - \mathbf{i}_{abc} \quad (2.16)$$

El segundo término penaliza el esfuerzo de conmutación, que se traduce en el valor absoluto de $\Delta \mathbf{u}(k) = \mathbf{u}(k) - \mathbf{u}(k-1)$, refiriéndose a los estados conmutados en las fases a , b y c .² El peso $\lambda_u \geq 0$ es un parámetro de sintonización que ajusta la ponderación entre la precisión de *tracking* (desviación de las corrientes respecto a su referencia) y el esfuerzo de conmutación, es decir, si es preferible cambiar de estado o no. Nótese que J es siempre no negativa.

Para la referencia, se implementarán tres ondas sinusoidales desfasadas $2\pi/3$ entre sí para cada una de las fases en a , b y c . Para calcular la amplitud se hace uso de la siguiente fórmula

$$\hat{I}_{abc} = \frac{V_{ph,rms}}{\sqrt{R^2 + (2\pi\omega L)^2}} \quad (2.17)$$

Para nuestro caso, expresaremos el vector de estado del modelo del controlador con las corrientes definidas en ejes $\alpha\beta$, en vez de abc , por lo que es conveniente expresar el primer término de (2.15) en $\alpha\beta$. Para ello, definimos el error de corriente en ejes ortogonales estacionarios $\mathbf{i}_e = \mathbf{i}^* - \mathbf{i}$, y recordando la sección 1.4.4 sabemos que

$$\mathbf{i}_{e,abc} = \tilde{\mathbf{T}}^{-1} \mathbf{i}_e \quad (2.18)$$

Es fácil demostrar que $\tilde{\mathbf{T}}^{-T} \tilde{\mathbf{T}}^{-1} = 1.5 \mathbf{I}_2$, donde \mathbf{I}_2 denota la matriz identidad de 2×2 . De esta forma el primer término de (2.15) se puede reescribir como

$$\|\mathbf{i}_{e,abc}\|_2^2 = (\mathbf{i}_{e,abc})^T \mathbf{i}_{e,abc} = 1.5 \|\mathbf{i}_e\|_2^2 \quad (2.19)$$

Al ser un ejercicio de minimizado, el factor 1.5 puede ser omitido para simplificar la expresión. La función de coste equivalente con el error de corriente formulado en coordenadas ortogonales estacionarias quedaría

$$J = \|\mathbf{i}_e(k+1)\|_2^2 + \lambda_u \|\Delta \mathbf{u}(k)\|_1 \quad (2.20)$$

La corriente en el instante $k+1$ depende de la elección de $\mathbf{u}(k)$. El modelo discretizado en (2.14) se

² Nótese que en cada fase solo está permitida la conmutación en un valor arriba o abajo, por lo que la norma-1 y el cuadrado de la norma-2 de las transiciones en la conmutación produce el mismo coste, $\|\Delta \mathbf{u}(k)\|_1 = \|\Delta \mathbf{u}(k)\|_2^2$

usa para predecir la corriente en $k + 1$ para todos los posibles $\mathbf{u}(k)$. Los posibles $\mathbf{u}(k)$ son aquellos que son -1 , 0 ó 1 y que difieren como máximo un valor con respecto al estado conmutado anterior, es decir, $\mathbf{u}(k - 1)$. Todo lo anterior puede ser formulado de la siguiente manera

$$\mathbf{u}_{opt}(k) = \arg \min_{\mathbf{u}(k)} J \quad (2.21a)$$

$$\text{sujeto a } \mathbf{i}(k + 1) = \frac{1}{RT_s + L} [L\mathbf{i}(k) + T_s \mathbf{v}(k + 1)] \quad (2.21b)$$

$$\mathbf{u}(k) \in \{-1, 0, 1\}^3, \|\Delta \mathbf{u}(k)\|_\infty \leq 1 \quad (2.21c)$$

$\|\Delta \mathbf{u}\|_\infty$ denota la norma-infinita del vector $\Delta \mathbf{u}$, que se define como la componente de $\Delta \mathbf{u}$ con el mayor valor absoluto, es decir, $\|\Delta \mathbf{u}\|_\infty = \max(|\Delta u_a|, |\Delta u_b|, |\Delta u_c|)$.

El input de control óptimo, es decir, el estado de conmutación óptimo en el instante k , $\mathbf{u}_{opt}(k)$, es obtenido minimizando la función de coste J . Nótese que la expresión $\arg \min J$ minimiza la función de coste J sujeta a las restricciones. Esto lleva a un mínimo (u óptimo) valor J_{opt} . Por otro lado, $\arg \min J$ obtiene el argumento que minimiza la función de coste. El argumento es referido también como la solución óptima del optimizador, que es—en este caso—el input de control $\mathbf{u}_{opt}(k)$. Para un profundización en la noción de la optimización matemática existe numerosa literatura [29].

El problema de optimización y por lo tanto $\mathbf{u}_{opt}(k)$ dependen de la corriente $\mathbf{i}(k)$, el estado anteriormente elegido $\mathbf{u}(k - 1)$ y la referencia de corriente $\mathbf{i}^*(k + 1)$.

2.2.4 Algoritmo de control

El problema de optimización (2.21) puede ser resuelto usando herramientas de la optimización matemática. Una simple alternativa es hacer uso del concepto de enumeración. Para cada estado posible, la respuesta del modelo es predicha y su correspondiente coste es computado mediante la evaluación de la función de coste. El estado conmutado con el menor coste es, por definición, el óptimo, y es elegido como entrada de control. Dependiendo de $\mathbf{u}(k - 1)$, el conjunto de estados conmutados posibles $\mathcal{U}(k)$ consiste en dos o tres elementos (para una de las fases) como se refleja en la tabla 2.4.

Tabla 2.4 Conjunto de estados de conmutación admisibles $\mathcal{U}(k)$ que cumplen con la restricción $|\Delta \mathbf{u}(k)| \leq 1$ para una de las fases.

$u_x(k - 1)$	$\mathcal{U}(k)$
1	$\{0, 1\}$
0	$\{-1, 0, 1\}$
-1	$\{-1, 0\}$

En el instante k , el algoritmo de control para la predicción de la corriente computa $\mathbf{u}_{opt}(k)$ de acuerdo al siguiente procedimiento:

1. Dado el estado anteriormente aplicado $\mathbf{u}(k - 1)$ y teniendo en cuenta las restricciones en las conmutaciones (2.21c), el conjunto de estados admisibles en el instante k , $\mathcal{U}(k)$, es calculado.
2. Para cada estado $\mathbf{u}(k) \in \mathcal{U}(k)$, la corriente en el instante $k + 1$, $\mathbf{i}(k + 1)$, es predicha usando el modelo (2.21b).

3. Para cada estado $\mathbf{u}(k) \in \mathcal{U}(k)$, el coste J es computado de acuerdo a (2.15).
4. El estado $\mathbf{u}_{opt}(k)$ con el coste mínimo es determinado y aplicado al inversor.

En el siguiente instante de muestreo, el procedimiento es repetido.

A modo de ejemplo ilustramos la situación representada en la figura 2.6 para una de las fases. Suponiendo que $u(k-1) = 0$, el conjunto de estados admisibles en el instante k es $\mathcal{U}(k) = \{-1, 0, 1\}$. Para cada $u(k) \in \mathcal{U}(k)$, la corriente predicha $i(k+1)$ está representada en la figura 2.6.

Valores arbitrarios de costes se resumen en la tabla 2.5. Atendiendo a estos valores de ejemplo, conmutando a $u(k) = 1$ el error predicho es mínimo pero incurre en una penalización por conmutar, que es dada por λ_u . Si nos abstenemos de conmutar, es decir, haciendo $u(k) = u(k-1) = 0$, lleva a un error ligeramente superior sin incurrir en la penalización por conmutación. La tercera opción, $u(k) = -1$, es ciertamente subóptima ya que conlleva un error de corriente mayor y también requiere conmutar. Si $u(k) = 0$ o $u(k) = 1$ minimiza la función de coste y es por lo tanto la óptima dependerá de la elección del factor λ_u . Para un λ_u alto, el controlador evita conmutaciones elevadas y tolera un error de corriente relativamente alto. Para un λ_u pequeño, el controlador conmuta más a menudo para minimizar la desviación en la referencia de corriente. Para los valores de este ejemplo, en el caso de que λ_u sea menor que $(0.061 - 0.040)^2$, se selecciona $u_{opt} = 1$, en el caso contrario $u_{opt} = 0$ es la opción óptima.

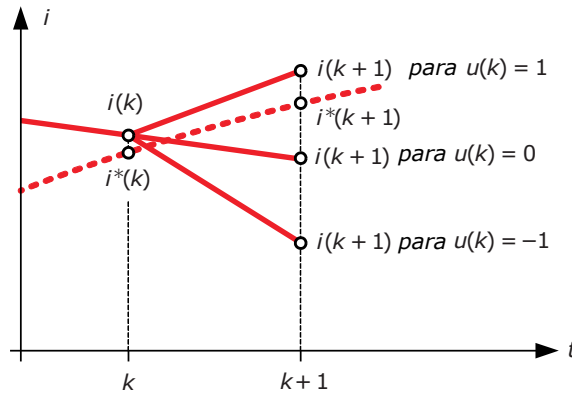


Figura 2.6 Predicción de la corriente en el siguiente instante de muestreo $i(k+1)$ en función del estado $u(k)$.

Tabla 2.5 Coste correspondientes a los tres estados admisibles $u(k)$.

$u(k)$	$(i^*(k+1) - i(k+1))^2$	$\lambda_u \Delta u(k) $
1	0.040^2	λ_u
0	0.061^2	0
-1	0.223^2	λ_u

2.2.5 Simulación y evaluación

A continuación, se proporcionarán resultados para mostrar el desempeño del control predictivo de corriente con seguimiento de referencia. Las simulaciones se llevarán a cabo usando el inversor trifásico NPC de tres niveles con una carga RL ya mostrado en la figura 2.1. No se tendrán en cuenta retrasos en el control, es decir, si la corriente $i(k)$ es muestreada en el instante k , la función de coste es minimizada

y la nueva entrada de control $\mathbf{u}(k)$ es aplicada al inversor en el mismo periodo de muestreo

Los parámetros de simulación se resumen en la tabla 2.6.

Tabla 2.6 Parámetros de simulación inversor trifásico NPC 3 niveles con carga RL .

Parámetro	Valor
Resistencia carga (R)	2Ω
Inductancia carga (L)	2 mH
Tensión rms de fase ($V_{\text{ph,rms}}$)	$3.3/\sqrt{3} \text{ kV}$
Frecuencia fundamental (f)	50 Hz
Tensión nominal dc-link (V_{dc})	5.2 kV
Condensadores dc-link (C_{dc})	3.5 mF
Periodo de muestreo (T_s)	$100 \mu\text{s}$

Horizonte $N_p = 1$

Para la simulación haremos uso del software MATLAB. Su herramienta *Simscape Power Systems* se utilizará para simular el sistema 'real' del inversor NPC y la carga. Para todos los cálculos necesarios en el control MPC se hará uso de una *S-Function* que contendrá todos los algoritmos necesarios escritos en un único código en lenguaje C. Dicho código puede consultarse al completo en el Apéndice ??.

A continuación mostramos resultados para diferentes valores ponderados de λ_u . Se ilustrará curvas de la corriente y su distorsión armónica total (THD).

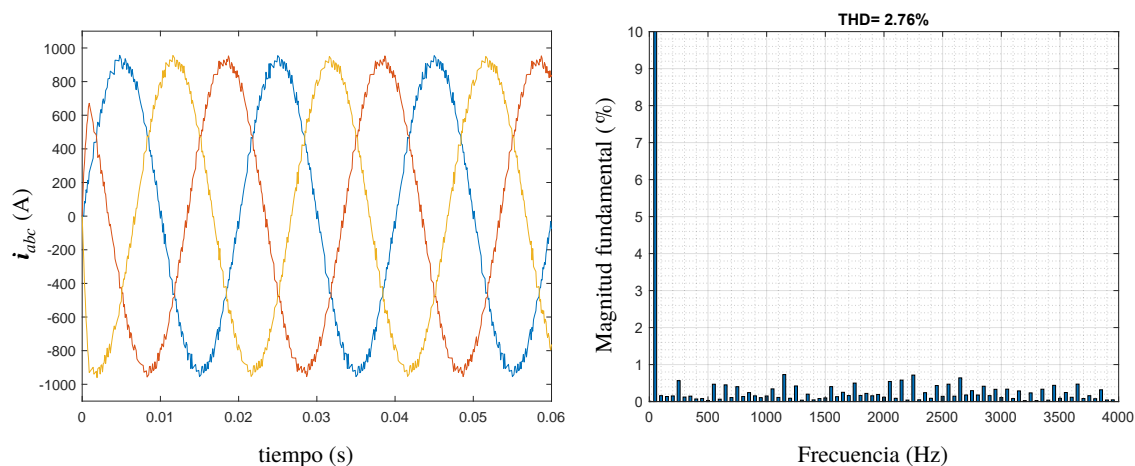


Figura 2.7 Corriente i_{abc} y su análisis de armónicos para $\lambda_u = 1$ en la carga trifásica RL con horizonte de predicción $N_p = 1$.

Atendiendo a los resultados mostrados en las figuras 2.7, 2.8 y 2.7 vemos que se hace necesario la sintonización de un valor intermedio de λ_u que minimice la distorsión por armónicos y las pérdidas por conmutación. Para ello se realiza la tabla 2.7 en la que se simula para distintos valores de λ_u y se evalúan la distorsión armónica total (THD) y la frecuencia de conmutación.

Observando dicha tabla podemos ver que existe un amplio intervalo de elección en el peso λ_u teniendo en cuenta la distorsión armónica total y sus pérdidas por conmutación. De la misma manera se podría

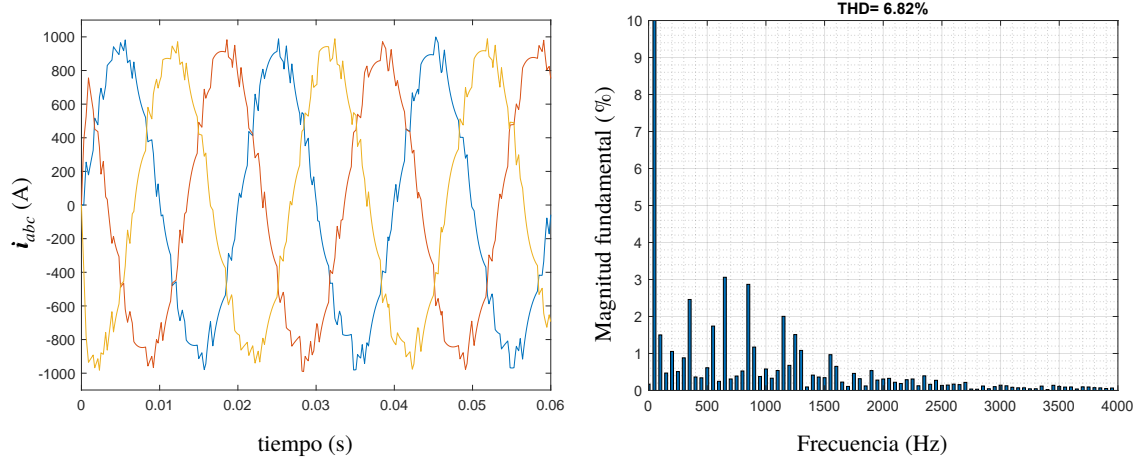


Figura 2.8 Corriente i_{abc} y su análisis de armónicos para $\lambda_u = 1 \cdot 10^4$ en la carga trifásica RL con horizonte de predicción $N_p = 1$.

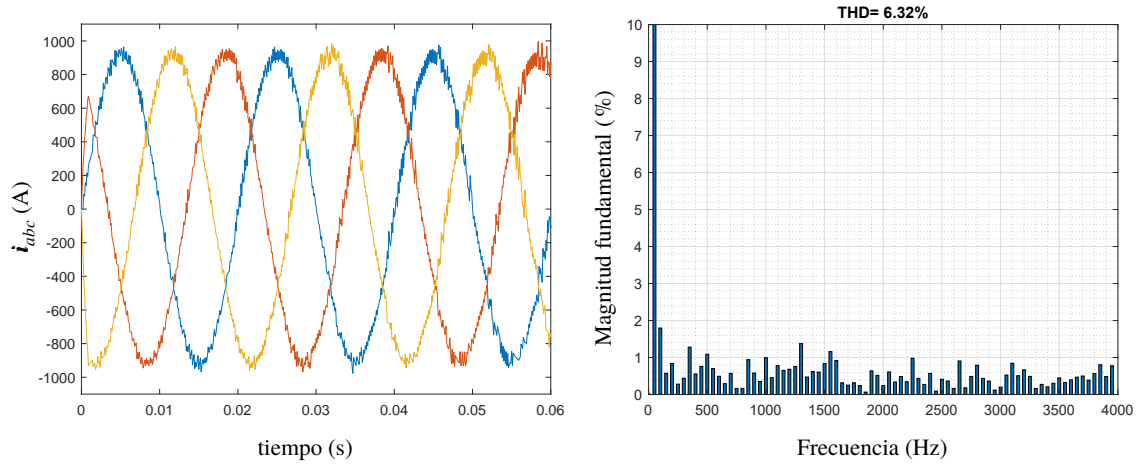


Figura 2.9 Corriente i_{abc} y su análisis de armónicos para $\lambda_u = 1 \cdot 10^{-5}$ en la carga trifásica RL con horizonte de predicción $N_p = 1$.

Tabla 2.7 Simulaciones inversor trifásico NPC 3 niveles con carga RL tomando λ_u como parámetro.

λ_u	THD (%)	f_{comm} (Hz)
$1 \cdot 10^4$	6.82	943
$5 \cdot 10^3$	4.85	1291
$1 \cdot 10^3$	2.75	2571
$1 \cdot 10^2$	2.79	2908
$1 \cdot 10^1$	2.76	3400
1	2.76	3400
$1 \cdot 10^{-1}$	2.76	3400
$1 \cdot 10^{-2}$	2.76	3400
$1 \cdot 10^{-3}$	2.76	3400
$1 \cdot 10^{-4}$	2.76	3400
$2.5 \cdot 10^{-5}$	5.78	4692
$1 \cdot 10^{-5}$	6.32	5100

ajustar este intervalo aún más atendiendo a más factores, como pueden ser la distorsión de demanda total (TDD), la componente de continua o el rizado en la corriente, entre otros.

Teniendo en cuenta que estamos siempre limitados por el tiempo de muestreo, si se desea mejorar sustancialmente el desempeño del control, bastaría con reducir el tiempo de muestreo. Para nuestro caso, bajando el periodo de muestreo de $100 \mu s$ a $50 \mu s$ se obtendría el resultado de la figura 2.10.

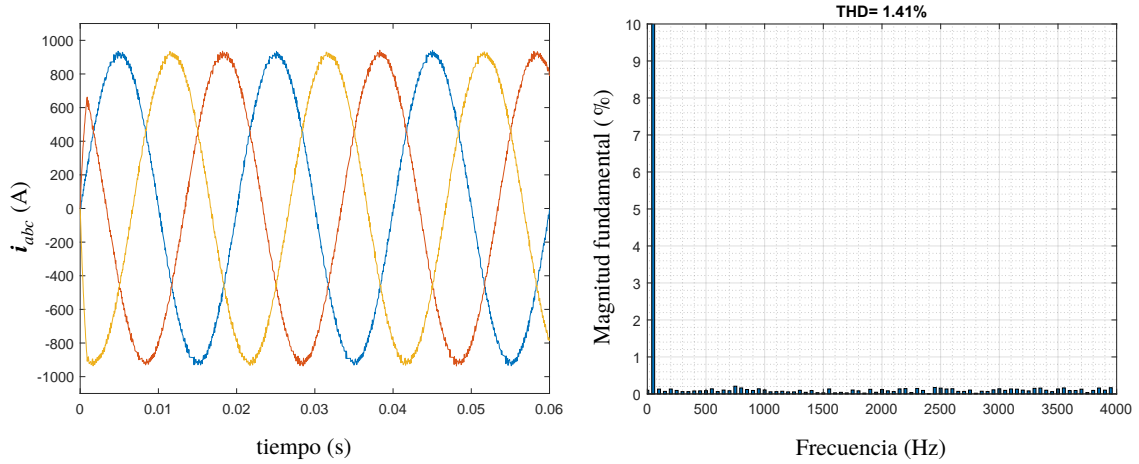


Figura 2.10 Corriente i_{abc} y su análisis de armónicos para $\lambda_u = 1$ en la carga trifásica RL con horizonte de predicción $N_p = 1$ y un periodo de muestreo de $50 \mu s$.

En cuanto al balanceo de tensiones en los condensadores, de la literatura existente es bien sabido que, para inversores NPC de tres niveles, ocurre el llamado balanceo natural [30, 31] si se dan una serie de condiciones, a saber:

- Componente dc grande en comparación a su rizado.
- Valor de la impedancia en la carga bajo.
- Ortogonalidad en la representación en el dominio de la frecuencia de los conjuntos de estados conmutados S_i y \bar{S}_i . El solapamiento de los espectros en frecuencia de estos valores implicaría que las tensiones en el dc-bus se autoequilibren en el estado estacionario.

Para nuestro caso, los valores de tensión en los condensadores se muestran en la figura 2.11. En ella podemos ver como aunque su valor oscila de forma estable en los 2600 V el balanceo no es perfecto, ya que el control deja en manos del balanceo natural del NPC de tres niveles el equilibrado de los condensadores. Si se desea un valor de tensión de balanceo $v_d = v_{c1} - v_{c2} \approx 0$ estable en un valor muy próximo a cero se pueden actuar de varias formas. Una de ella sería añadiendo un circuito pasivo adicional en paralelo con la carga RL denominado 'balance booster', consistente en una inductancia L_b en serie con un condensador C_b [30]. Otra forma, que es la que aplicaremos en capítulos posteriores para el inversor de cinco niveles, es deducir de la dinámica de las tensiones de balanceo unas ecuaciones e introducirlas en la ecuación de coste (2.20) de forma ponderada.

PLECS

Para verificar la bondad del controlador, éste se probará en el software PLECS, especializado en sistemas de electrónica de potencia. La mayoría de programas de simulación de circuitos, modelan los interruptores como elementos altamente no lineales. La simulación se ralentiza cuando los interruptores

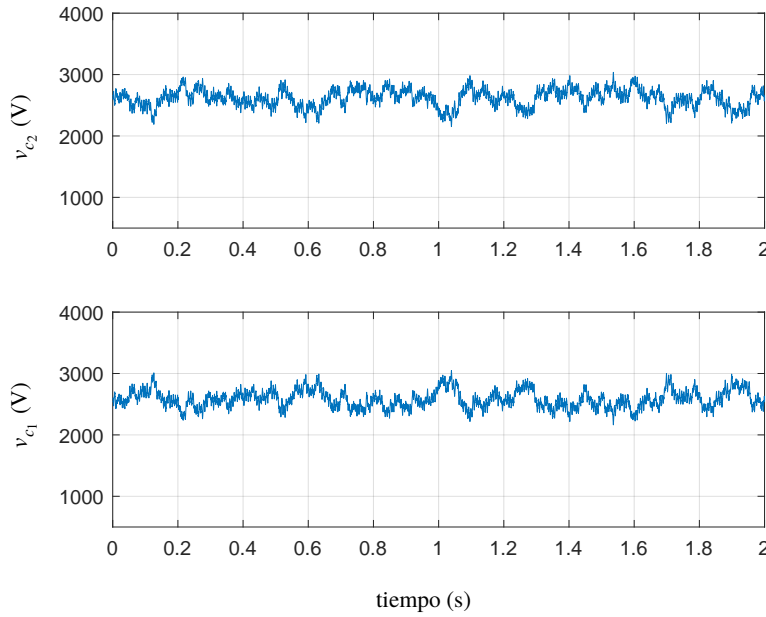


Figura 2.11 Valores de tensión v_{c1} y v_{c2} en los condensadores de la etapa dc-link en el inversor NPC para $\lambda_u = 1$ y $N_p = 1$.

provocan picos de tensión y transitorios de corriente al conmutar. En su caso más simple, un interruptor se puede modelar como una resistencia variable que varía entre un valor muy pequeño y uno muy grande. En otros casos, se puede representar con un modelo sofisticado de semiconductor.

Cuando se simulan sistemas de electrónica de potencia complejos, los procesos durante la conmutación son de poco interés. Sería más apropiado usar interruptores ideales que conmuten instantáneamente de circuito cerrado a abierto. Este enfoque, que es el que se implementa en PLECS, tiene dos ventajas principales: En primer lugar, divide los sistemas en problemas lineales definidos por partes en cada uno de los instantes de conmutación, resolviendo de esta manera el problema de simular la discontinuidad no lineal que ocurre al formarse el circuito equivalente en el instante de conmutación. En segundo lugar, al hacer frente a las discontinuidades en los instantes de conmutación, solo dos pasos de integración son necesarios, uno antes del instante y otro después, lo que acelera la simulación considerablemente.

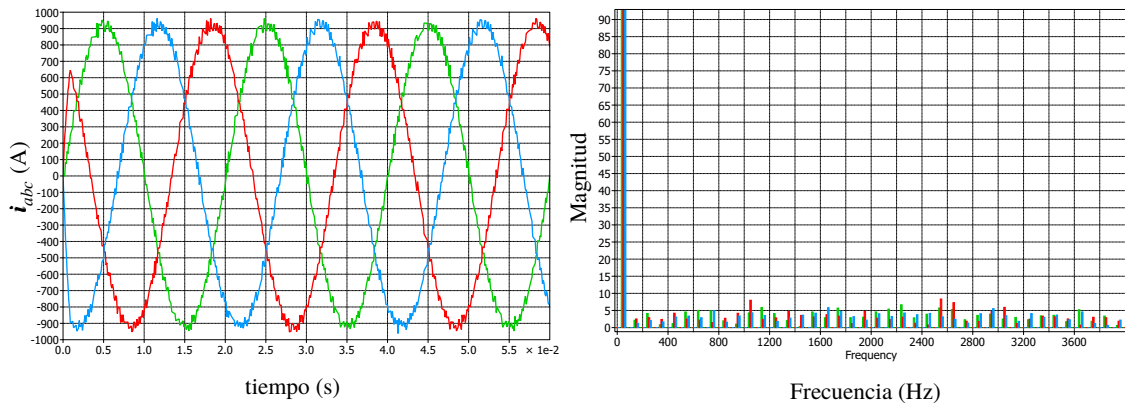


Figura 2.12 Corriente i_{abc} y su análisis de armónicos para la simulación en PLECS.

Los resultados de la simulación en PLECS se muestran en la figura 2.12. Nótese que, para mantener la escala que se venía usando en la representación de los armónicos, el eje Y está escalado a una magnitud (amplitud de las ondas) en torno a 90, es decir, un 10% de la magnitud de la componente fundamental (50 Hz) ya que la amplitud de la corriente es aproximadamente 900 A. Podemos apreciar que para $\lambda_u = 1$, el software especializado PLECS obtiene unos resultados muy similares a los obtenidos con MATLAB, y con un THD de 3.5%.

Horizonte $N_p > 1$

La función de coste (2.20) minimiza el error de corriente para el siguiente instante de muestreo basándose en la corriente predicha para dicho instante, que es función del estado conmutado a seleccionar. Es fácil generalizar este controlador para cualquier número de horizontes N reescribiendo (2.20) de la siguiente manera

$$J = \sum_{\ell=k}^{k+N_p-1} \|\mathbf{i}^*(\ell+1) - \mathbf{i}(\ell+1)\|_{\mathbf{Q}}^2 + \lambda_u \|\Delta \mathbf{u}(\ell)\|_1 \quad (2.22)$$

El primer término de (2.22) penaliza el error de seguimiento en todos los instantes futuros $k+1, k+2, \dots, k+N_p$. Por ello, usamos la notación compacta

$$\|\mathbf{i}^* - \mathbf{i}\|_{\mathbf{Q}}^2 = (\mathbf{i}^* - \mathbf{i})^T \mathbf{Q} (\mathbf{i}^* - \mathbf{i}) \quad (2.23)$$

donde \mathbf{Q} denota la matriz de penalización para el error de seguimiento. Por diferentes razones, se requiere que la matriz \mathbf{Q} sea semidefinida positiva y simétrica. Es de dimensiones $n_i \times n_i$, siendo n_i el tamaño de \mathbf{i} , es decir, $\mathbf{i} \in \mathbb{R}^{n_i}$. En nuestro caso, al establecer como marco de referencia las coordenadas ortogonales estacionarias $\alpha\beta$ tenemos que $n_i = 2$.

Es fácil ver que al haber dos términos de ponderación, \mathbf{Q} y λ_u , su sentido matemático puede entenderse también como la relación entre ellos. Por ello, podemos dejar uno de los términos constante mientras sintonizamos el otro, ponderando a la vez entre el error de seguimiento y el coste de conmutación. Por simplificar en lo posible la computación se toma $\mathbf{Q} = \mathbf{I}_2$

La función de coste está ahora en función de la secuencia de estados conmutados admisibles $\mathbf{U}(k) = [\mathbf{u}^T(k) \ \mathbf{u}^T(k+1) \ \dots \ \mathbf{u}^T(k+N_p-1)]^T$. Por consiguiente, el problema de optimización generalizado quedaría

$$\mathbf{U}_{opt}(k) = \arg \min_{\mathbf{U}(k)} J \quad (2.24a)$$

$$\text{sujeto a } \mathbf{i}(\ell+1) = \frac{1}{RT_s + L} [L\mathbf{i}(\ell) + T_s \mathbf{v}(\ell+1)] \quad (2.24b)$$

$$\Delta \mathbf{u}(\ell) = \mathbf{u}(\ell) - \mathbf{u}(\ell-1) \quad (2.24c)$$

$$\mathbf{U}(k) \in \mathbb{U} \quad (2.24d)$$

$$\|\Delta \mathbf{u}(\ell)\|_{\infty} \leq 1, \quad \forall \ell = k, \dots, k+N_p-1 \quad (2.24e)$$

La función de coste J depende del vector de estado $\mathbf{i}(k)$, el estado conmutado anterior elegido $\mathbf{u}(k-1)$ y la secuencia de estados $\mathbf{U}(k)$. En (2.24d), $\mathbb{U} = \mathcal{U} \times \dots \times \mathcal{U}$ es el N_p -producto cartesiano del conjunto \mathcal{U} , donde \mathcal{U} denota el conjunto de estados conmutados trifásicos discretos que se obtiene del vector de estados \mathbf{u}_x definido en la Sección 2.1.2 de forma que $\mathcal{U} = \mathbf{u}_x \times \mathbf{u}_x \times \mathbf{u}_x$.

Siguiendo el principio de control del horizonte deslizante ya descrito en la Sección 1.4.2, solo el primer elemento de la secuencia de estados óptimos $\mathbf{U}_{opt}(k)$ se aplica a los interruptores en el instante k . Para el siguiente instante una nueva medida de corriente es obtenida y el problema de optimización 2.24 es resuelto de nuevo con el horizonte de predicción desplazado un instante, desde $k + 1$ hasta $k + 1 + N_p$.

Para una de las fases de un inversor de tres niveles por ejemplo, existen 3 posibles estados conmutados disponibles en cada instante dentro de un horizonte de predicción N_p , por lo que uno esperaría tener 3^{N_p} secuencias de conmutación diferentes. Sin embargo, debido a la restricción (2.24e), este número simplemente constituye un límite superior, y el número de secuencias posibles depende de $u(k - 1)$. Para $N_p = 2$ por ejemplo, $u(k - 1) = 0$ conlleva 7 secuencias de conmutación, mientras que un valor de $u(k - 1) = \pm 1$ restringe este número a 5. Sin embargo, para grandes horizontes de predicción, el número de secuencias posibles se dispara. Al mismo tiempo, los intervalos de muestreo están típicamente en el rango de varios microsegundos, limitando de forma severa el tiempo disponible para la optimización.

Por lo anterior es fácil ver que la resolución del problema de optimización mediante enumeración solo es computacionalmente posible para horizontes de predicción muy cortos. Para $N_p = 5$, si consideramos el vector de estados $\mathbf{u}(k)$ para las tres fases y tenemos $\mathbf{u}(k - 1) = \{0, 0, 0\}$, el número de posibles secuencias de conmutación asciende a $3^5 \cdot 3^5 \cdot 3^5 = 1.4 \cdot 10^7$, algo que es evidentemente impracticable para la enumeración.

El algoritmo de control tiene la misma estructura que el descrito en la Sección 2.2.4, pero introduciendo una paso más con la intención de aligerar el proceso de elección del estado óptimo. Para su mejor comprensión se ilustra en forma de diagrama de flujo en la figura 2.13 para un horizonte de predicción $N_p = 2$

La motivación de este algoritmo se basa en la relajación del coste computacional de un proceso de enumeración exhaustivo en el que, por ejemplo, para nuestro caso de un inversor NPC trifásico de tres niveles y $N_p = 2$, dado un estado anterior $\mathbf{u}(k - 1) = \{0, 0, 0\}$ tendríamos $3^2 \cdot 3^2 \cdot 3^2 = 729$ estados posibles, es decir, 729 cálculos diferentes de la función de coste (2.22), por lo que está más que justificada la búsqueda de un método que rebaje dicha cifra.

Para $N_p = 2$ la idea es la siguiente. Se calcula la función de coste solo para los estados siguientes $\mathbf{u}(k)$ y se evitaría calcular para aquellos estados $\mathbf{u}_i(k + 1)$ en el caso de que el coste del estado anterior $\mathbf{u}_i(k)$ ya sea superior al coste J_{min} que haya sido calculado para dos estados anteriores, ya que por definición esa secuencia será subóptima. De este modo si se calcula un coste J_i para $\mathbf{u}_i(k)$ que es superior al coste óptimo J_{min} , nos ahorraríamos hasta 27 bucles de cálculo adicionales—27 en caso de que $\mathbf{u}_i(k - 1) = \{0, 0, 0\}$. Para ilustrar mejor este concepto proponemos un ejemplo en una de las fases del inversor.

Suponemos un horizonte de predicción $N_p = 2$ y que el estado conmutado anteriormente aplicado es $u(k - 1) = 0$. El conjunto de secuencias de conmutación posibles se representa en la tabla 2.8

Tabla 2.8 Conjunto $\mathbf{U}(k)$ de posibles secuencias $\mathbf{U}(k) = [u(k) \ u(k + 1)]^T$ para $N_p = 2$ suponiendo que el estado anterior es $u(k - 1) = 0$.

Secuencia de conmutación	$u(k)$	$u(k + 1)$
\mathbf{U}_1	1	1
\mathbf{U}_2	1	0
\mathbf{U}_3	0	1
\mathbf{U}_4	0	0
\mathbf{U}_5	0	-1
\mathbf{U}_6	-1	0
\mathbf{U}_7	-1	-1

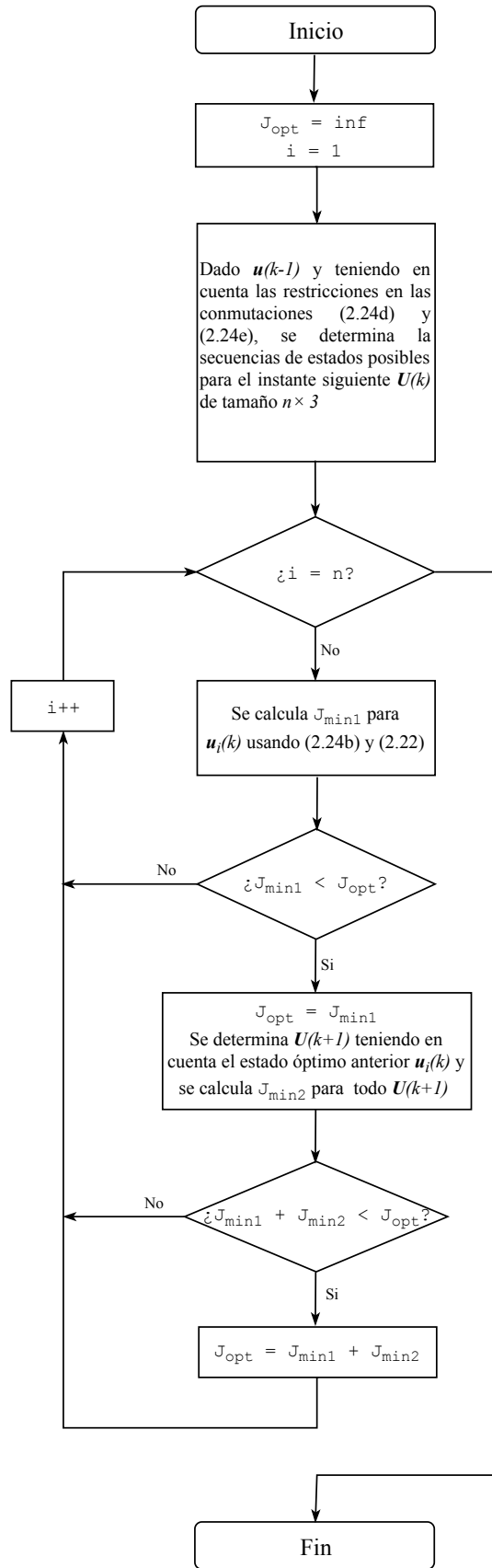


Figura 2.13 Algoritmo de control para la determinación del coste óptimo para $N_p = 2$.

Se aplica el algoritmo descrito anteriormente y por cada secuencia de conmutación calculada se representan las corrientes predichas y la de referencia en la figura 2.14

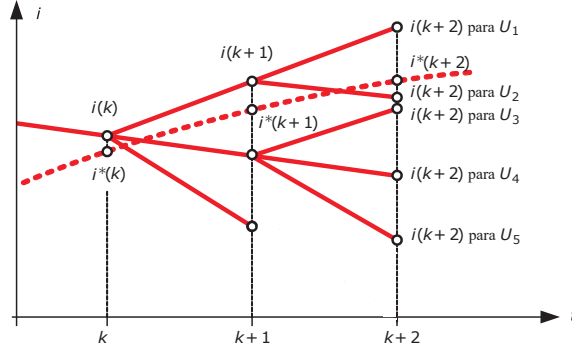


Figura 2.14 Predicción de las trayectorias de las corrientes $[i(k+1) i(k+2)]$ para $N_p = 2$ en función de las secuencias $\mathbf{U}(k)$ dadas en la tabla 2.8.

En la figura podemos apreciar que las secuencias \mathbf{U}_6 y \mathbf{U}_7 no están representadas, es decir, el cómputo de su función de coste así como la predicción de la corriente no ha sido necesario calcularlo ya que el coste de $u(k) = -1$ ya es superior al óptimo. De forma análoga se podría proceder para horizontes de predicción superiores, anidando bucles de comprobación de subóptimos.

Esta técnica aplicada se conoce como ramificación y poda (*branch and bound*) [32, 33, 34] Estos métodos toman ventaja de la estructura particular de optimización propuesta en este documento y se ajustan al esquema propio del MPC basado en el horizonte deslizante. Aún así, la enumeración exhaustiva con esta modificación sigue siendo insuficiente para horizontes de predicción mayores que 3.

A continuación mostramos una simulación para $N_p = 2$ y $\lambda_u = 5$

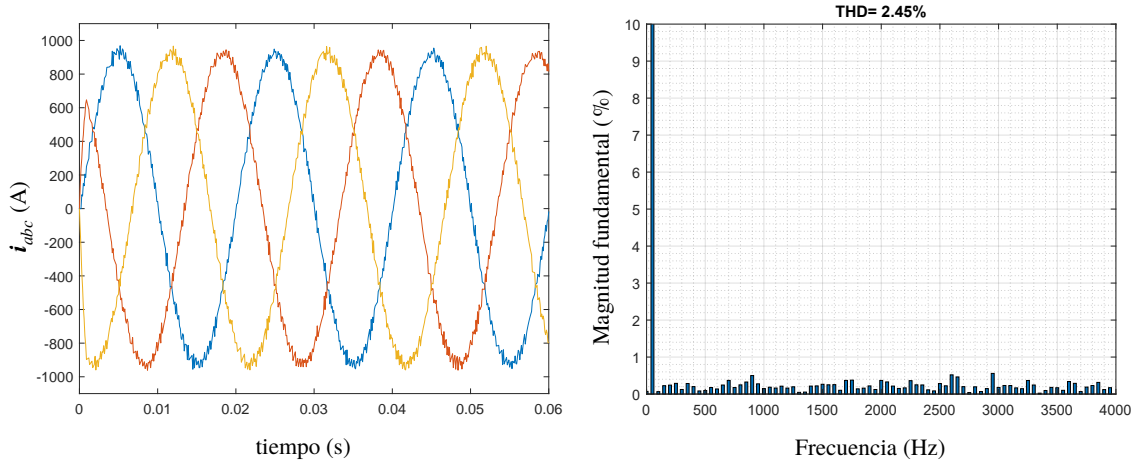


Figura 2.15 Corriente i_{abc} y su análisis de armónicos para $\lambda_u = 5$ en la carga trifásica RL con horizonte de predicción $N_p = 2$ y un periodo de muestreo de $100 \mu s$.

En el análisis de armónicos vemos como se ve reducido el THD con respecto al mejor resultado para $N_p = 1$ (figura 2.7). Como en el caso anterior, el código completo puede consultarse en el Apéndice ??.

2.3 Control MPC de campo orientado (FO-MPC) para un motor asíncrono trifásico

El controlador predictivo introducido en la sección anterior es ahora generalizado para el uso junto con el clásico control de campo orientado (*Field-Oriented Control*) en una máquina de inducción. En primer lugar se describirá y se deducirán las ecuaciones necesarias para el control de un motor asíncrono.

2.3.1 Motor asíncrono

El modelado de un motor asíncrono está típicamente dividido en dos fases. Se comienza definiendo las ecuaciones diferenciales de la máquina expresadas en el sistema trifásico *abc*, derivadas de las leyes físicas fundamentales como la ley de inducción electromagnética de Faraday o la fuerza de Lorentz. En segundo lugar—para simplificar su representación—el modelo es transformado al marco de referencia ortogonal descrito en la Sección 1.4.4. La notación matricial es la elección natural para este modelo. Alternativamente, las máquinas eléctricas pueden ser matemáticamente representadas usando la notación en espacio vectorial.

Es importante notar que el modelo dinámico que se presentará en páginas posteriores está basado en una serie de hipótesis y simplificaciones descritas a continuación:

- El material magnético del motor es lineal y por lo tanto la saturación de la inductancia principal es ignorada.
- Se ignoran las pérdidas magnéticas y cambios en la resistencia del rotor por el efecto pelicular.
- Todos los parámetros del motor son invariantes en el tiempo. En particular, los cambios en la resistencia del estátor debido a variaciones de temperatura son ignorados.
- Las tres fases del motor se suponen simétricas.
- El bobinado está sinusoidalmente distribuido

En teoría de control moderna, incluyendo el control predictivo, los modelos son predominantemente dados en la representación en espacio de estados. Por ello, la representación matricial del motor asíncrono es más adecuada. El modelo del motor se puede agrupar en varios conjuntos de ecuaciones. El primero de ellos lo constituye las ecuaciones de la tensión

$$\mathbf{v}_s = R_s \mathbf{i}_s + \frac{d\boldsymbol{\lambda}_s}{dt} + \omega_{fr} \begin{bmatrix} 0 & -1 \\ 1 & 0 \end{bmatrix} \boldsymbol{\lambda}_s \quad (2.25a)$$

$$\mathbf{v}_r = R_r \mathbf{i}_r + \frac{d\boldsymbol{\lambda}_r}{dt} + (\omega_{fr} - \omega_r) \begin{bmatrix} 0 & -1 \\ 1 & 0 \end{bmatrix} \boldsymbol{\lambda}_r \quad (2.25b)$$

donde \mathbf{v}_s (\mathbf{v}_r) denota la tensión en el estátor (rotor), \mathbf{i}_s (\mathbf{i}_r) la corriente en el estátor (rotor), $\boldsymbol{\lambda}_s$ ($\boldsymbol{\lambda}_r$) el enlace de flujo en el estátor (rotor) y la resistencia del bobinado del estátor (rotor) es dada por R_s (R_r). La velocidad angular arbitraria del marco de referencia se denota por ω_{fr} , mientras que la velocidad angular (eléctrica) del rotor es dada por ω_r .

Los términos $R_s \mathbf{i}_s$ y $R_r \mathbf{i}_r$ representan la caída de tensión resistiva en el bobinado del estátor y el rotor respectivamente. Los términos $\omega_{fr} \boldsymbol{\lambda}_s$ y $(\omega_{fr} - \omega_r) \boldsymbol{\lambda}_r$ son comúnmente llamados 'tensión de velocidad'. Para el ejemplo que aplicaremos, el rotor del motor asíncrono será de tipo jaula de ardilla, es decir, la

ecuación (2.25b) es nula, $v_r = 0$. El circuito equivalente para un motor asíncrono de jaula de ardilla se representa en la figura 2.16.

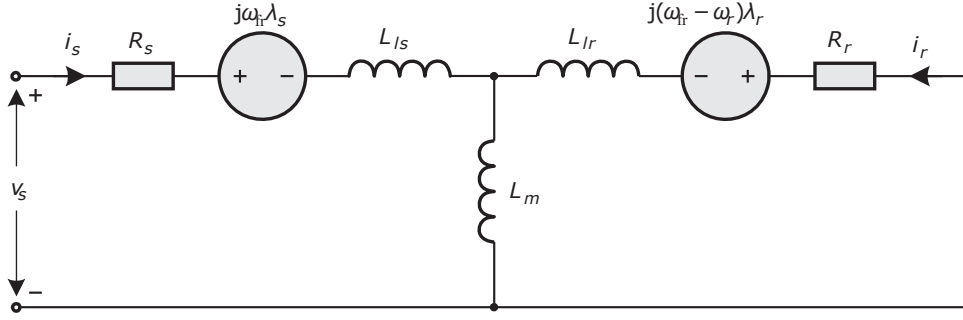


Figura 2.16 Circuito equivalente para un motor asíncrono de jaula de ardilla.

El segundo conjunto son las ecuación del enlace de flujo

$$\lambda_s = L_s i_s + L_m i_r \quad (2.26a)$$

$$\lambda_r = L_r i_r + L_m i_s \quad (2.26b)$$

donde

$$L_s = L_{ls} + L_m \quad (2.27a)$$

$$L_r = L_{lr} + L_m \quad (2.27b)$$

denota la inductancia propia del estátor y el rotor respectivamente. L_{ls} (L_{lr}) es la inductancia de fuga del estátor (rotor) y L_m es la inductancia principal, también llamada inductancia de magnetización.

El último conjunto de ecuaciones es el que incluye el par y la ecuación del movimiento de rotación

$$T_e = \frac{3}{2} p (\lambda_s \times i_s) \quad (2.28a)$$

$$M \frac{d\omega_m}{dt} = T_e - T_m \quad (2.28b)$$

donde T_e y T_m es el par electromagnético y el par mecánico respectivamente, p es el número de pares de polos, M es el momento de inercia de la carga mecánica incluyendo el rotor del motor y ω_m es la velocidad angular mecánica del eje. Las unidades en (2.28b) son las siguientes: la inercia M se da en kgm^2 , la velocidad angular ω_m en rad/s y el par T se da en Nm , con $\text{N} = \text{kg m/s}^2$. Nótese que la forma expandida del producto vectorial $\lambda_s \times i_s$ es $\lambda_{s\alpha} i_{s\beta} - \lambda_{s\beta} i_{s\alpha}$

La velocidad eléctrica del rotor es

$$\omega_r = p \omega_m \quad (2.29)$$

y la potencia mecánica

$$P_m = \omega_m T_e \quad (2.30)$$

El par T_e y la potencia P_m son las dos positivas cuando la máquina está funcionando como motor y negativas cuando está funcionando como generador.

Las diferentes velocidades angulares y frecuencias son enumeradas a continuación:

- ω_s es la frecuencia angular del estátor.
- ω_{sN} es la frecuencia angular nominal del estátor.
- ω_r es la velocidad angular eléctrica del rotor.
- ω_m es la velocidad angular mecánica del rotor y el eje.
- ω_{fr} es la velocidad angular del marco de referencia arbitrario.

Una característica fundamental de los motores asíncronos es el deslizamiento, que es la diferencia normalizada entre las frecuencias eléctricas del estátor y el rotor:

$$s = \frac{\omega_s - \omega_r}{\omega_s} \quad (2.31)$$

Operando como motor—produciendo par electromagnético—el bobinado del rotor debe girar ligeramente más lento que el campo del estátor. El movimiento relativo del campo del estátor respecto al rotor induce una tensión alterna en el rotor—de ahí el término máquina de inducción’. Estas tensiones inducidas incurren en corrientes alternas en el rotor, las cuales junto al campo del estátor, producen una fuerza electromotriz que da lugar al par electromagnético del motor. En modo generador, ocurre lo contrario, es decir, la velocidad angular del rotor es ligeramente superior que la del campo del estátor. Cuando se produce par nulo, el deslizamiento es cero.

Hace falta una transformación más antes de definir el modelo en espacio de estados del motor asíncrono. Ésta consiste en el escalado de los enlaces de flujo y las inductancias con la frecuencia nominal. Esto lleva a definir el enlace de flujo por segundo $\boldsymbol{\psi}$ que se mide en voltios y la reactancia X que se mide en ohmios:

$$\boldsymbol{\psi} = \omega_{sN} \boldsymbol{\lambda} \quad \text{y} \quad X = \omega_{sN} L \quad (2.32)$$

con esta definición (2.25) puede ser reescrito como

$$\mathbf{v}_s = R_s \mathbf{i}_s + \frac{1}{\omega_{sN}} \frac{d\boldsymbol{\psi}_s}{dt} + \frac{\omega_{fr}}{\omega_{sN}} \begin{bmatrix} 0 & -1 \\ 1 & 0 \end{bmatrix} \boldsymbol{\psi}_s \quad (2.33a)$$

$$\mathbf{v}_r = R_r \mathbf{i}_r + \frac{1}{\omega_{sN}} \frac{d\boldsymbol{\psi}_r}{dt} + \frac{(\omega_{fr} - \omega_r)}{\omega_{sN}} \begin{bmatrix} 0 & -1 \\ 1 & 0 \end{bmatrix} \boldsymbol{\psi}_r \quad (2.33b)$$

y multiplicando (2.26) por ω_{sN} lleva a

$$\boldsymbol{\psi}_s = X_s \mathbf{i}_s + X_m \mathbf{i}_r \quad (2.34a)$$

$$\boldsymbol{\psi}_r = X_r \mathbf{i}_r + X_m \mathbf{i}_s \quad (2.34b)$$

Modelo en espacio de estados

Es conveniente reescribir el modelo del motor de jaula de ardilla en la representación en espacio de estados. Esto facilitará la formulación y la resolución de los problemas que atañe el control predictivo. La estructura general de una representación en espacio de estados es la siguiente

$$\frac{d\mathbf{x}(t)}{dt} = \mathbf{F}\mathbf{x}(t) + \mathbf{G}\mathbf{u}(t) \quad (2.35a)$$

$$\mathbf{y}(t) = \mathbf{C}\mathbf{x}(t) \quad (2.35b)$$

$\mathbf{x}(t)$ denota el vector de estados, $\mathbf{u}(t)$ el vector de entrada e $\mathbf{y}(t)$ el vector de salida. \mathbf{F} , \mathbf{G} y \mathbf{C} son matrices de dimensiones adecuadas. Para simplificar la notación, obviaremos la dependencia con el tiempo en \mathbf{x} , \mathbf{u} e \mathbf{y} . ω_r puede considerarse un parámetro en vez de una variable de estado. Esto evita términos bilineales en las ecuaciones diferenciales y asegura que la ecuación de espacio de estados es lineal.

Para el ejemplo que vamos a simular, representaremos el estado dinámico del motor usando al corriente en el estátor y el vector de flujo del rotor como variables de estado. En primer lugar invertimos (2.34), y los vectores de corriente del estátor y rotor quedan representados en función de los vectores de flujo de los mismos de la siguiente manera:

$$\begin{bmatrix} \mathbf{i}_s \\ \mathbf{i}_r \end{bmatrix} = \frac{1}{D} \begin{bmatrix} \mathbf{I}_2 X_r & -\mathbf{I}_2 X_m \\ -\mathbf{I}_2 X_m & \mathbf{I}_2 X_s \end{bmatrix} \begin{bmatrix} \boldsymbol{\psi}_s \\ \boldsymbol{\psi}_r \end{bmatrix} \quad (2.36)$$

con el determinante

$$D = X_s X_r - X_m^2 \quad (2.37)$$

Reformulando (2.36) tenemos

$$\boldsymbol{\psi}_s = \frac{D}{X_r} \mathbf{i}_s + \frac{X_m}{X_r} \boldsymbol{\psi}_r \quad (2.38)$$

Introduciendo (2.36) y (2.38) en (2.33), y realizando manipulaciones algebraicas triviales, obtenemos esta representación más compacta de la dinámica del motor con la corriente en el estátor y el flujo en el rotor como vectores de estado:

$$\frac{d\mathbf{i}_s}{dt} = -\frac{1}{\tau_s} \mathbf{i}_s - \omega_{fr} \begin{bmatrix} 0 & -1 \\ 1 & 0 \end{bmatrix} \mathbf{i}_s + \left(\frac{1}{\tau_r} \mathbf{I}_2 - \omega_r \begin{bmatrix} 0 & -1 \\ 1 & 0 \end{bmatrix} \right) \frac{X_m}{D} \boldsymbol{\psi}_r + \frac{X_r}{D} \mathbf{v}_s - \frac{X_m}{D} \mathbf{v}_r \quad (2.39a)$$

$$\frac{d\boldsymbol{\psi}_r}{dt} = \frac{X_m}{\tau_r} \mathbf{i}_s - \frac{1}{\tau_r} \boldsymbol{\psi}_r - (\omega_{fr} - \omega_r) \begin{bmatrix} 0 & -1 \\ 1 & 0 \end{bmatrix} \boldsymbol{\psi}_r + \mathbf{v}_r \quad (2.39b)$$

donde hemos introducido la constante de tiempo en el transitorio del estátor y el rotor

$$\tau_s = \frac{X_r D}{R_s X_r^2 + R_r X_m^2} \quad \text{y} \quad \tau_r = \frac{X_r}{R_r} \quad (2.40)$$

para una representación más compacta. El par electromagnético también puede expresarse en términos de la corriente en el estátor y el vector de flujo en el rotor

$$T_e = \frac{3}{2} p \frac{X_m}{X_r} \boldsymbol{\psi}_r \times \mathbf{i}_s = \frac{3}{2} p \frac{X_m}{X_r} (\psi_{rd} i_{sq} - \psi_{rq} i_{sd}) \quad (2.41)$$

donde los subíndices d y q se refieren a los vectores de corriente y flujo expresados en el marco de referencia rotativo ya descrito en la Sección 1.4.4. De la misma forma, podríamos definirlos en ejes estacionarios, quedando α y β en lugar de d y q .

Para el problema de control que nos ocupa es conveniente definir los vectores de estado del modelo en espacio de estados (2.39) en coordenadas ortogonales estacionarias y fijar la velocidad angular del marco de referencia ω_{fr} a 0. Por lo tanto los vectores de estado quedan definidos como $\mathbf{i}_s = [i_{s\alpha} \ i_{s\beta}]^T$ y $\boldsymbol{\psi}_r = [\psi_{r\alpha} \ \psi_{r\beta}]^T$. Teniendo en cuenta que la tensión del rotor en un motor asíncrono de jaula de ardilla es cero, las ecuaciones en espacio de estados pueden reescribirse como

$$\frac{d\mathbf{i}_s}{dt} = -\frac{1}{\tau_s} \mathbf{i}_s + \left(\frac{1}{\tau_r} \mathbf{I}_2 - \omega_r \begin{bmatrix} 0 & -1 \\ 1 & 0 \end{bmatrix} \right) \frac{X_m}{D} \boldsymbol{\psi}_r + \frac{X_r}{D} \mathbf{v}_s \quad (2.42a)$$

$$\frac{d\boldsymbol{\psi}_r}{dt} = \frac{X_m}{\tau_r} \mathbf{i}_s - \frac{1}{\tau_r} \boldsymbol{\psi}_r + \omega_r \begin{bmatrix} 0 & -1 \\ 1 & 0 \end{bmatrix} \boldsymbol{\psi}_r \quad (2.42b)$$

$$\frac{d\omega_r}{dt} = \frac{1}{M} (T_e - T_m) \quad (2.42c)$$

los parámetros del modelo son las resistencias del estátor y el rotor, R_s y R_r respectivamente, el momento de inercia M y el par mecánico T_m . Las cantidades del rotor están referidas al lado del estátor. Es importante definir también.

$$X_s = X_{ls} + X_m, \quad X_r = X_{lr} + X_m \quad (2.43)$$

2.3.2 Problema de control

El sistema del circuito a controlar se muestra en la figura 2.17. Recordemos que en cada fase, el inversor produce las tensiones $-\frac{v_{dc}}{2}$, 0 y $\frac{v_{dc}}{2}$ que corresponden a los estados conmutados u_a, u_b y $u_c \in \{-1, 0, 1\}$. La tensión total en el dc-link es denotada por v_{dc} y se supone constante. Usamos $\mathbf{u}_{abc} = [u_a \ u_b \ u_c]^T$ para describir el estado conmutado. La tensión aplicada a los terminales del motor en coordenadas estacionarias es

$$\mathbf{v}_s = \frac{v_{dc}}{2} \tilde{\mathbf{T}} \mathbf{u}_{abc} \quad (2.44)$$

con $\mathbf{v}_s = [v_{s\alpha} \ v_{s\beta}]^T$

El problema de control de corriente está formulado también en el marco de referencia $\alpha\beta$. Sea \mathbf{i}_s^* la

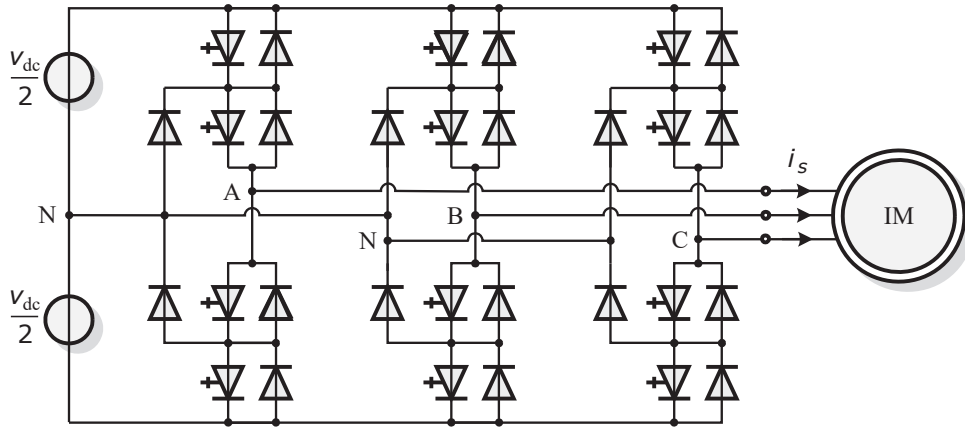


Figura 2.17 Inversor NPC trifásico de tres niveles alimentando un motor asíncrono.

referencia de corriente instantánea en el estátor, con $\mathbf{i}_s^* = [i_{s\alpha}^* \ i_{s\beta}^*]^T$. El objetivo de control es manipular el estado conmutado trifásico \mathbf{u}_{abc} de tal manera que la corriente en el estátor \mathbf{i}_s siga a la referencia. Al mismo tiempo, el esfuerzo de conmutación, es decir, la frecuencia de conmutación o las pérdidas de conmutación deben mantenerse bajas. Como antes, la transición desde el estado 1 a -1 en una fase está restringida.

El diagrama de bloques del controlador predictivo que usaremos se muestra en la figura 2.18. Dicho controlador predice la corriente en el estátor en el siguiente instante para todos los estados conmutados admisibles. Para la predicción, es preciso medir la propia corriente en el estátor, el flujo magnético en el rotor y la velocidad del eje del motor.

El control tiene una estructura en forma de control en cascada. Los bucles externos manipulan \mathbf{i}_s^* para mantener en un valor adecuado el flujo magnético y para regular la velocidad de rotación del motor. Es la idea principal del llamado control de campo orientado (FOC), que constituye el método de control más usado en máquinas inductivas. La base del FOC consiste en establecer otro marco de referencia rotativo que rota de manera síncrona al flujo magnético. En dicho marco de referencia, el vector de la corriente en el estátor \mathbf{i}_s puede ser separado en las componentes d y q , que son por definición ortogonales. Más adelante mostraremos como la componente d de la corriente del estátor puede ser usada para controlar la magnitud del flujo (o grado de magnetización del motor), mientras que la componente q se relaciona directamente con el par electromagnético. Durante operaciones estacionarias, las cantidades en el marco de referencia rotativo son valores dc y las dos componentes del vector de corriente en el estátor están efectivamente desacopladas, algo que simplifica enormemente el diseño.

El eje d del marco de referencia está alineado con el vector de flujo magnético en el rotor $\boldsymbol{\psi}_r$. Para el cálculo del ángulo del eje d respecto al marco de referencia $\alpha\beta$ usamos el llamado método indirecto. Con este método la velocidad angular del motor se mide con un encoder y el ángulo se puede integrar directamente sabiendo que

$$\omega_\theta = \omega_r + p\omega_m \quad (2.45)$$

lo que nos lleva a

$$\theta = \int (\omega_r + p\omega_m) dt \quad (2.46)$$

expresión fácilmente discretizable. Debido a la orientación del campo del rotor con el marco de referencia, la componente q del flujo del rotor es, por definición, cero, $\psi_{rq} = 0$. Esto implica también que la magnitud

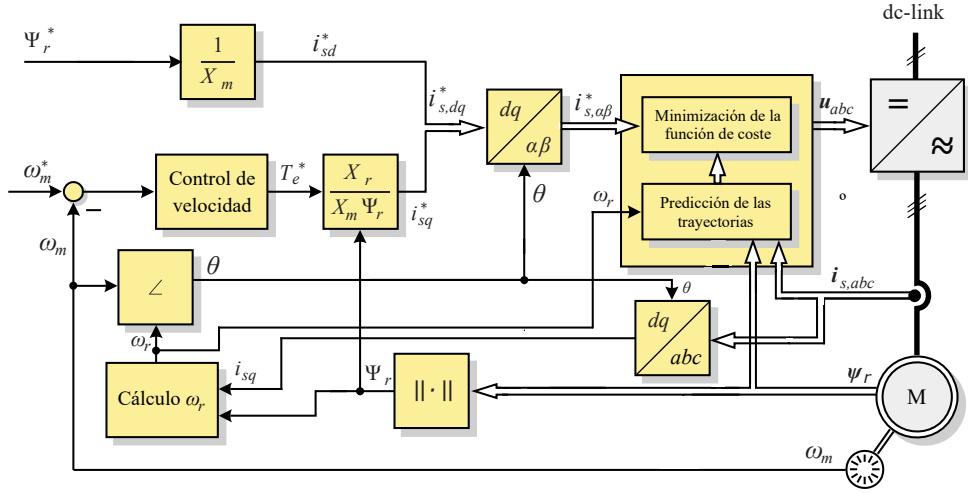


Figura 2.18 Esquema de controlador predictivo basado en control de campo orientado para un inversor NPC trifásico alimentando un motor asíncrono.

del vector de flujo en el rotor es igual a su componente d , lo que nos permite definir dicha magnitud como

$$\Psi_r = \|\Psi_r\| = \Psi_{rd} \quad (2.47)$$

lo anterior nos permite reescribir (2.42b) como

$$\frac{d\Psi_r}{dt} = \frac{X_m}{\tau_r} i_{sd} - \frac{1}{\tau_r} \Psi_r \quad (2.48a)$$

$$0 = \frac{X_m}{\tau_r} i_{sq} + \omega_r \Psi_r \quad (2.48b)$$

de la misma forma, siendo $\Psi_{rq} = 0$, el cálculo del par electromagnético quedaría

$$T_e = \frac{3}{2} p \frac{X_m}{X_r} \Psi_r i_{sq} \quad (2.49)$$

De las expresiones anteriores podemos sacar varias conclusiones. En primer lugar, la ecuación diferencial (2.48a) de la magnitud del flujo del rotor solo depende de i_{sd} . Por lo que manteniendo este valor constante, se consigue una magnetización controlada del motor, lo que lleva a que en estado estacionario se cumple

$$\Psi_r = X_m i_{sd} \quad (2.50)$$

Esto resalta la relación lineal y estacionaria existente entre la componente d de la corriente en el estátor y la magnitud del flujo en el rotor. Siendo constante la magnitud del flujo y atendiendo a (2.49), podemos ver también que existe una relación lineal entre i_{sq} y el par electromagnético, simplificando el control. Despejando de (2.48b), podemos estimar la velocidad angular eléctrica ω_r del rotor de la

siguiente forma³

$$\omega_r = \frac{X_m i_{sq}}{\tau_r \Psi_r} \quad (2.51)$$

Un controlador PI es añadido típicamente para compensar variaciones en los parámetros del motor. Dado el error entre la velocidad del eje ω_m y su referencia, un controlador de velocidad manipula el setpoint del par electromagnético T_e^* . Éste es relacionado con la componente q de la corriente del estátor usando la ecuación (2.49). Nótese que en esta relación influye también la magnitud del flujo en el rotor.

Las dos componentes de la corriente en el estátor de referencia $i_{s,dq}^*$ calculadas con (2.49) y (2.50) junto con las corrientes medidas son realimentadas al bucle de control principal MPC. Ambas son transformadas al marco de referencia $\alpha\beta$ en el que está definido el modelo.

Con todo lo anterior, quedan descritos todos los lazos de control exteriores al MPC que aparecen en la figura 2.18. Pasamos ahora a la descripción del modelo a usar en el bloque MPC. Éste se basará en la física del sistema para predecir las futuras corrientes en el estátor en función de los estados conmutados trifásicos $\mathbf{u} = \mathbf{u}_{abc} = [u_a \ u_b \ u_c]^T \in \{-1, 0, 1\}$. De manera que, introduciendo (2.44) en (2.42a), el modelo en espacio de estados en tiempo continuo para la corriente en el estátor puede expresarse en términos del estado conmutado \mathbf{u} de la siguiente manera

$$\frac{d\mathbf{i}_s(t)}{dt} = \mathbf{F}\mathbf{i}_s(t) + \mathbf{G}_1\boldsymbol{\Psi}_r(t) + \mathbf{G}_2\mathbf{u}(t) \quad (2.52)$$

con

$$\mathbf{F} = -\frac{1}{\tau_s}\mathbf{I}_2, \quad \mathbf{G}_1 = \frac{X_m}{D} \begin{bmatrix} \frac{1}{\tau_r} & \omega_r \\ -\omega_r & \frac{1}{\tau_r} \end{bmatrix} \quad \text{y} \quad \mathbf{G}_2 = \frac{v_{dc}}{3} \frac{X_r}{D} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \quad (2.53)$$

recordando que la corriente en el estátor \mathbf{i}_s y el flujo en el rotor $\boldsymbol{\Psi}_r$ están representados en coordenadas $\alpha\beta$.

La representación en espacio de estados en tiempo discreto se obtiene integrando (2.52) desde $t = kT_s$ a $t = (k+1)T_s$. Asumimos que la derivada de \mathbf{i}_s en el instante $t = kT_s$ es constante durante el intervalo de integración. Este enfoque es conocido como el método Euler hacia delante, que es lo suficientemente preciso para intervalos de muestreo pequeños, de varios microsegundos. La representación en tiempo discreto sería entonces

$$\mathbf{i}_s(k+1) = \mathbf{A}\mathbf{i}_s(k) + \mathbf{B}_1\boldsymbol{\Psi}_r(k) + \mathbf{B}_2\mathbf{u}(k) \quad (2.54)$$

con las matrices del sistema

$$\mathbf{A} = \mathbf{I}_2 + \mathbf{F}T_s, \quad \mathbf{B}_1 = \mathbf{G}_1T_s \quad \text{y} \quad \mathbf{B}_2 = \mathbf{G}_2T_s \quad (2.55)$$

La ecuación (2.54) permite predecir la corriente en el estátor en el siguiente instante $k+1$. La discretización de Euler hacia delante ignora la evolución del flujo en el rotor dentro del intervalo de

³ En los instantes iniciales, la magnitud del flujo Ψ_r es nula, lo que resulta en una estimación de la velocidad angular del rotor infinita. Por ello, a la hora de la simulación, se impondrá una saturación inferior de la magnitud del flujo con un valor de 0.001

muestreo, asumiendo que es constante desde $t = kT_s$ a $t = (k+1)T_s$. Por lo tanto la ecuación del flujo en el rotor (2.42b) puede ser ignorada cuando se tiene un horizonte de predicción $N_p = 1$ y se discretiza con el método de Euler hacia delante. Como resultado, el flujo en el rotor puede considerarse un parámetro variable en el tiempo en vez de un estado del sistema. De forma similar, la velocidad ω_r se puede asumir constante dentro del horizonte de predicción, lo que la convierte también en un parámetro variable en el tiempo.

Es fácil ver que el modelo en tiempo discreto (2.54) debe solo ser usado para la predicción de la corriente en el estátor en el siguiente instante $k+1$. Para predicciones en instantes superiores $k+\ell$, con $\ell \gg 1$, este modelo tiende a ser impreciso, debido a que la variación del vector del flujo magnético en el rotor no se trata como vector de estado.

Para el problema de optimización actuaremos de forma análoga a lo que se hizo para obtener (2.21). En nuestro caso, al ser diferente modelo, el problema de optimización subyacente al control predictivo quedaría de la siguiente manera

$$\mathbf{u}_{opt}(k) = \arg \min_{\mathbf{u}(k)} J \quad (2.56a)$$

$$\text{sujeto a } \mathbf{i}_s(k+1) = \mathbf{A}\mathbf{i}_s(k) + \mathbf{B}_1\boldsymbol{\psi}_r(k) + \mathbf{B}_2\mathbf{u}(k) \quad (2.56b)$$

$$\mathbf{u}(k) \in \{-1, 0, 1\}^3, \|\Delta\mathbf{u}(k)\|_\infty \leq 1 \quad (2.56c)$$

con las mismas definiciones y consideraciones tomadas en la Sección 2.2.3. Lo mismo ocurre con el algoritmo de control, el cual se rige por la misma casuística vista en 2.2.4.

2.3.3 Simulación

Para el caso de estudio, se considera un inversor trifásico NPC de tres niveles alimentando un motor asíncrono con una carga mecánica constante. Los parámetros nominales del motor e inversor se muestran en la tabla 2.9. Como en las anteriores simulaciones, todas las ecuaciones y lazos de control descritos en la Sección 2.3.2 se implementan en un único código C disponible en el Apéndice ??, y sigue básicamente el mismo esquema que para la simulación con la carga *RL*.

Las referencias en el control de campo orientado son la velocidad en el eje y la magnitud del flujo. Para la velocidad se toma como referencia la nominal, 596 rpm = 62.41 rad/s. Después de varias simulaciones con un modelo ideal, se estima una magnitud de flujo nominal de 0.9 V.

A la hora de simular, usaremos el bloque de Simulink *Asynchronous Machine SI* que permite emular con precisión el comportamiento de una motor trifásico asíncrono de jaula de ardilla modelado en un marco de referencia elegible—con el rotor, estacionario o síncrono (rotativo). El bobinado del rotor y el estátor están conectados en Δ -Y al punto neutro. El modelo tiene como entrada el par mecánico y las corrientes *abc*.

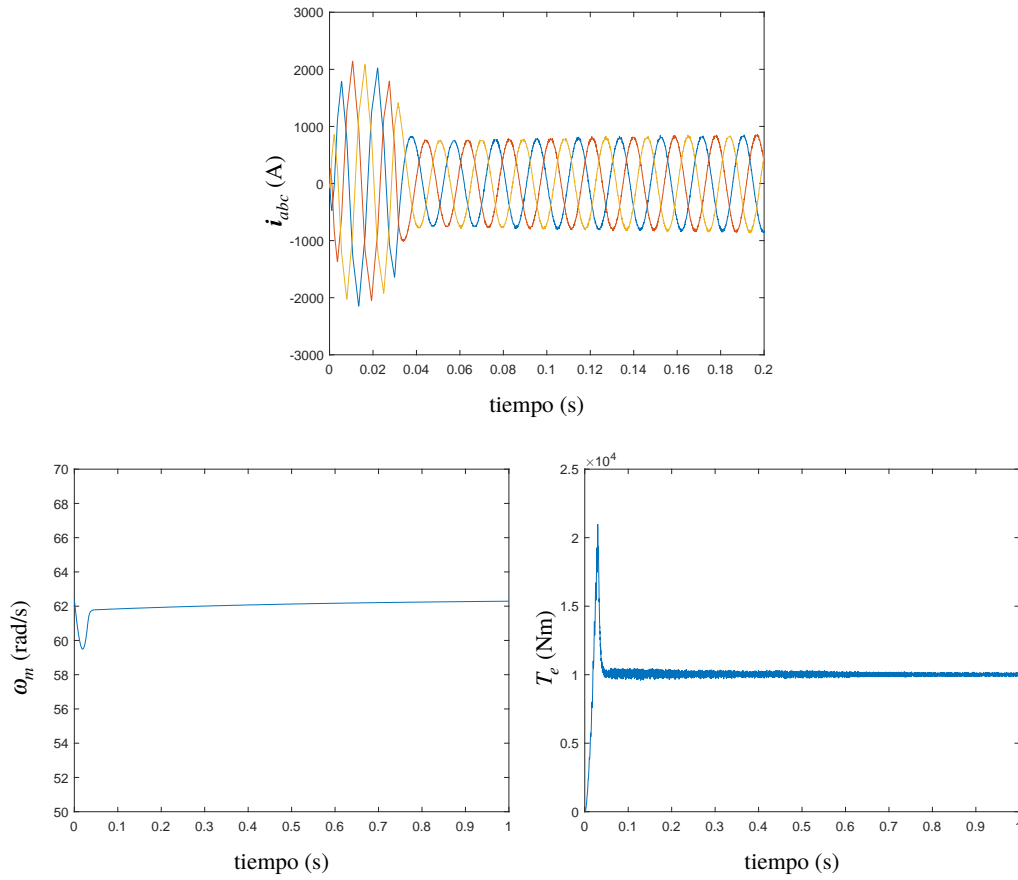
Pasamos ahora a mostrar las simulaciones en la que se representarán la corriente $\mathbf{i}_{s,abc}$ en el estátor, el análisis de armónicos, el par electromagnético T_e y la velocidad del eje del rotor ω_m .

En la figura 2.19 vemos una simulación para una referencia en la velocidad a su valor nominal. Tanto en la corriente como en el par electromagnético podemos apreciar como, en el arranque, estas cantidades tienen unos valores de pico que se prolongan hasta poco menos de dos ciclos de frecuencia fundamental, para pasar luego a estabilizarse una vez que el motor se va acercando a su velocidad nominal.

Implementamos ahora un cambio en la referencia de velocidad, pasando de la nominal (62.41 rad/s)

Tabla 2.9 Parámetros de simulación del motor y del inversor NPC en SI.

Parámetro	Símbolo	Valor SI
Tensión de línea	V_n	3300 V
Potencia nominal	S_n	2.035 MVA
Potencia mecánica	P_m	1.587 MW
Frecuencia angular en el estátor	ω_s	$2\pi 50$ rad/s
Velocidad nominal	ω_m	596 rpm
Par mecánico en el entrehierro	T_m	10 kN
Resistencia en el estátor	R_s	57.61 m Ω
Resistencia en el rotor	R_r	48.89 m Ω
Inductancia de fuga en el estátor	L_{ls}	2.544 mH
Inductancia de fuga en el rotor	L_{lr}	1.881 mH
Inductancia principal	L_m	40.01 mH
Inercia	M	42.14 kg·m ²
Pares de polos	p	5
Deslizamiento	s	0.007
Tensión dc-link	V_{dc}	5.2 kV
Capacidad dc-link	C_{dc}	7 mF
Intervalo de muestreo	T_s	25 μ s
Constante proporcional control de velocidad	K_p	16600
Constante integral control de velocidad	K_i	27700


Figura 2.19 Corriente i_{abc} en el estátor, velocidad del eje ω_m y par electromagnético T_e . Horizonte de predicción $N_p = 1$, con $\lambda_u = 0.003$ y un periodo de muestreo de 100 μ s.

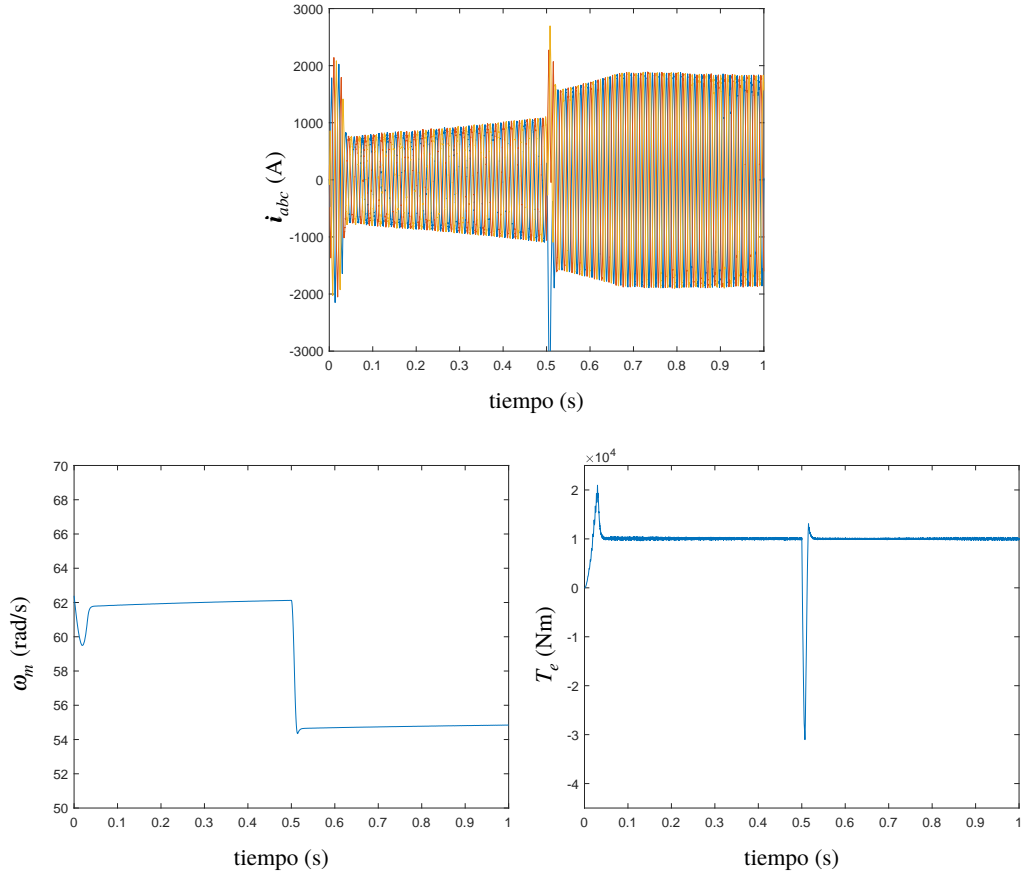


Figura 2.20 Corriente i_{abc} en el estátor, velocidad del eje ω_m y par electromagnético T_e para un cambio de referencia en la velocidad. Horizonte de predicción $N_p = 1$, con $\lambda_u = 0.003$ y un periodo de muestreo de $100 \mu s$.

a una velocidad inferior (55 rad/s). Los resultados se muestran en la figura 2.20. En ella vemos como la velocidad del eje sigue de manera satisfactoria la consigna en la referencia— aunque se aprecie amortiguamiento en la figura, se debe tener en cuenta que la simulación es de 1 segundo—, la corriente ve aumentada su amplitud hasta que se mantiene en un valor estable. Podemos explicar este fenómeno atendiendo a la curva característica de un motor asíncrono, en la que, para valores de velocidad menores al nominal, la corriente aumenta. En la transición en el momento del cambio de referencia de velocidad, la corriente sufre un transitorio que le hace tomar valores de pico inapropiados. Esto podría solventarse introduciendo una transición en la referencia de una forma más suave, ya sea en forma de rampa o de parábola, en lugar del escalón, que hace que el término de corriente de referencia i_{sq}^* cambie bruscamente, propiciando un reajuste del marco de referencia síncrono con las corrientes abc . Viendo la figura del par electromagnético se aprecia como el motor funciona como generador durante poco menos de dos ciclos de frecuencia fundamental durante el cambio de referencia, para luego establecerse en su valor de entrada (10 kNm).

Como ya se expuso en la sección anterior, el control MPC aplicado para el control de campo orientado de un motor asíncrono solo puede tener en cuenta un horizonte de predicción $N_p = 1$ ya que para mayores horizontes, el flujo magnético dejaría de ser un parámetro para pasar a ser un vector de estado, provocando la inclusión de la ecuación del flujo magnético del rotor (2.42b) en la construcción del modelo en espacio de estados y haciendo que todas las simplificaciones y cálculos aplicados aquí sean invalidados. Existen métodos más complejos de más de un horizonte de predicción para campo orientado (FOC) así como el control de par directo (DTC) que incluyen elementos propios del MPC pero que no serán tratados en este trabajo.

3 Inversor NPC 5 niveles

3.1 Descripción del equipo

En este capítulo haremos uso del convertidor *Neutral-Point Clamped* de 5 niveles, también conocido como *Diode-Clamped multilevel converter*. Introducido en 1987 [35], se muestra el circuito del convertidor trifásico en la figura 3.1.

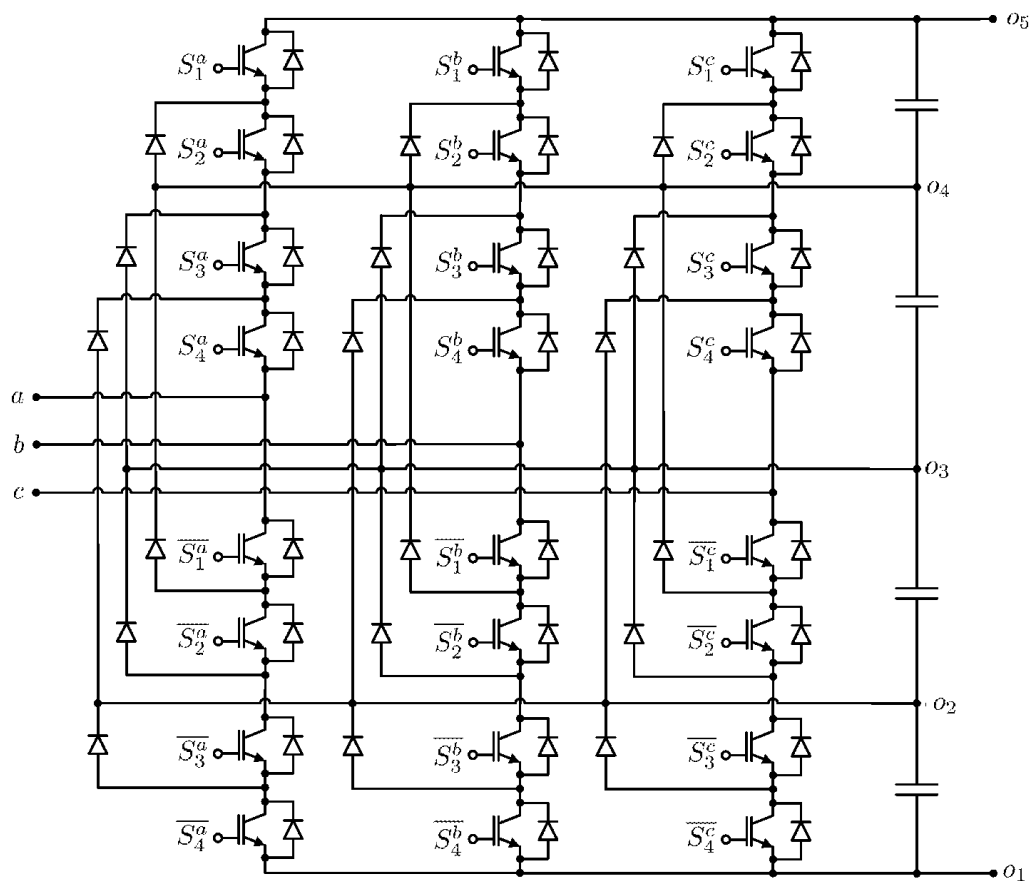


Figura 3.1 Inversor trifásico DCC 5 niveles.

Al partir de la misma topología NPC, su funcionamiento sigue los mismos esquemas que el descrito

en la Sección 2.1 pero con algunas ventajas. En general, incrementar la frecuencia de conmutación en inversores lleva a unas mejores tensiones y corrientes de salida. Para el caso de aplicaciones de alta potencia o tensión, los inversores de dos o tres niveles tienen varias limitaciones para operar a alta frecuencia debido principalmente a las pérdidas por conmutación y restricciones en su funcionamiento. Además, los dispositivos semiconductores son usados en combinaciones en serie/paralelo de una manera problemática para obtener la capacidad de manejar alta potencia. Su capacidad para adoptar cualquier estrategia de modulación por ancho de pulsos (PWM) más el hecho del mayor número de niveles hace que las estrategias multinivel lleven a una mejor reducción de armónicos

Es por ello que el concepto de convertidores multinivel tardó poco en aparecer. Sin embargo, las primeras configuraciones que se introdujeron [36] tenían diferentes esfuerzos de tensión entre los interruptores y uno o pocos interruptores conectados a los niveles de tensión superior e inferior debían soportar todo el esfuerzo de la tensión del dc-link. Por ello, tenían sus limitaciones a la hora de manejar alta potencia o altas tensiones de entrada.

El DCC surge directamente de la extensión de la topología de tres niveles NPC a cinco niveles. Este circuito asegura que los interruptores IGBT tienen un valor límite de esfuerzo de tensión menor que la tensión en el dc-link, de forma que se incrementa la capacidad de manejar potencia del inversor. Además, la configuración de los interruptores del inversor resulta en una reducción real de la frecuencia de conmutación de todos ellos, con unos resultados iguales o mejores que para la estructura convencional de tres niveles.

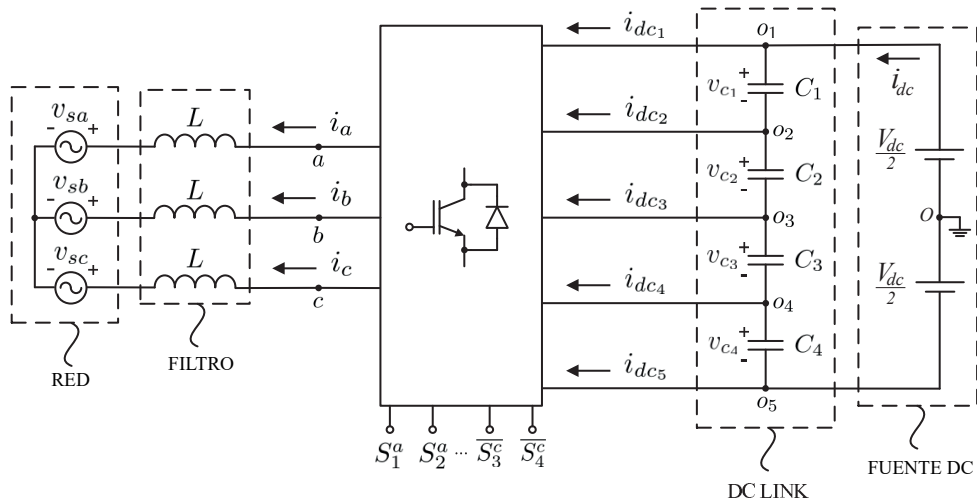


Figura 3.2 Esquemático del inversor trifásico DCC 5 niveles conectado a red.

La figura 3.2 ilustra un esquemático del convertidor DC/AC funcionando como inversor trifásico donde V_{dc} indica la tensión dc-link. Los condensadores conectados en serie constituyen el 'depósito' de energía para el convertidor, siendo o_{1-5} los nodos a los cuales éste puede ser conectado. Idealmente, los condensadores en serie tienen todos el mismo valor de tensión

$$v_{c_i} = \frac{v_{dc}}{4} \quad , \quad i = 1, \dots, 4 \quad (3.1)$$

Las tensiones de fase de salida se definen como el voltaje entre los terminales de salida del inversor y el punto O en la figura 3.2. Las tensiones y corrientes en los nodos de entrada se definen como la tensión en el terminal de entrada con respecto a tierra y la corriente a través de la rama desde cada nodo del dc-link al inversor, respectivamente. Así, las tensiones en los nodos de entrada serían v_{o_1} , v_{o_2} , etc.

y las corrientes por los nodos serían i_{dc1} , i_{dc2} , etc. Las tensiones de fase de salida serían v_a , v_b y v_c y pueden tomar hasta cinco niveles de tensión seleccionando de los nodos o_{1-5} , a saber

$$v_j \in \left\{ -\frac{v_{dc}}{4}, -\frac{v_{dc}}{2}, 0, \frac{v_{dc}}{2}, \frac{v_{dc}}{4} \right\}, \quad j = a, b, c \quad (3.2)$$

De la misma forma descrita en la Sección 2.1.1, el convertidor DCC de cinco niveles tiene $5^3 = 125$ estados posibles. Usando (3.2) para construir todos los vectores de tensión posibles y transformando al marco $\alpha\beta$ podemos representar dichos vectores producidos por un inversor de cinco niveles en la figura 3.3, en la cual solo se representa el primer cuadrante.

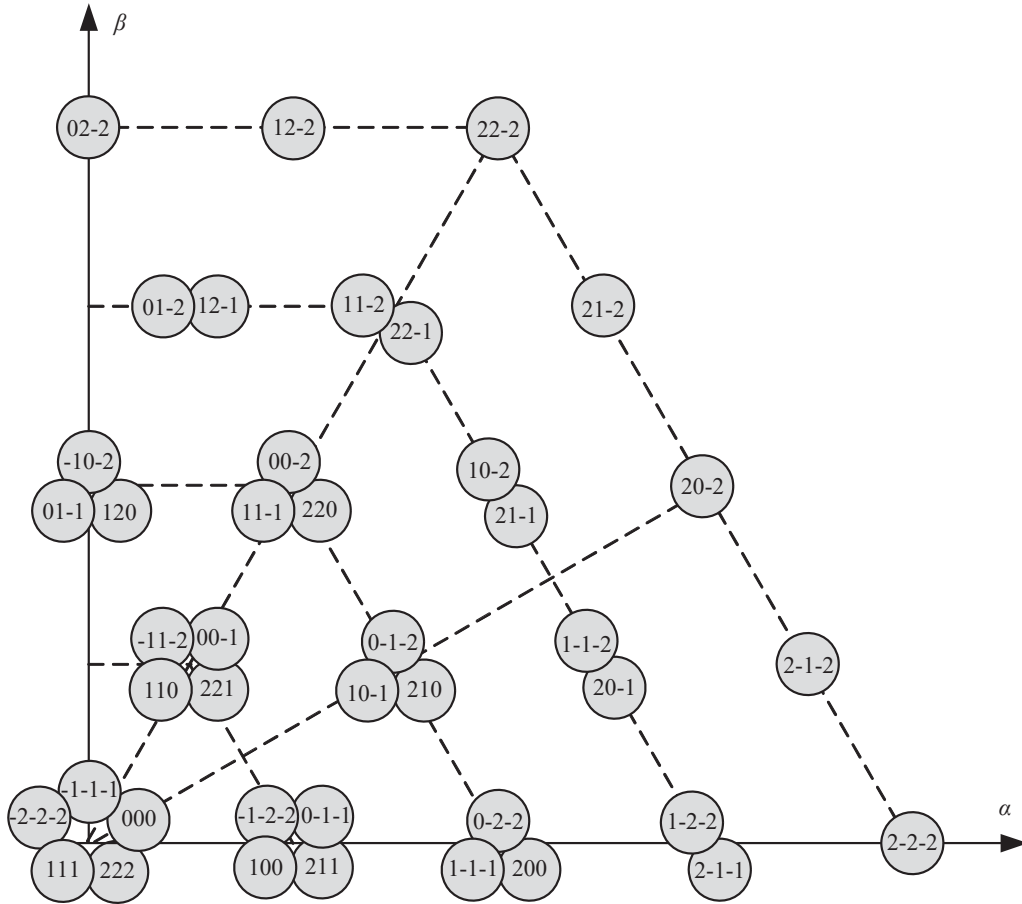


Figura 3.3 Vectores de tensión producidos por un inversor cinco niveles. Los vectores están representados en el plano $\alpha\beta$ junto con sus correspondientes valores de niveles u_{abc} .

en la figura podemos ver la significativa cantidad de estados redundantes que hay para muchos niveles de tensión. Estos grados de libertad son una ventaja a la hora de lidiar con las pérdidas por conmutación o el balanceo de tensión en los condensadores.

En la figura 3.4 se ilustra el flujo bidireccional de corriente para cada uno de los nodos del DCC de cinco niveles. Nótese que los diodos en antiparalelo solo conducen para los estados de conmutación 2 y -2 . Esto implica que los diodos en antiparalelo tendrán un valor eficaz medio de corriente mucho menor que el de los interruptores mientras ambos están a la misma tensión. Para el resto de estados la corriente circulará por las ramas de los diodos *clamped*. En cualquier estado, el número de interruptores encendidos siempre es igual a 4, exceptuando en los tiempos muertos de las transiciones.

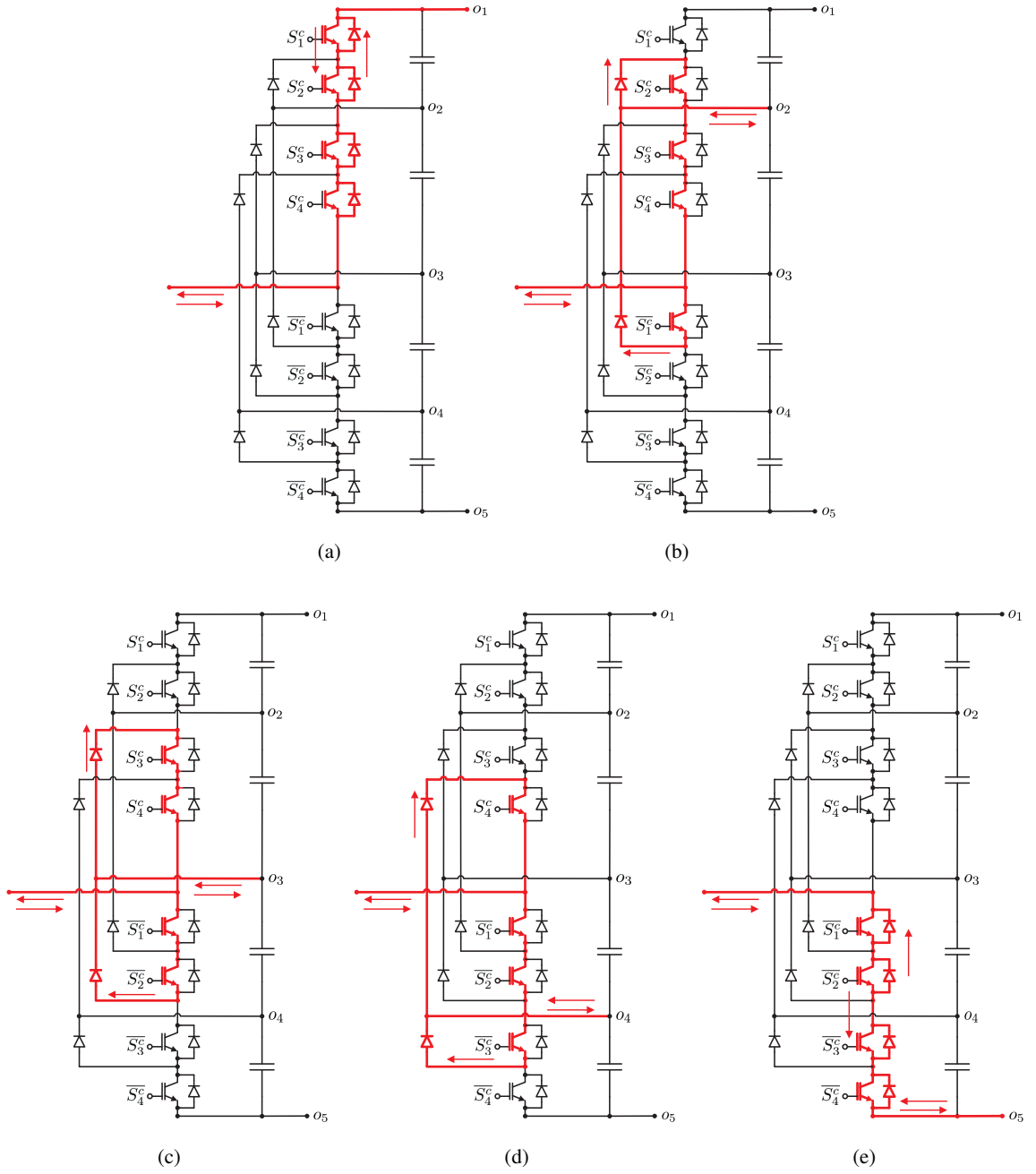


Figura 3.4 Flujos bidireccionales de corriente en una fase del DCC en función de u_x , con (a) $u_x = 2$, (b) $u_x = 1$, (c) $u_x = 0$, (d) $u_x = -1$ y (e) $u_x = -2$.

Cabe destacar el hecho de que, con esta topología, es posible variar la tensión de salida en cualquier cantidad múltiplo de v_c . En cualquier caso, el número de interruptores que conmutarán será el dado por

$$n_c = 2(n_2 - n_1) \quad (3.3)$$

asumiendo que el valor de tensión de salida varía de v_{on_2} a v_{on_1} y viceversa. De este modo, en el caso de que los cambios en la tensión de salida estén limitados a v_{o1} y v_{o5} alternativamente, el inversor de cinco niveles estará actuando en la práctica como un inversor convencional de dos niveles, haciendo 8 conmutaciones para cada transición de estado.

Para aplicaciones de muy alta potencia, especialmente aquellas con altas tensiones de entrada, los inversores tradicionales de dos o tres niveles no consiguen evitar el uso de interruptores conectados en serie para superar las limitaciones del dispositivo utilizado, pudiendo llegar a ser difícil y problemático debido principalmente al deterioro por el alto factor de utilización de los dispositivos. La topología de cinco niveles, sin embargo, supone una buena solución para tal problema. En todos sus posibles estados, cada dispositivo semiconductor nunca está sometido a más de $\frac{V_{dc}}{4}$ V, siendo esta tensión menor que la que soportarían en un inversor convencional para la misma potencia. Por ello, esta topología mostrada en la figura 3.1 será preferible no solo por el aspecto de la mejor reducción de armónicos como característica esencial de los esquemas multinivel, sino también bajo el aspecto de la utilización completa y equilibrada de los elementos semiconductores en caso de grandes tensiones en el dc-link.

El DCC tiene una secuencia de conmutación muy simple, lo que hace posible el cambio en la tensión de salida entre dos niveles de tensión arbitrarios sin requerir de circuitería adicional. El procedimiento de conmutación entre varios niveles debe ser dividido en conmutaciones de un nivel para garantizar que el esfuerzo de tensión en los interruptores y sus diodos en antiparalelo se mantenga en la unidad de tensión de nivel $\frac{V_{dc}}{4}$ durante la transición. Una conmutación de un solo nivel suele llevarse a cabo apagando el interruptor superior que estuviera encendido y encendiendo el inferior que estuviera apagado, existiendo un tiempo muerto entre estos instantes. Nótese que tal secuencia de conmutación facilita la utilización de los interruptores incluso para tiempos diferentes de apagado entre ellos.

En conclusión, cuando comparamos el DCC con los inversores convencionales de dos o tres niveles, la estructura multinivel permite aumentar la capacidad de manejar el proceso de conversión de potencia de una manera sistemática y potente, con una utilización equilibrada y completa de los elementos semiconductores.

3.2 Control MPC de corriente para carga RL trifásica

Al igual que en la Sección 2.2, consideraremos el control de corriente en una carga trifásica RL usando en este caso el DCC de 5 niveles. El problema propuesto se ilustra en la figura 3.5

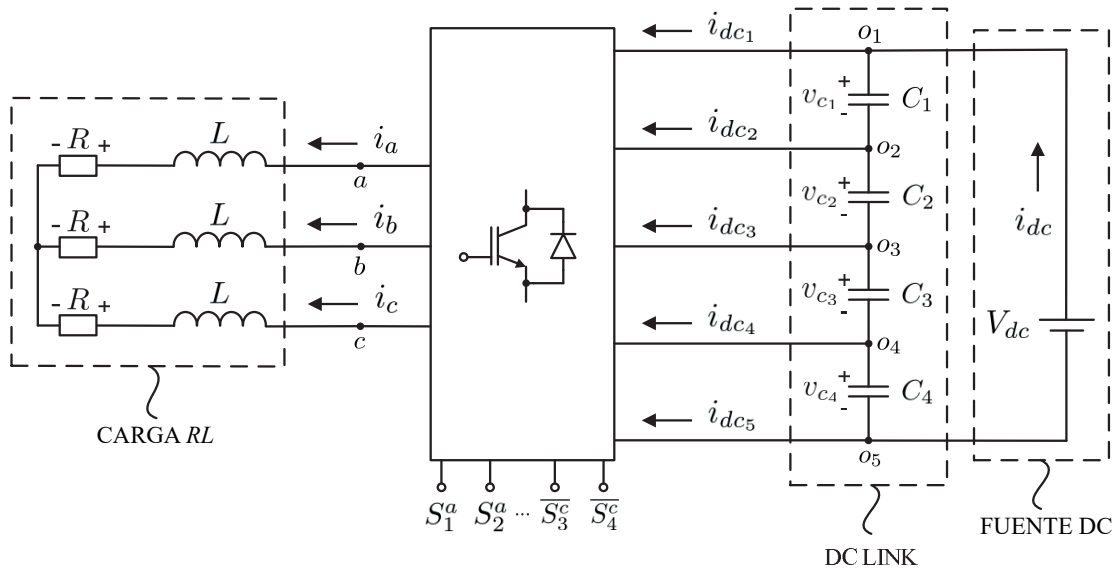


Figura 3.5 Sistema trifásico inversor DCC 5 niveles con carga RL .

donde el inversor usado es el DCC de cinco niveles de la figura 3.1.

Al ser el inversor DCC una topología derivada del NPC, la deducción de las ecuaciones de control son prácticamente análogas a las expuestas en la Sección 2.2. Simplemente nos detendremos en aquellas en las que varíen por su carácter multinivel y en el balanceo de los condensadores.

Partiendo de la misma ecuación de la tensión en la carga RL (2.11) se lleva a la misma ecuación para el modelo de control

$$\mathbf{i}(k+1) = \frac{1}{RT_s + L} [L\mathbf{i}(k) + T_s \mathbf{v}(k+1)] \quad (3.4)$$

teniendo en cuenta que ahora los niveles que puede tomar la tensión de salida son los dados por (3.2), el valor de \mathbf{v}_x con $x = a, b, c$ se sustituye por

$$\mathbf{v}_x = \frac{v_{dc}}{4} \mathbf{u}_x \quad (3.5)$$

con $\mathbf{u}_x \in \{-2, -1, 0, 1, 2\}$

3.2.1 Balanceo de condensadores

La forma de proceder más apropiada para el balanceo de condensadores en el seno de un control MPC sería incluir éste en el modelo o en la función de coste, evitando así lazos de control adicionales que puedan provocar acoplamientos. Por ello, en esta sección deduciremos unas ecuaciones que describan la dinámica de las tensiones en los condensadores que únicamente dependan de las corrientes a la salida \mathbf{i}_{abc} (el vector de estado) y el estado de conmutación \mathbf{u}_{abc} (la actuación del control) de modo que dichas ecuaciones puedan ser incluidas en el lazo interno del MPC.

Comenzamos por definir la dependencia de las tensiones generadas con los estados de conmutación del convertidor. Para ello definimos las denominadas funciones de conmutación $f_{ioj} \in \{0, 1\}$ para $i = a, b, c$ y $j = 1, 2, 3, 4, 5$, que vienen dadas por

$$f_{io1} = 1 \rightarrow \begin{cases} S_1^i \text{ on, } S_2^i \text{ on} \\ S_3^i \text{ on, } S_4^i \text{ on} \end{cases} \rightarrow v_i = v_{c2} + v_{c1} \quad (3.6a)$$

$$f_{io2} = 1 \rightarrow \begin{cases} S_1^i \text{ off, } S_2^i \text{ on} \\ S_3^i \text{ on, } S_4^i \text{ on} \end{cases} \rightarrow v_i = v_{c2} \quad (3.6b)$$

$$f_{io3} = 1 \rightarrow \begin{cases} S_1^i \text{ off, } S_2^i \text{ off} \\ S_3^i \text{ on, } S_4^i \text{ on} \end{cases} \rightarrow v_i = 0 \quad (3.6c)$$

$$f_{io4} = 1 \rightarrow \begin{cases} S_1^i \text{ off, } S_2^i \text{ off} \\ S_3^i \text{ off, } S_4^i \text{ on} \end{cases} \rightarrow v_i = -v_{c3} \quad (3.6d)$$

$$f_{io5} = 1 \rightarrow \begin{cases} S_1^i \text{ off, } S_2^i \text{ off} \\ S_3^i \text{ off, } S_4^i \text{ off} \end{cases} \rightarrow v_i = -v_{c3} - v_{c4} \quad (3.6e)$$

para $i = a, b, c$. Por lo tanto, cada función de conmutación f_{ioj} representa si el terminal i del convertidor está conectado o no al nodo o_j para $j = 1, 2, 3, 4, 5$. De esta manera, f_{ioj} está a '1' para la primera situación mientras que el resto del tiempo está a '0'. Así, las siguientes expresiones

$$f_{ao1} + f_{ao2} + f_{ao3} + f_{ao4} + f_{ao5} = 1 \quad (3.7a)$$

$$f_{bo1} + f_{bo2} + f_{bo3} + f_{bo4} + f_{bo5} = 1 \quad (3.7b)$$

$$f_{co1} + f_{co2} + f_{co3} + f_{co4} + f_{co5} = 1 \quad (3.7c)$$

se cumplen para todo instante t . En otras palabras, cada uno de los terminales ac del convertidor a , b y c debe estar conectado a cualquiera de los nodos del dc-link o_1 , o_2 , o_3 , o_4 y o_5 del dc-link, y solo a uno de ellos, en todo instante de tiempo.

Considerando (3.6) y aplicando la conocida ley de Kirchhoff en los nodos del dc-link, obtenemos las ecuaciones conmutadas de la dinámica de la tensión en los condensadores en función de las corrientes de fase, que están expresadas como

$$C \frac{dv_{c1}}{dt} = -f_{ao1}i_a - f_{bo1}i_b - f_{co1}i_c + i_{dc} \quad (3.8a)$$

$$C \frac{dv_{c2}}{dt} = -f_{ao1}i_a - f_{bo1}i_b - f_{co1}i_c - f_{ao2}i_a - f_{bo2}i_b - f_{co2}i_c + i_{dc} \quad (3.8b)$$

$$C \frac{dv_{c3}}{dt} = f_{ao4}i_a + f_{bo4}i_b + f_{co4}i_c + f_{ao5}i_a + f_{bo5}i_b + f_{co5}i_c + i_{dc} \quad (3.8c)$$

$$C \frac{dv_{c4}}{dt} = f_{ao5}i_a + f_{bo5}i_b + f_{co5}i_c + i_{dc} \quad (3.8d)$$

Se definen unas nuevas variables v_{d1} , v_{d2} y v_{d3} , las cuáles representan las diferencias de tensión entre los voltajes de los condensadores del dc-link

$$v_{d1} = v_{c1} - v_{c4} \quad (3.9a)$$

$$v_{d2} = v_{c2} - v_{c3} \quad (3.9b)$$

$$v_{d3} = v_{c3} - v_{c4} \quad (3.9c)$$

Nótese que, dado que el DCC está funcionando como inversor, la tensión total en el dc-link está a un valor constante denotado por V_{dc} . Por lo tanto, la dinámica del sistema puede ser descrita considerando v_{d1} , v_{d2} y v_{d3} en vez de las variables v_{c1} , v_{c2} , v_{c3} y v_{c4} sin pérdida de generalidad.

Introduciendo (3.8) en (3.9) y operando, obtenemos las siguientes expresiones

$$C \frac{dv_{d1}}{dt} = -(f_{ao1} + f_{ao5})i_a - (f_{bo1} + f_{bo5})i_b - (f_{co1} + f_{co5})i_c \quad (3.10a)$$

$$C \frac{dv_{d2}}{dt} = -(f_{ao1} + f_{ao2} + f_{ao4} + f_{ao5})i_a - (f_{bo1} + f_{bo2} + f_{bo4} + f_{bo5})i_b - (f_{co1} + f_{co2} + f_{co4} + f_{co5})i_c \quad (3.10b)$$

$$C \frac{dv_{d3}}{dt} = f_{ao4}i_a + f_{bo4}i_b + f_{co4}i_c \quad (3.10c)$$

De esta manera nos deshacemos del término i_{dc} que aparecía en (3.8) para el cual hubiera sido necesario

un estimador adicional. Logramos así nuestro propósito de obtener unas ecuaciones que describen la dinámica de la tensión en los condensadores del dc-link que dependen únicamente del estado conmutado (en forma de funciones de conmutación descritas en (3.6)) y de las corrientes i_{abc} a la salida.

El siguiente paso es la incorporación de este término al modelo, de forma que se tenga en cuenta el balanceo de los condensadores a la hora de calcular el coste. La premisa parte del hecho de que se desea que la tensión en cada uno de los cuatro condensadores sea la misma para todos ellos en todo instante, es decir, que la tensión total en el dc-link se reparta por igual entre los condensadores, de manera que cuando se extraiga tensión de los nodos por parte del convertidor, sean efectivos los niveles de tensión que debe proporcionar a la parte de ac y no existan descompensaciones, esencial para la correcta conversión de potencia.

Dado lo anterior, es fácil ver que si se desea un valor estable en el balance de los condensadores, es decir, $\frac{dv_d}{dt} = 0$, una solución trivial sería añadir el término $\left\| \frac{dv_{d1}}{dt} \right\| + \left\| \frac{dv_{d2}}{dt} \right\| + \left\| \frac{dv_{d3}}{dt} \right\|$ a la función de coste. De esta manera, se penalizan los estados conmutados que producen un valor de la derivada de la tensión de balanceo que se alejen de cero, en otras palabras, se favorece los estados en los que el balanceo de los condensadores es estable. Esta solución a priori válida, no se verifica en simulación, ya que es demasiado permisiva. Se da el caso en el que el control selecciona una derivada muy próxima a cero, que apenas afecta al coste, pero que produce un desestabilización cada vez mayor (si la tensión cae a pendiente constante, jamás repercutirá en la función de coste).

Por lo anterior, sabemos entonces que el control debe dar más peso a sus decisiones para aquellos valores de tensión de balanceo que estén desestabilizándose. Para tal propósito se propone la siguiente expresión

$$v_{d1} \frac{dv_{d1}}{dt} + v_{d2} \frac{dv_{d2}}{dt} + v_{d3} \frac{dv_{d3}}{dt} \quad (3.11)$$

para nuestro control consideraremos que tenemos una medida *online* de las tensiones en los condensadores del dc-link, es decir, que tenemos una medida para el instante k actual y con precisión suficiente de v_{d1} , v_{d2} y v_{d3} .

La idea parte de la premisa de tener en cuenta las derivadas del balance de tensiones pero añadiendo valores v_{d1} , v_{d2} y v_{d3} a modo de pesos ‘autorregulables’. El enfoque es el siguiente; si el valor neto del balance v_{d_i} es diferente de cero, cuanto mas se aleje de cero, más peso le dará a regular la derivada de dicho valor. Nótese que se ha eliminado el valor absoluto en las derivadas. A la hora de afectar al valor de la función de costes positiva o negativamente el criterio de signos es el siguiente

Tabla 3.1 Aportación del coste de balanceo según los signos de v_{d_i} y $\frac{dv_{d_i}}{dt}$.

Signo v_{d_i}	Signo $\frac{dv_{d_i}}{dt}$	Situación	Efecto en el coste
+	+	Valor positivo ascendente	Incremento
+	-	Valor positivo descendente	Decremento
-	+	Valor negativo ascendente	Decremento
-	-	Valor negativo descendente	Incremento

de esta manera, se priman los estados que acercan la tensión de balanceo v_d a cero reduciendo el coste total, mientras que aquéllos que la alejan hacen aumentar el coste.

3.2.2 Simulación

De esta manera, el problema de optimización subyacente al control predictivo quedaría de la siguiente manera

$$\mathbf{u}_{opt}(k) = \arg \min_{\mathbf{u}(k)} J \quad (3.12a)$$

$$\text{sujeto a } \mathbf{i}(k+1) = \frac{1}{RT_s + L} [L\mathbf{i}(k) + T_s \mathbf{v}(k+1)] \quad (3.12b)$$

$$\mathbf{u}(k) \in \{-2, -1, 0, 1, 2\}^3, \|\Delta \mathbf{u}(k)\|_\infty \leq 2 \quad (3.12c)$$

con $\mathbf{v} = \frac{v_{dc}}{4} \mathbf{u}$. A la función de coste J se le añade el término desarrollado en la sección anterior, quedando de la siguiente forma

$$J = \|\mathbf{i}_e(k+1)\|_2^2 + \lambda_u \|\Delta \mathbf{u}(k)\|_1 + \lambda_{bal} \left(v_{d1} \frac{dv_{d1}}{dt} + v_{d2} \frac{dv_{d2}}{dt} + v_{d3} \frac{dv_{d3}}{dt} \right) \quad (3.13)$$

a la que se ha incluido el término de ponderación λ_{bal} , que nos permitirá ajustar el peso del balanceo de los condensadores a la función de coste¹. Para el cinco niveles, relajaremos la restricción en la conmutación, de manera que ahora se podrá conmutar hasta un estado siguiente con una separación máxima de 2 estados respecto al anterior. Así, si nos encontramos en el estado $\{0,0,0\}$, el número de estados con los que se calcularán las predicciones corresponde a la totalidad de estados posibles, 125. El resto de términos son análogos a los expuestos en la sección 2.2.2.

Siendo el mismo algoritmo de control, pasamos ya directamente a los resultados de las simulaciones, que se harán con los parámetros de simulación resumidos en la tabla 3.2 y con el correspondiente código C que se puede encontrar en el Apéndice ??

Tabla 3.2 Parámetros de simulación inversor trifásico DCC 5 niveles con carga RL .

Parámetro	Valor
Resistencia carga (R)	50Ω
Inductancia carga (L)	10 mH
Tensión rms de fase ($V_{ph,rms}$)	230 V
Frecuencia fundamental (f)	50 Hz
Tensión nominal dc-link (V_{dc})	700 V
Condensadores dc-link (C_{dc})	19.8 mF
Periodo de muestreo (T_s)	$20 \mu s$

Después de varias ponderaciones, se determina unos valores de $\lambda_u = 0.01$ y $\lambda_{bal} = 0.1$ para los pesos. Los resultados se ilustran en la figura 3.6.

Las tensiones de balanceo v_{d1} , v_{d2} y v_{d3} , así como la tensión en los propios condensadores v_{c1} , v_{c2} , v_{c3} y v_{c4} se muestran en la figura 3.7. Vemos como efectivamente, con el control diseñado, las tensiones en los condensadores se mantienen con una precisión notable en un cuarto de la tensión total en el

¹ para el cálculo del peso del balanceo, ignoramos los términos C correspondientes a la capacidad de los condensadores del dc-link que aparecen en (3.10), ya que al ser un término constante, positivo e igual para los tres términos, actúa simplemente escalando el valor a una cantidad tres órdenes de magnitud menor que el resto de la función de coste

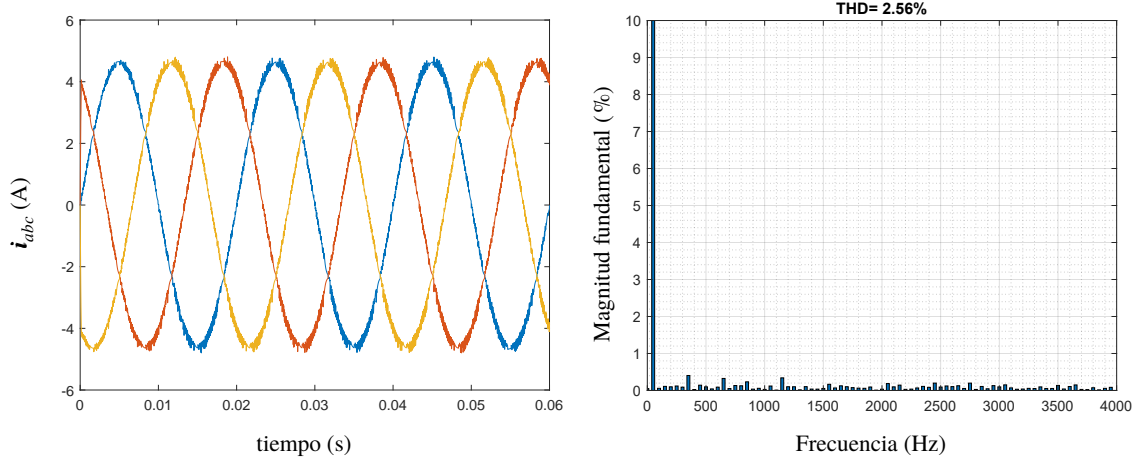


Figura 3.6 Corriente i_{abc} a la salida del DCC de 5 niveles y su análisis de armónicos para $\lambda_u = 0.01$ y $\lambda_{bal} = 0.1$ en la carga trifásica RL con horizonte de predicción $N_p = 1$ y un periodo de muestreo de $20 \mu s$.

dc-link $700/4 = 175 V$, y el balance de tensiones se mantienen muy próximo a cero. Si se deseara un mejor balanceo de los valores de tensión en los condensadores se podría aumentar el peso en el término ponderado λ_{bal} en detrimento de la bondad de las curvas de corriente i_{abc} .

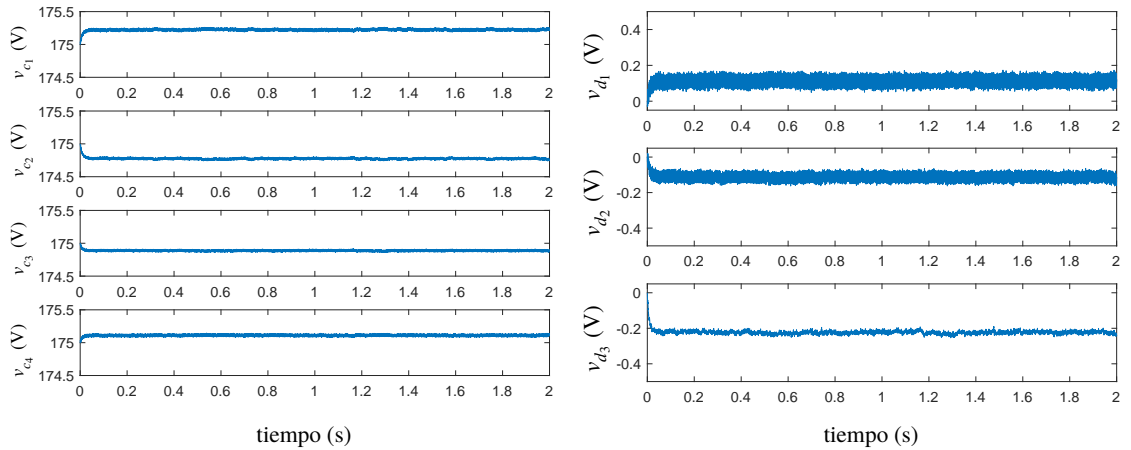


Figura 3.7 Valores de tensión v_{c1} , v_{c2} , v_{c3} y v_{c4} en los condensadores de la etapa dc-link y sus tensiones de balanceo v_{d1} , v_{d2} y v_{d3} en el inversor DCC 5 niveles para $\lambda_{bal} = 0.1$ y $N_p = 1$.

En este punto podríamos destacar la influencia del valor resistivo e inductivo de la carga. Así para una carga de 30Ω y $20 mH$, con el mismo tiempo de muestreo ($20 \mu s$) y los mismos términos ponderados λ_u y λ_{bal} , el MPC diseñado consigue las curvas de corriente en simulación mostradas en la figura 3.8, que con un THD del 0.95% consigue unas curvas de corriente prácticamente perfectas.

Horizonte $N_p > 1$

Para este caso, el problema de optimización queda escrito como

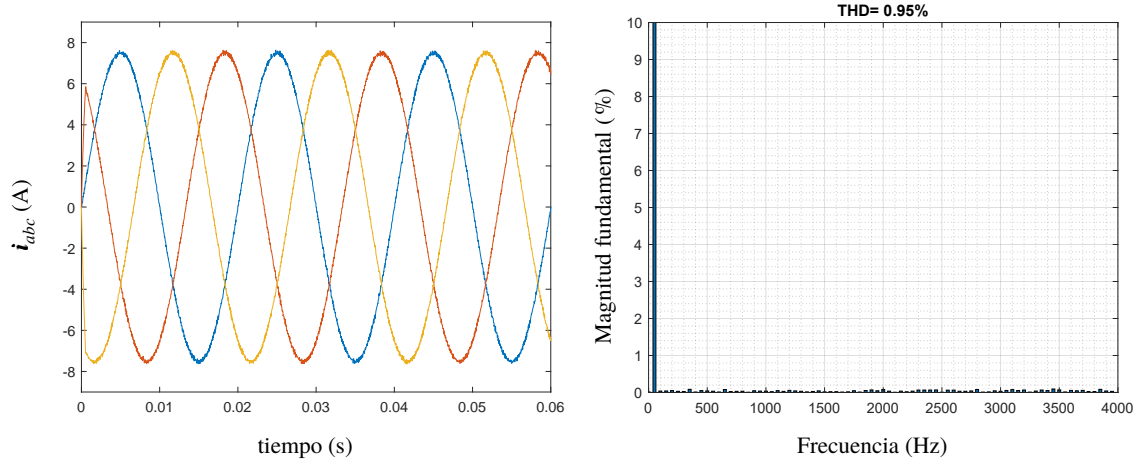


Figura 3.8 Corriente i_{abc} a la salida del DCC de 5 niveles y su análisis de armónicos para $R = 30 \Omega$ y $L = 20 mH$, con el resto de parámetros análogos a los de la figura 3.6.

$$\mathbf{U}_{opt}(k) = \arg \min_{\mathbf{U}(k)} J \quad (3.14a)$$

$$\text{sueto a } \mathbf{i}(\ell+1) = \frac{1}{RT_s + L} [L\mathbf{i}(\ell) + T_s \mathbf{v}(\ell+1)] \quad (3.14b)$$

$$\begin{aligned} \mathbf{u}(\ell) &\in \{-2, -1, 0, 1, 2\}^3, \|\Delta \mathbf{u}(\ell)\|_\infty \leq 2 \\ \forall \ell &= k, \dots, k+N_p-1 \end{aligned} \quad (3.14c)$$

con $\mathbf{v} = \frac{v_{dc}}{4} \mathbf{u}$. La función de coste J es de la forma

$$J = \sum_{\ell=k}^{k+N_p-1} \|\mathbf{i}_e(\ell+1)\|_2^2 + \lambda_u \|\Delta \mathbf{u}(\ell)\|_1 + \lambda_{bal} \left(v_{d1}(\ell) \frac{dv_{d1}(\ell)}{dt} + v_{d2}(\ell) \frac{dv_{d2}(\ell)}{dt} + v_{d3}(\ell) \frac{dv_{d3}(\ell)}{dt} \right) \quad (3.15)$$

Para el balanceo de condensadores, atendiendo a la ecuación de coste (3.15), vemos se hace necesaria la predicción de v_{d_i} para el siguiente instante $k+1$, es decir, debemos encontrar una expresión que consiga expresar la dinámica de v_{d_i} para instantes futuros. Atendiendo a las expresiones (3.10) podemos discretizar la ecuación de forma análoga a lo que se hizo para la obtención del modelo en la Sección 2.2.2. De esta manera obtenemos lo siguiente

$$v_{d1}(k+1) = v_{d1}(k) + \frac{T_s}{C} \left((f_{ao1} + f_{ao5}) i_a(k) - (f_{bo1} + f_{bo5}) i_b(k) - (f_{co1} + f_{co5}) i_c(k) \right) \quad (3.16a)$$

$$\begin{aligned} v_{d2}(k+1) &= v_{d2}(k) + \frac{T_s}{C} \left((f_{ao1} + f_{ao2} + f_{ao4} + f_{ao5}) i_a(k) - (f_{bo1} + f_{bo2} + f_{bo4} + f_{bo5}) i_b(k) \right. \\ &\quad \left. - (f_{co1} + f_{co2} + f_{co4} + f_{co5}) i_c(k) \right) \end{aligned} \quad (3.16b)$$

$$v_{d3}(k+1) = v_{d3}(k) + \frac{T_s}{C} \left(f_{ao4} i_a(k) + f_{bo4} i_b(k) + f_{co4} i_c(k) \right) \quad (3.16c)$$

dónde podemos apreciar que aparece por primera vez el valor de la capacidad de los condensadores C

en el dc-link, un término que habíamos logrado desacoplar de nuestros modelos durante todo el trabajo. Con esto, el problema de optimización queda ahora de la siguiente forma

$$\mathbf{U}_{opt}(k) = \arg \min_{\mathbf{U}(k)} J \quad (3.17a)$$

$$\text{sujeto a } \mathbf{i}(\ell+1) = \frac{1}{RT_s + L} [L\mathbf{i}(\ell) + T_s \mathbf{v}(\ell+1)] \quad (3.17b)$$

$$\mathbf{v}_d(\ell+1) = \mathbf{v}_d(\ell) + \frac{T_s}{C} \mathbf{F} \mathbf{i}_{abc}(\ell) \quad (3.17c)$$

$$\mathbf{u}(\ell) \in \{-2, -1, 0, 1, 2\}^3, \|\Delta \mathbf{u}(\ell)\|_\infty \leq 2 \quad (3.17d)$$

$$\forall \ell = k, \dots, k + N_p - 1$$

con $\mathbf{v} = \frac{v_{dc}}{4} \mathbf{u}$ y la matriz \mathbf{F} definida como

$$\mathbf{F} = \begin{bmatrix} f_{ao1} + f_{ao5} & f_{bo1} + f_{bo5} & f_{co1} + f_{co5} \\ f_{ao1} + f_{ao2} + f_{ao4} + f_{ao5} & f_{bo1} + f_{bo2} + f_{bo4} + f_{bo5} & f_{co1} + f_{co2} + f_{co4} + f_{co5} \\ f_{ao4} & f_{bo4} & f_{co4} \end{bmatrix} \quad (3.18)$$

Para un convertidor de 5 niveles, los estados posibles para un horizonte de predicción $N_p = 2$ son $5^2 \cdot 5^2 \cdot 5^2 = 15625$ y para $N_p = 3$ hacen $5^3 \cdot 5^3 \cdot 5^3 = 1.9 \cdot 10^6$ estados posibles, algo inviable incluso aplicando *branch and bound*. Por lo tanto, aplicamos para el problema propuesto en la tabla 3.2 el mismo algoritmo que aplicamos en la Sección 2.2.5 para $N_p = 2$ con el inversor de 3 niveles, pero ahora con el modelo y su problema de optimización (3.17) diseñado para el DCC de 5 niveles. Los resultados se muestran en las figuras 3.9 y 3.10.

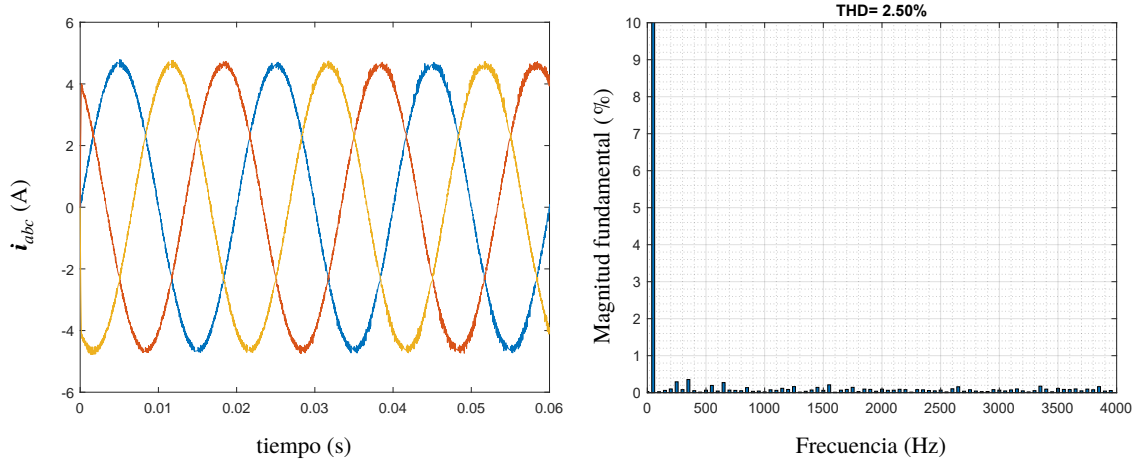


Figura 3.9 Corriente i_{abc} a la salida del DCC de 5 niveles y su análisis de armónicos para $\lambda_u = 1 \cdot 10^{-6}$ y $\lambda_{bal} = 0.01$ en la carga trifásica *RL* con horizonte de predicción $N_p = 2$ y un periodo de muestreo de $20 \mu s$.

Atendiendo a los valores de THD y tensiones de balanceo, vemos como el uso de 2 horizontes de predicción nos permite reducir el valor de λ_{bal} un orden de magnitud sin perder estabilidad en la tensión de los condensadores, logrando así reducir la distorsión armónica en las corrientes.

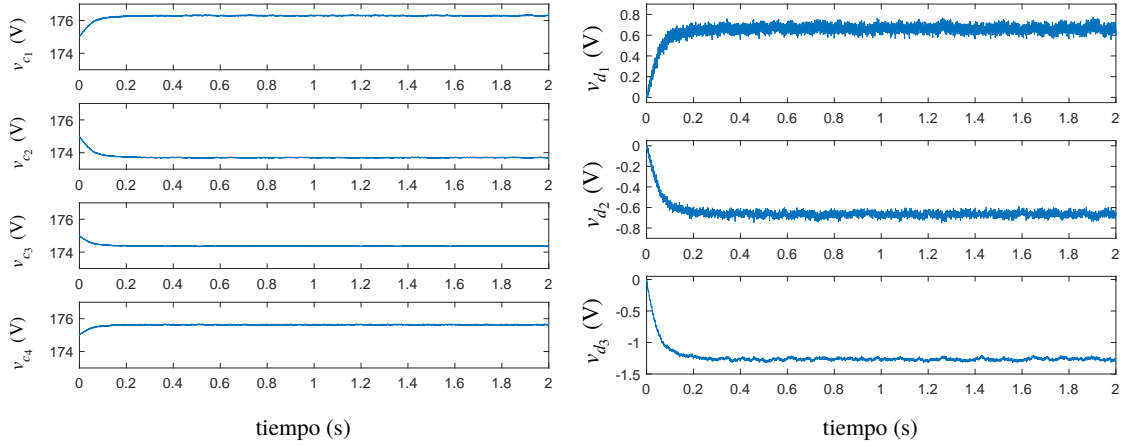


Figura 3.10 Valores de tensión v_{c1} , v_{c2} , v_{c3} y v_{c4} en los condensadores de la etapa dc-link y sus tensiones de balanceo v_{d1} , v_{d2} y v_{d3} en el inversor DCC 5 niveles para $\lambda_{bal} = 0.01$ y $N_p = 2$.

En casos mostrados con anterioridad, vimos como se producía una mejora sustancial de los resultados cambiando las condiciones de carga (figura 3.8) o reduciendo el tiempo de muestreo (figura 2.10). Estos cambios, sin embargo, por norma general no son comunes ya que tanto la carga como el tiempo de muestreo suelen ser restricciones *hard* que en la gran mayoría de casos no pueden ser variados debido a que son parte sustancial del sistema. No obstante cabría una mejora adicional que a priori sería más fácil de aplicar. Se trata de relajar la restricción en el problema de optimización por la que los estados conmutados no pueden variar en más de 2 estados de distancia, es decir, que más de dos interruptores IGBT conmuten de estado en el mismo instante.

En las ecuaciones del problema de optimización (3.17) modificaríamos el término correspondiente (3.17d) pasando a ser $\|\Delta \mathbf{u}(\ell)\|_\infty \leq 4$ o incluso directamente eliminando el término, de manera que los interruptores puedan conmutar libremente entre los estados. Esto no sería recomendable en sistemas en los que las pérdidas por conmutación fueran críticas. En cualquier caso, el término de ponderación λ_u y su aportación a la función de coste seguirán aplicándose, de manera que un salto en 4 conmutaciones simultáneas de los IGBT será posible aunque fuertemente restringido. Los resultados para las mismas condiciones que el caso anterior pero aplicando esta relajación en las restricciones se muestran en las figuras 3.11 y 3.12. Podemos apreciar que incluso las tensiones de balanceo mejoran con respecto al caso anterior, por lo que existe un margen para poder reducir el término λ_{bal} mejorando aún más las corrientes.

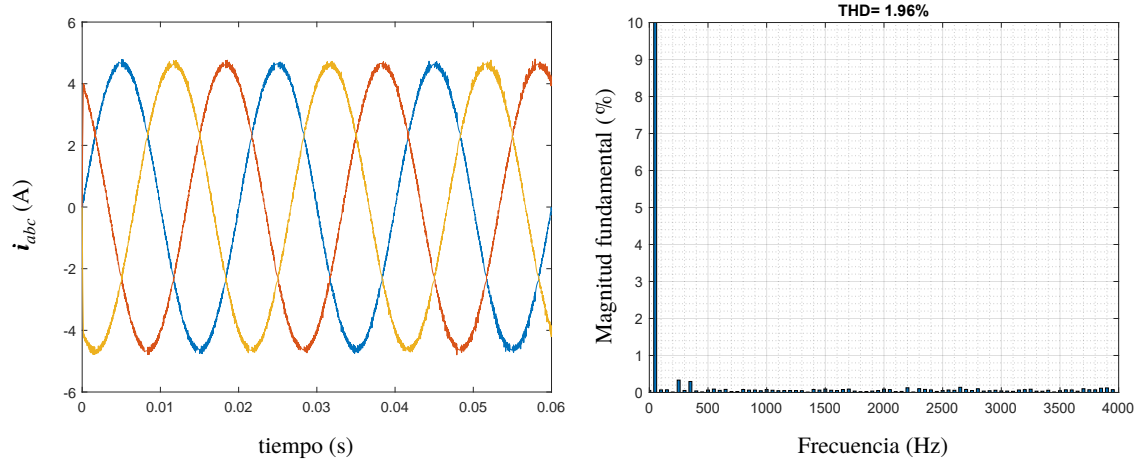


Figura 3.11 Corriente i_{abc} a la salida del DCC de 5 niveles y su análisis de armónicos para $\lambda_u = 1 \cdot 10^{-6}$ y $\lambda_{bal} = 0.01$ en la carga trifásica RL con horizonte de predicción $N_p = 2$, un periodo de muestreo de $20 \mu s$ y sin restricciones en la conmutación.

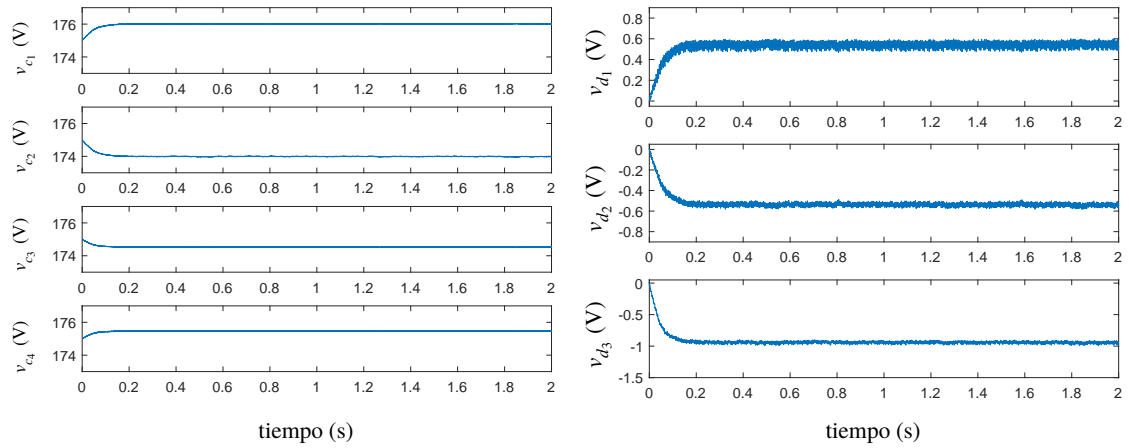


Figura 3.12 Valores de tensión v_{c1} , v_{c2} , v_{c3} y v_{c4} en los condensadores de la etapa dc-link y sus tensiones de balanceo v_{d1} , v_{d2} y v_{d3} en el inversor DCC 5 niveles para $\lambda_{bal} = 0.01$, $N_p = 2$ y sin restricciones en la conmutación.

4 Experimentación

Para la experimentación de los algoritmos y modelos diseñados a lo largo del trabajo se hará uso de un convertidor real de 5 niveles, de topología *Diode-Clamped Converter* ya descrita anteriormente. El convertidor fue presentado por el departamento de Ingeniería de Sistemas y Automática de la Universidad de Sevilla para las XXXVII Jornadas de Automática celebradas en septiembre de 2016 en Madrid [37]. El convertidor se muestra en la figura 4.1 para, a continuación, pasar a una descripción completa del equipo.



Figura 4.1 Convertidor DCC de 5 niveles usado para la obtención de los resultados experimentales.

4.1 Aspectos constructivos del equipo

Al ser un convertidor de la topología *Diode-Clamped Converter*, su esquema y modelo ya fueron descritos en la Sección 3.1 del capítulo anterior, por lo que las ecuaciones y modelos obtenidos en dicha sección son válidos para este equipo. Restaría hacer una descripción de sus elementos a un nivel *hardware*.

Como ya se adelantó en la tabla 3.2, el convertidor cuenta con una capacidad de 19.8 mF en cada nodo del dc-link, la cual se forma con dos condensadores electrolíticos en paralelo de 3.3 mF cada uno, lo que resulta en una capacidad de 6.6 mF por fase y que hacen un total de 19.8 mF. Cada condensador electrolítico soporta una tensión máxima de 450 V. El esquema de construcción para las fases del convertidor se muestra en la figura 4.2.

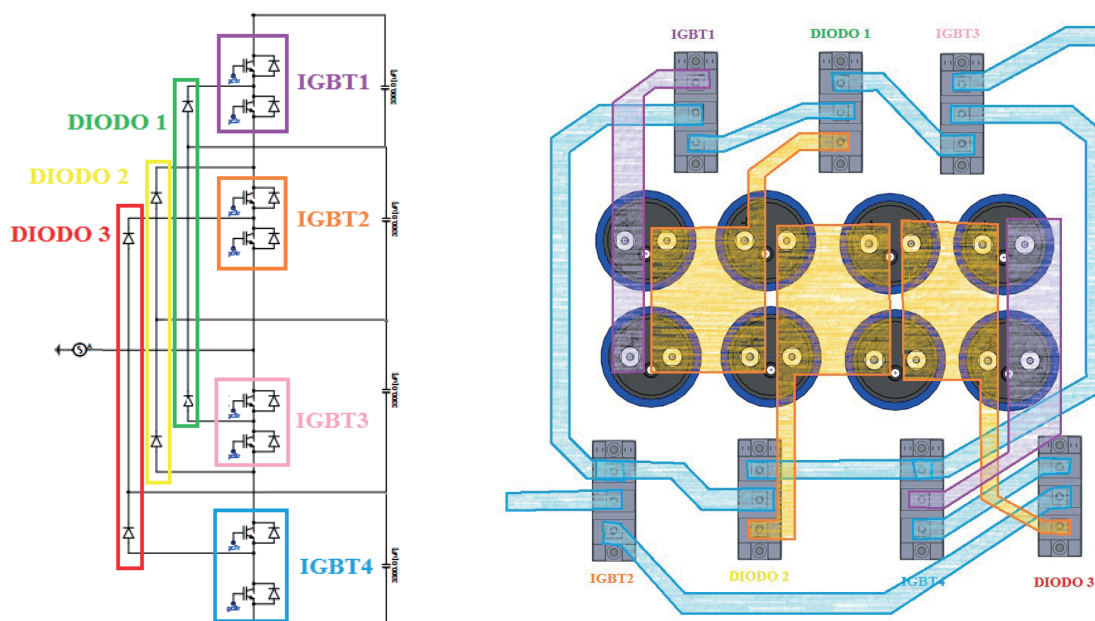


Figura 4.2 Conexión de una rama del convertidor DCC.

El filtro a la entrada del equipo lo forman tres bobinas, una por cada fase, para el filtrado de la corriente. El valor de su inductancia es de 2mH cada una. Para las medidas de corriente, tensiones de fase y tensiones en el dc-link el convertidor dispone de dos tipos de sensores.

- Sensores de tensión modelo LV25-800. Estos sensores pueden medir tensiones tanto de alterna como de continua, por lo que se pueden usar para medir las tensiones a la salida como para el bus de continua a la entrada del convertidor. Al tratarse de sensores de efecto hall, la salida es en corriente por lo que es necesario un circuito de adaptación a una tensión de 0 a 5 V. Dicho circuito se muestra en la figura
- Sensores de corriente modelo LA 55-P de efecto Hall para la medida de corriente a la salida del convertidor. El rango de medida de este sensor es de hasta 70 amperios. Estos sensores también necesitan un circuito de adaptación ya que también generan su salida en corriente. Dichos sensores y su correspondiente circuito de adaptación se muestra en la figura

Para las tareas de control, se utiliza el equipo de control Speedgoat con el que se pueden realizar experimentos en tiempo real utilizando el toolbox *Simulink* de MATLAB. Las características de la

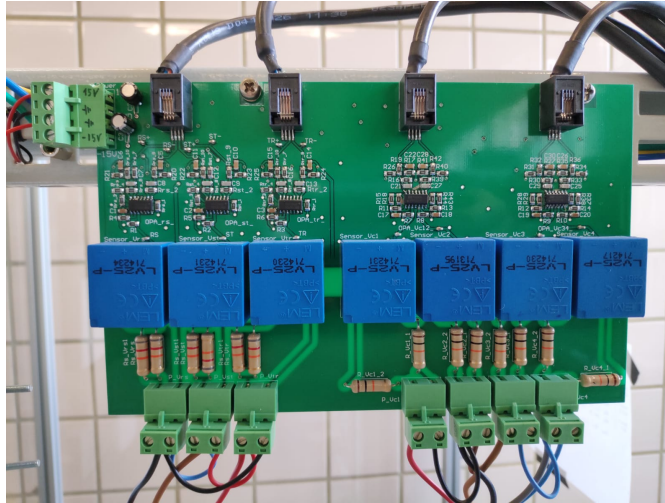
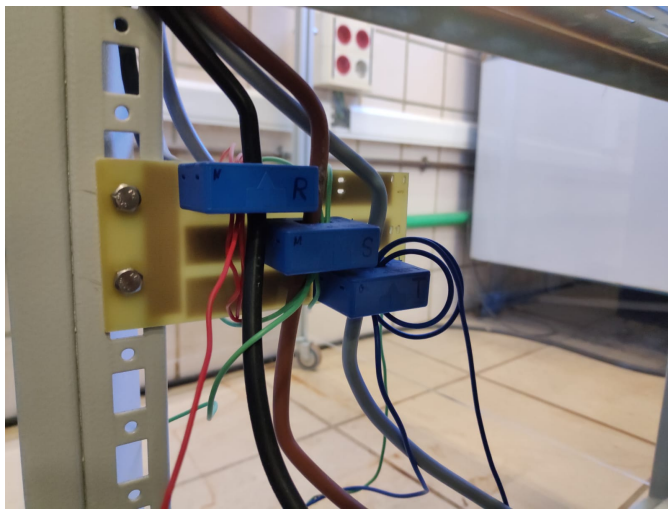
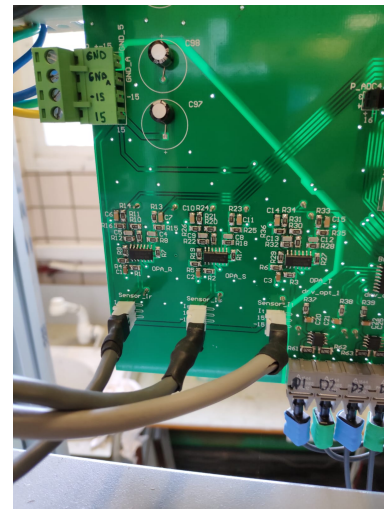


Figura 4.3 Placa de medida y adaptación de los sensores de tensión.



(a)



(b)

Figura 4.4 Placa de medida (a) y adaptación (b) de los sensores de corriente.

Speedgoat que justifican su uso son varias:

- La posibilidad de realizar el modelo del convertidor y su estrategia de control mediante Simulink o scripts de MATLAB.
- Ajustar los parámetros del controlador, monitorizar el proceso y almacenar datos en tiempo real durante la ejecución de un experimento.
- Trabajar a frecuencias de muestreo altas, lo cual es importante cuando se trabaja con aplicaciones de electrónica de potencia.

La Speedgoat está configurada con un procesador Intel Core i7 de 3.5 GHz y un módulo FPGA de 100 MHz que dispone de 128 entradas/salidas. Para transmitir las señales de control desde la Speedgoat, se utilizan cables de fibra óptica. En los convertidores de potencia, las tensiones de modo común pueden producir el suficiente ruido como para afectar a las señales de control. Por este motivo se utilizan cables de fibra óptica que es inmune a este ruido. De esta forma, la señal de control calculada por la Speedgoat llega a la placa de conversión por el terminal tipo Sub-D en un rango de 0 a 5 voltios, y es transformada

en una señal de luz que llega a los actuadores a través de los cables de fibra óptica. Dicha placa de conversión se observa en la figura 4.5.

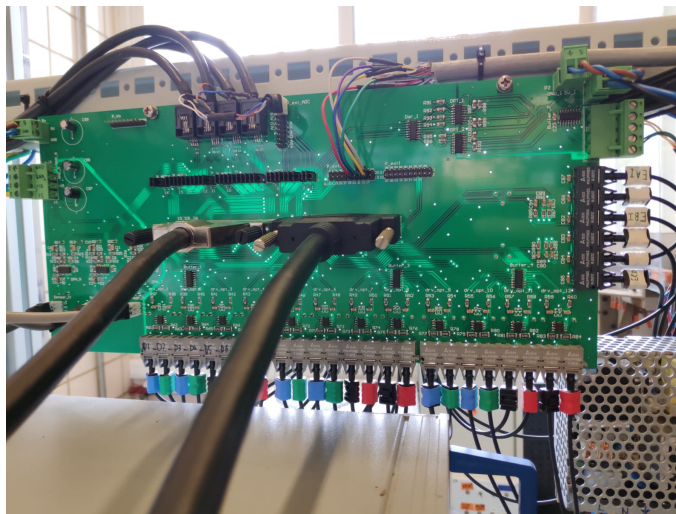


Figura 4.5 Placa de adaptación de la Speedgoat a fibra óptica.

Como elemento de conmutación se utilizan transistores IGBT que son dispositivos semiconductores que actúan como interruptor controlado por una señal de control. El modelo utilizado (SKM100GB12V) soporta una tensión máxima de 1200 voltios, suficientes teniendo en cuenta que la tensión de trabajo en el bus de continua será de unos 700 voltios. Los IGBT se encuentran encapsulados por pares en cada pastilla.

Los diodos de conmutación se encuentran también encapsulados por pares en cada pastilla. Estos diodos son de vital importancia ya que son los encargados de fijar las tensiones de bloqueo de los interruptores a una fracción de la tensión del bus de continua. Son de recuperación rápida y deben soportar la tensión nominal del inversor, por lo que se ha escogido un modelo que soporta hasta 100 amperios.

Una vez enviada la señal de control calculada por la Speedgoat a través de fibra óptica, es necesario realizar otra adaptación de la señal a la hora de disparar los IGBT. Esta nueva adaptación se realiza con la placa mostrada en la figura 4.6. En esta placa, se lee la señal que proviene de la fibra óptica y a través de los drivers se disparan los IGBT. Los drivers son modelo Skyper 32 PRO R y tienen la característica de disparar cada pastilla de IGBT de forma independiente. Además incorporan protección frente a cortocircuito y apagado suave. Otra característica importante es que no introducen tiempos muertos entre disparos, por lo que para evitar producir un cortocircuito en las conmutaciones será necesario producir estos tiempos muertos desde la Speedgoat.

El armario en el que se montó el convertidor tiene una altura de 1.8 metros, 60 cm de ancho y 60 cm de largo. El convertidor está estructurado de forma que cada una de las tres bandejas centrales del armario corresponden a cada una de las fases *a*, *b* y *c* de la figura 3.1. En la figura 4.7 se puede observar en detalle la construcción de cada bandeja. En ella se puede ver que las conexiones de los condensadores y los IGBT se han establecido mediante pletinas de aluminio en tres planos distintos separados por una capa aislante. Se puede ver también la disposición de diferentes elementos descritos con anterioridad. Las bobinas del filtro del lado de alterna están colocadas en la bandeja inferior junto a los sensores de corriente, mientras que la Speedgoat y los sensores de tensión están en la bandeja superior junto a las fuentes de alimentación de la electrónica. Todos los elementos descritos anteriormente se muestran indicados en la figura 4.8

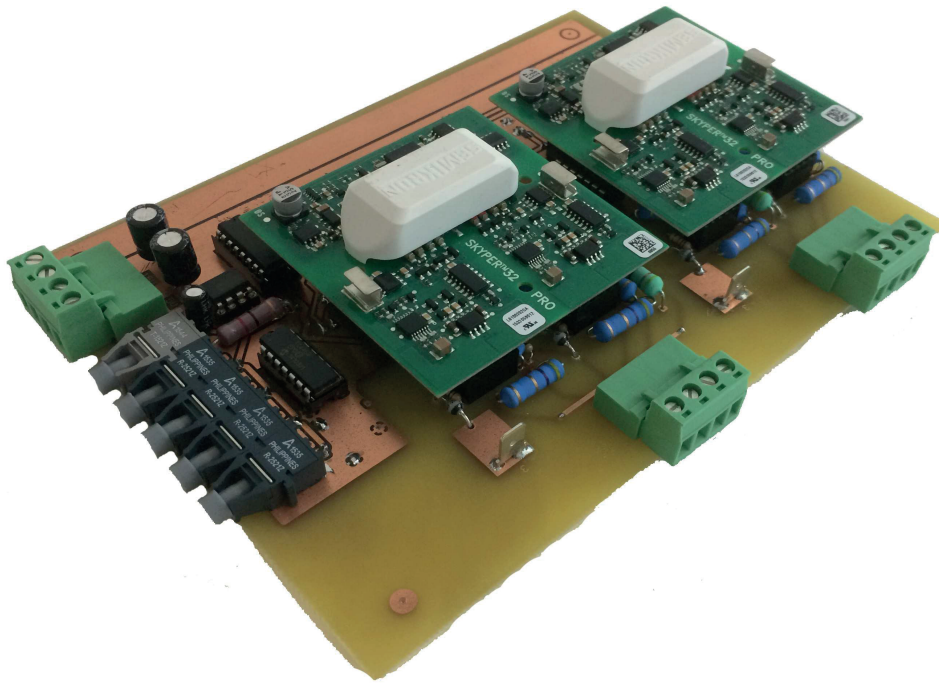


Figura 4.6 Placa de adaptación de fibra óptica a señal para los IGBT.

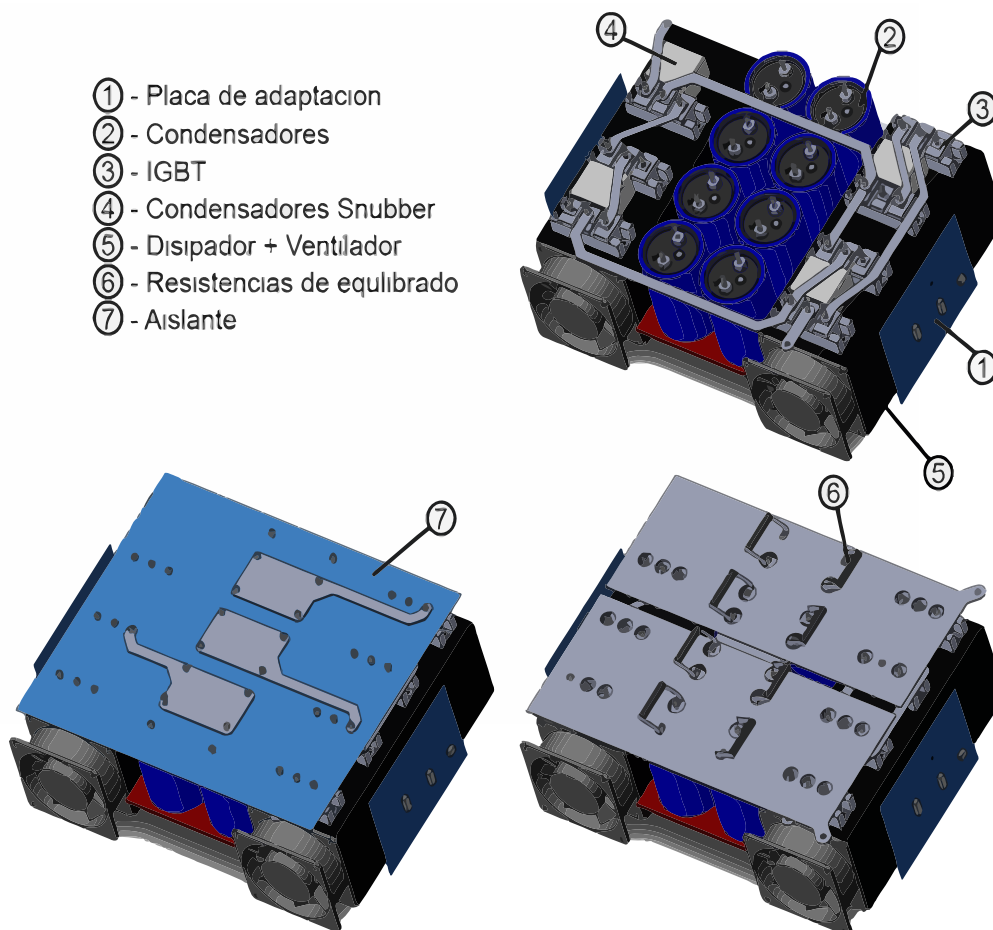


Figura 4.7 Detalle bandeja de componentes.

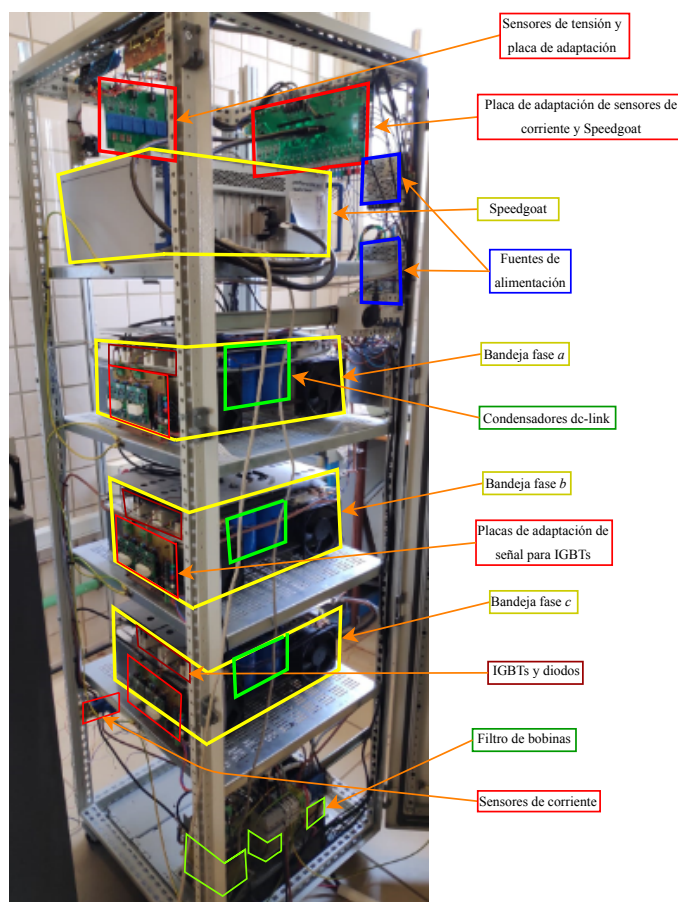


Figura 4.8 Detalle convertidor DCC de 5 niveles.

4.2 Funcionamiento del sistema de control en Tiempo Real *Speedgoat*

Además del sistema PCI con procesador Intel, la Speedgoat cuenta con unos módulos FPGA reconfigurables que usan el chip FPGA Xilinx Spartan-6. En concreto, el modelo que usaremos cuenta con dos módulos de entradas/salidas multifuncional con 147 mil celdas lógicas y 64 líneas de entrada/salida digitales de tecnología TTL de 3.3V/5V. El módulo IO331-6 posee los puertos ADC, los puertos DAC y algunos pines digitales, mientras que el IO331-21 sólo posee pines digitales para entrada/salida.

En total usaremos 8 señales digitales de disparo para cada fase (una por cada IGBT), 10 salidas digitales para activar cada contactor, 6 señales digitales de entrada para los errores de los drivers y 10 puertos ADC para las medidas (4 condensadores, 3 tensiones de fase y 3 corrientes). Cada salida de la placa de fibras ópticas tiene asignada una señal de disparo, por lo que cada cable que sale del conector DD-50 conectado a la misma controla una de estas salidas o refleja el valor de los errores entrantes a la placa.

Las medidas ADC son medidas duales, es decir, con lecturas de ± 5 V. En este caso el pin ADC de cada canal se conecta directamente a la tierra del sistema para suprimir el rango negativo. Quedando únicamente el rango de $[0,5]$ V se debe intentar aprovechar lo máximo posible el rango de medida. Actualmente, las medidas toman valores entre 1.6 y 2 V aproximadamente, desaprovechando gran parte del rango de resolución y haciendo que la relación señal/ruido sea más alta de lo que podría. Esto puede mejorarse modificando las resistencias de la etapa de adaptación de medida, haciendo más grande la resistencia que está en serie con el sensor de corriente LA 55-P y estudiando que resistencias modificar para aumentar más la ganancia de la etapa de amplificación.

4.2.1 Funciones de la FPGA

Para la implementación de una funcionalidad en la FPGA, la Speedgoat hace uso de la herramienta HDL Coder de MATLAB así como de la interfaz de control en tiempo real Simulink Real-Time. En definitiva, haciendo uso de bloques de simulink que sean admisibles para el HDL Coder y scripts de MATLAB que usen variables en punto fijo, se puede implementar el funcionamiento de cualquier sistema, ya sea tomando como entradas señales internas del sistema o activando los pines digitales. Hay que aclarar que dicha funcionalidad no puede implementarse conjuntamente con las funcionalidades por defecto de la Speedgoat, por lo que toda funcionalidad que requiera el uso de los pines de la Speedgoat debe ser implementada en el mismo modelo.

Dicho esto, el modelo que se diseña en Simulink (carga de parámetros y valores modificables en la interfaz de control) es cargado en el PCI de la Speedgoat, mientras que la funcionalidad de la FPGA es cargada paralelamente en la misma. Es decir, la FPGA debe contemplar toda funcionalidad que tenga relación con los conectores de la Speedgoat ya sean como entradas digitales, analógicas o salidas digitales y analógicas. Posteriormente, el bloque que emula la funcionalidad de la FPGA podrá proveer de la lectura/escritura de estas señales al modelo diseñado en Simulink que se cargará en la PCI. Toda señal que quede dentro de la funcionalidad de la FPGA no podrá leerse directamente desde el modelo de la PCI. Además el modelo de la FPGA se ejecutará a la frecuencia del reloj establecida en el HDL Workflow, mientras que el resto del modelo se ejecutará según los pasos fijos de simulación.

El proceso para la creación del modelo parte de la creación de un 'Subsystem' en Simulink cuyas entradas serán las entradas al modelo de la FPGA (ya sean pines digitales de los conectores IO331 o valores analógicos) y las salidas serán las propias del modelo de la FPGA (pines digitales, salidas DAC o lecturas dirigidas a la interfaz de control). El siguiente paso es hacer uso de la herramienta HDL Coder, que sintetizará la funcionalidad descrita en el subsistema de Simulink en código de descripción de hardware. Finalmente se generará un archivo .slx con el bloque que emula la funcionalidad de la FPGA junto a una serie de archivos necesarios para lanzar el bitstream a la Speedgoat.

En resumen, la programación del sistema consta de dos partes bien diferenciadas: La FPGA y el procesador. El primero, mucho más rápido que el segundo, procesa a su frecuencia de reloj las señales entrantes desde el procesador a través de una matriz de puertas lógicas y LUTs. Genera salidas propias de la Speedgoat (DAC y GPIOs en general) y transmite la información entrante del exterior al procesador (ADC y GPIOs en general). De esta forma, es capaz de modificar sus salidas a cada pulso de reloj dependiendo de su programación y sus entradas. La frecuencia del reloj de la Speedgoat se puede programar desde 10 MHz hasta los 140 MHz, siendo 100 MHz la velocidad escogida para la programación actual.

Las funciones de la FPGA serán por tanto:

- Generar los pulsos de disparo que se generan a la salida del control MPC e implementar los tiempos muertos entre un cambio de estado de conmutación y otro
- Tomar las muestras ADC. Dado que la frecuencia de captura de datos del ADC es superior a la de conmutación (165 KHz frente a 50 KHz), se implementa la técnica de 'oversampling', que consiste en tomar más muestras y hacer una media de ellas para eliminar posibles efectos del ruido. En nuestro caso se intenta tomar un máximo de 10 muestras y obtener la media de ellas.
- Activar los pines externos asociados a los contactores (se describirán mas adelante).
- Implementar el control MPC. Los parámetros constantes (R, L, Tsampling, etc.) serán entradas al control que únicamente tendrá como salida el estado de conmutación óptimo seleccionado. El control estará íntegramente escrito en script de MATLAB usando valores en punto fijo.

- Comprobar los errores instantáneos en las corrientes de fase y las tensiones en los condensadores del dc-link

Por tanto, si se desea un periodo de conmutación de 50KHz y la frecuencia del reloj de la FPGA es de 100 MHz, esto significa que hay 2000 pulsos de reloj ($100 \times 10^6 / 50 \times 10^3$) por periodo de conmutación.

4.2.2 Funciones del procesador

El programa del procesador consiste principalmente en el redireccionamiento de las señales que salen y entran a la FPGA, procesamiento básico de algunas de ellas, programación y actualización de la interfaz de control y el control de la máquina de estados que registrará en todo momento el funcionamiento del convertidor.

Dicha máquina de estados está escrita en un código C e implementada en un bloque 'S-Function' dentro del mismo modelo Simulink que el bloque de la FPGA. Este código se ejecuta cada periodo de conmutación junto al resto de bloques de Simulink. Las funciones que realiza este código dependerán de la variable "estado" que actúa como *flag* de esta máquina de estados. Dado que la primera ejecución del código puede no tener contemplado diversas definiciones de variables, se utiliza una variable *initialized* como bandera para definir con un valor inicial aquellas variables. Una vez definidas, la bandera se modifica y esta definición no vuelve a realizarse. El valor de cada uno de los estados asignados a la variable *estado* se define como:

- *estado* = 0. Estado de error. alguna variable del sistema ha superado el valor umbral asignado generando un error que debe inspeccionarse. Se utiliza para garantizar que, ante un error de implementación o funcionamiento, el equipo no salga dañado. En este estado todos los disparos son cancelados, puestos a 0 y todas las variables de acumulación reseteadas. La máquina permanecerá en este estado hasta que todos los errores se hayan solventado y se genere un pulso en la variable de entrada *Rearme*.
- *estado* = 1. Estado de Standby. En este estado, los disparos siguen desactivados, se resetean algunas variables y se espera a que se genere un pulso en la señal de *Inicio* mientras la señal de *Enable* está activada. La señal de *Enable* es una bandera que debe mantenerse activada *Enable* = 1 para que la máquina de estados cambie de estado.
- *estado* = 2. Estado de Precarga. Los disparos siguen desactivados, pero se activan primero los contactores que pondrán los elementos en modo inversor (este proceso se detallará más adelante). En este momento es cuando se activa la fuente de alimentación DC para ir incrementando el nivel de tensión en el dc-link hasta que éste supere un cierto umbral, momento en el que la máquina de estado pasará al estado 3.
- *estado* = 3. Estado de Marcha. Los disparos siguen desactivados hasta que se habilite la bandera *GO*. En cada iteración, se comprobará si todas las magnitudes del sistema están dentro del umbral de error. De la misma forma, si la tensión del dc-link pasa por debajo de 450 V, se asume que un cortocircuito está presente en el dc-link y se genera un error. Este valor debe modificarse de forma acorde al umbral mencionado en el estado de Precarga. Una vez que la bandera *GO* se activa, el sistema comienza a conmutar. Para entonces, los contactores están conectados y todas las variables han sido correctamente inicializadas para la primera iteración.

4.2.3 Interfaz de control

Para el panel de control se hará uso de la herramienta de MATLAB *Simulink Real-Time Explorer*, la cual permite interactuar en tiempo real desde un ordenador con una aplicación ejecutándose en otro sistema. En nuestro caso la comunicación se hará entre el ordenador desde el que ejecutaremos el modelo de simulink al completo (que contiene tanto la programación en el procesador como en la FPGA) y el sistema en tiempo real *Speedgoat* al que será lanzado dicho modelo. Es capaz de monitorear y seguir señales, ajustar parámetros en tiempo real, crear cualquier funcionalidad en forma de panel de control (botonera, indicadores, LED's, etc.). Para la comunicación, la *Speedgoat* cuenta con una salida PCI Ethernet con la que se hará dicha comunicación con el modelo Simulink. El panel de control se ilustra en la figura 4.9



Figura 4.9 Interfaz de control del convertidor DCC 5 niveles.

La funciones básicas del panel de control son modificar parámetros de control, leer y mostrar las señales leídas por los sensores, pasar a diferentes estados de control y una visualización completa del estado de los diferentes elementos de control. Los botones con los que cuenta permiten controlar el sistema en su plenitud. Se utilizan 5, el botón de 'Enable', el de 'Inicio', de 'Rearme' y 'Go'. El botón Enable es un botón conmutado que habilita el paso a otros estados desde el estado de Standby. Si en algún momento de la ejecución se despulsa, se vuelve de forma inmediata al estado de Standby. El botón de Inicio es un pulsador que da paso al estado de Precarga en caso de ausencia de error.

El paso del estado de precarga al estado de Ready se realiza automáticamente al finalizar la precarga. El botón de 'Rearme' se utiliza para borrar los errores existentes. Para ello comprueba previamente que ningún error sigue presente, en caso de no haberlo da paso al estado de Standby. El botón de Go es otro botón conmutado que activa la generación de disparos y la ejecución del control MPC cuando se encuentra en el estado de Standby. Por seguridad, conviene mantenerlo desactivado cuando no se pretenda activar el control. El botón de 'Carga' y el potenciómetro corresponden al funcionamiento del convertidor cuando éste está en modo rectificador.

El resto de paneles y testigos luminosos son para errores del sistema, indicadores de estado y contactores, proximidad a error y muestra de valores instantáneos. Existe también la posibilidad de cambiar los umbrales de error por los que el sistema pasaría a estado de error.

4.3 Reacondicionamiento del modo de funcionamiento del convertidor

Como se mencionó al comienzo de este capítulo, el convertidor fue un trabajo que se presentó para las Jornadas de Automática XXXVII hecho por el departamento de Ingeniería de Sistemas y Automática. En su origen y uso hasta la fecha de hoy, el convertidor funcionó y su circuitería se diseñó para funcionar como rectificador, es decir para convertir corrientes de red AC en corriente continua DC a disipar en una carga en paralelo con el dc-link. Al ser un convertidor bidireccional, éste puede funcionar tanto como rectificador como inversor por lo que su uso es perfectamente asumible para el objetivo de este trabajo.

Dentro del marco del proyecto de investigación [38] se realiza un acondicionamiento del modo de funcionamiento del convertidor para funcionar como inversor. Reacondicionamiento a priori trivial, pues apenas con disponer de una fuente de tensión DC y modificar el control implementado ya se dispondría de un inversor. Trivialidad que no es tal, ya que, con motivo del proyecto anteriormente nombrado, se desea implementar un cambio de funcionalidad en el convertidor que no solo cambie de rectificador a inversor, sino que dicho cambio esté embebido en el seno del sistema (interfaz, circuitería, etc.) de tal manera que se pueda alternar de un modo de funcionamiento a otro simplemente habilitando tal cambio en el panel de control, y que incluya las operaciones y/o variaciones a nivel hardware necesarias implementadas con una lógica en forma de matriz de contactores y circuitería que dispongan todo para el funcionamiento requerido con la menor dilación posible.

El esquema unifilar previo al reacondicionamiento de todos los elementos y circuitería ajena y no ajena al convertidor trabajando como rectificador se muestra en la figura

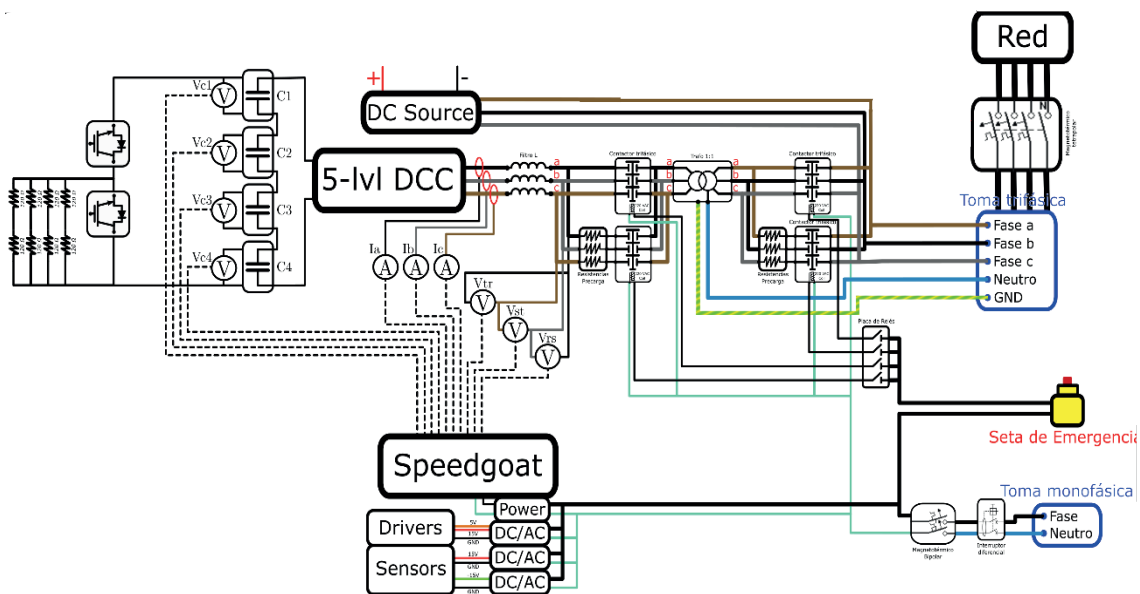


Figura 4.10 Esquema unifilar completo del convertidor DCC 5-niveles trabajando como rectificador.

La red es una red trifásica de 230V AC fase-neutro con 5 terminales en su conector: las fases *a*, *b* y *c*, el neutro y la tierra. Esta toma es a la que se conecta la salida del equipo para hacer pruebas en modo rectificador y no alimenta ningún componente de éste, exceptuando la fuente de DC. La alimentación de la Speedgoat se realiza a través de una toma monofásica. Esta toma alimenta tanto a la Speedgoat como a los inversores AC/DC que alimentan todas las placas que componen el convertidor.

Por motivos de seguridad, ambas tomas están conectadas en serie con un interruptor diferencial-magnetotérmico que debe conectarse para poder alimentar el equipo por un lado y para hacer pruebas con la red por otro. A su vez, las bobinas de los contactores están alimentadas por la toma monofásica

comentada anteriormente. Puesto que se desea controlar estos contactores desde la Speedgoat, la fase de la toma monofásica que alimenta cada contactor pasa previamente por una placa de relés cuya activación se realiza desde la Speedgoat. De esta forma, la activación de este relé (realizada con una señal saliente de un GPIO de la Speedgoat y un par Darlington conectado a 5V) conlleva la activación del contactor siempre que la toma monofásica esté conectada.

Puesto que estos contactores serán los encargados de conectar el equipo contra la red eléctrica y, a través de ellos, se transmitirá toda la potencia del equipo en pruebas, es necesario proveer de algún método de desconexión rápida externo a la Speedgoat. Por ello, previo a la conexión de la fase con los relés, se dispone de una seta de emergencia en serie con la fase que, en caso de pulsarse, corta la alimentación de los contactores haciéndolos abrirse de forma inmediata de forma ajena al estado del sistema o los relés.

El equipo posee dos etapas de precarga que son necesarias en cada experimentación como rectificador. Una de ellas es para la conexión del transformador de aislamiento 1:1 a la red eléctrica. Puesto que el transformador está inicialmente desconectado de la red, su conexión directa acarrearía un pico de potencia que, debido a la configuración de fábrica, haría saltar el magnetotérmico aguas arriba de la instalación. Por ello es necesario realizar la conexión de forma gradual a través de resistencias que reduzcan ese pico de potencia.

Por otro lado, el convertidor se comporta naturalmente sin ningún tipo de control ni actuación como un rectificador trifásico no controlado cuando está conectado a la red eléctrica, debido a los diodos *clamped* y a que todos los IGBTs están apagados. Por ello, los condensadores del dc-link comenzarían a cargarse hasta los niveles propios de un rectificador de este tipo conectado a la red eléctrica. Para que la transición de descarga (estado inicial de los condensadores) hasta el estado de carga por rectificado no controlado se haga de forma gradual sin generar picos de corriente que puedan dañar los condensadores, se introducen unas resistencias en serie que limitan esa corriente.

Ambas etapas de precarga son elementos que deben insertarse de forma transitoria y deben cortocircuitarse cuando el periodo de precarga haya finalizado. Para ello, se utilizan dos contactores por etapa, uno que conecta el terminal de entrada de la etapa directamente con el de salida—contactor directo—y otro que conecta el terminal de entrada con uno de los terminales de las resistencias—contactor de precarga.

Como ya se comentó anteriormente, la adquisición de medidas analógicas para realizar el control se realiza a través de sensores de efecto hall conectados a la Speedgoat. Estos sensores deben alimentarse a $\pm 15V$ y generan una salida en corriente proporcional a la magnitud a medir. Esta proporción se define en el datasheet del fabricante y se puede modificar ligeramente en el caso de los sensores de tensión dentro de un rango particular. Puesto que esta magnitud se da en corriente, para convertirla en una magnitud de tensión se sitúa una resistencia entre la salida y la tierra (0V) de la alimentación del sensor. Esta magnitud de tensión es posteriormente adaptada al rango de tensión del ADC de la Speedgoat para maximizar la precisión de este.

La carga se compone de 8 resistencias de $120\ \Omega$ y 2 kW que, para el modo rectificador, se encuentran conectadas dos en serie y los 4 pares en paralelo, lo que consigue una resistencia promedio de $60\ \Omega$. Para poder modular esta resistencia, el dc-link se conecta a través de un chopper que consiste en un semi-puente H conectado en sus extremos al dc-link y en el punto intermedio a uno de los terminales de la resistencia.

4.3.1 Esquema dual de funcionamiento

La idea es obtener una circuitería que logre la dualidad entre rectificador e inversor, sin necesidad de cambios en el hardware y con unos cambios mínimos en el software. Para lograrlo se plantea el esquema de funcionamiento mostrado en la figura 4.11.

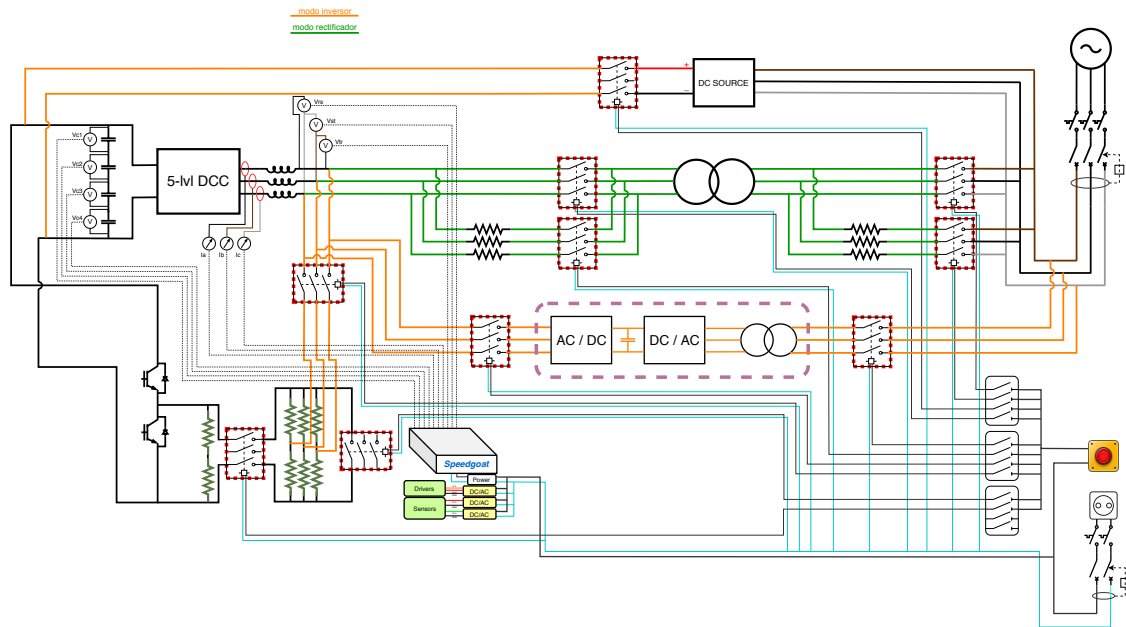


Figura 4.11 Esquema unifilar completo del funcionamiento dual del convertidor DCC 5-niveles.

En ella podemos ver la circuitería tanto del funcionamiento como rectificador (líneas verdes) como la del funcionamiento como inversor (líneas naranjas), conmutadas todas ellas por contactores (marcados en rojo) que se abrirán o cerrarán en función del modo deseado. Se ilustra también toda la circuitería auxiliar, como el circuito monofásico que alimentará las fuentes de alimentación, la Speedgoat y los relés que activarán o desactivarán los diferentes contactores. En el centro de la imagen, indicado con una línea punteada morada, se muestra la circuitería de una carga electrónica aislada con sendos contactores. Esta carga entra dentro del marco del proyecto de investigación pero no se le dará uso en el presente trabajo.

A continuación, con ánimo de mejorar la comprensión, se muestran los circuitos únicamente con la circuitería del modo seleccionado. Así, en la figura 4.12, se muestran las líneas que conducirán corriente para el modo rectificador. Los contactores abiertos (desactivados) se muestran en rojo, mientras que los cerrados (activados) se muestran en verde. Aunque los contactores de precarga y conexión/desconexión del transformador de aislamiento se muestran en verde, no es cierto que estén en todo momento activos. Siguen el proceso de precarga del transformador y dc-link descrito al comienzo de esta sección. En cuanto a la carga, vemos como al conectar el contactor del chopper al resto de resistencias, y estar abiertos los dos restantes, deja a una carga de 4 pares de resistencias en paralelo de $60\ \Omega$ en total.

En la figura 4.13 vemos el esquema para el funcionamiento como inversor. Ahora a la ‘entrada’ del dc-link se encuentra conectada la fuente de continua, que a su vez está alimentada con tensión de red. La etapa de precarga y de conexión a la red a través del transformador de aislamiento se encuentra ahora en circuito abierto, aislando totalmente la red del equipo. Ahora la salida corresponde al lado de alterna en el que el filtro de bobinas se conecta a la carga resistiva, de forma que conectando la línea en el punto medio de las resistencias en serie y cortocircuitando todos los demás polos tenemos un par de resistencias en paralelo para cada fase, consiguiendo una impedancia de línea de $60\ \Omega$ y $2\ \text{mH}$. Todo lo

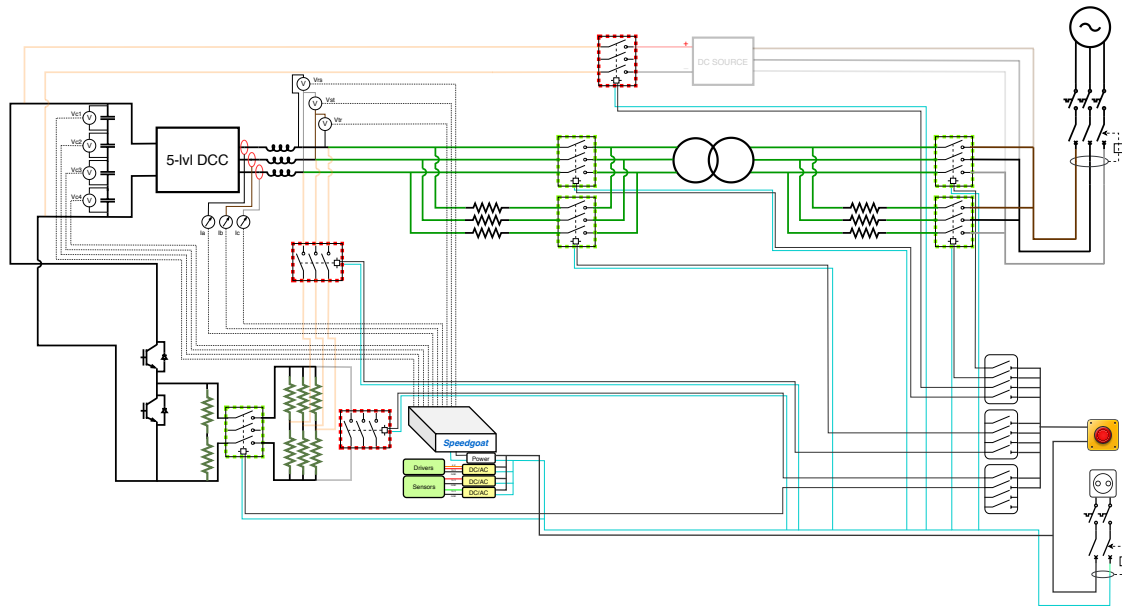


Figura 4.12 Esquema unifilar del funcionamiento dual del convertidor DCC 5-niveles listo para funcionar en modo rectificador.

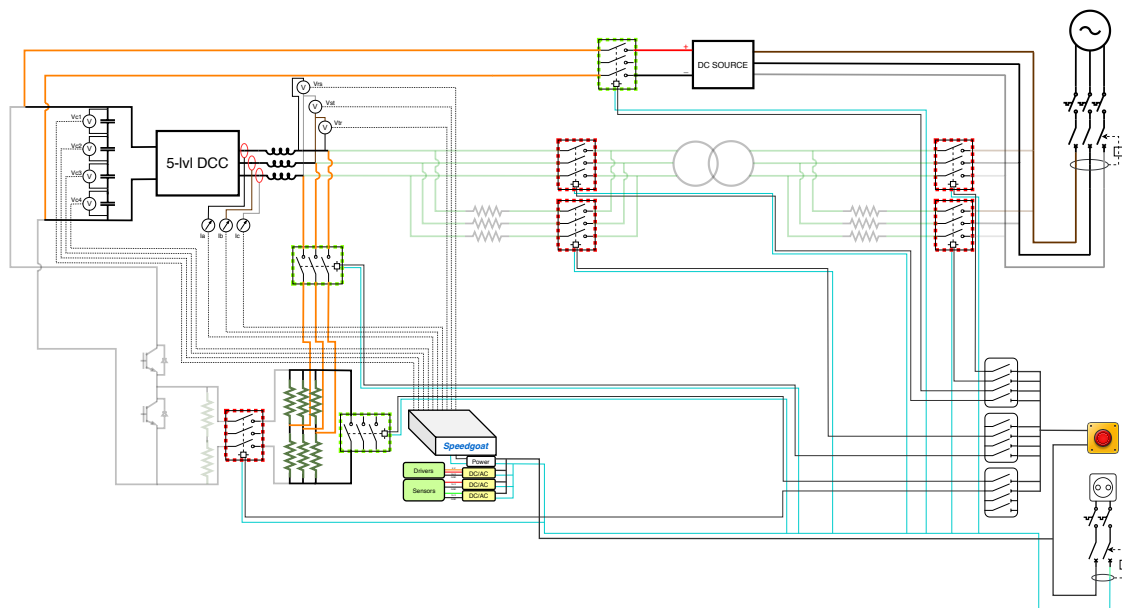


Figura 4.13 Esquema unifilar del funcionamiento dual del convertidor DCC 5-niveles listo para funcionar en modo inversor.

anterior nos permite obtener un sistema análogo al de la figura 3.5, precisamente el que buscábamos para verificar la bondad de las simulaciones.

4.3.2 Control y comunicación de los relés y contactores

Como ya se dijo en secciones anteriores, los contactores que hacen posible el funcionamiento dual del convertidor son activados por relés eléctricos. A su vez, éstos se comunican y son controlados por la Speedgoat. Para ello, se deben realizar varias etapas de adaptación para las medidas, alimentación y aislamiento. Se diseña la placa de circuito impreso (PCB) mostrada en la figura 4.14 con su correspondiente circuito esquemático (figura 4.15).

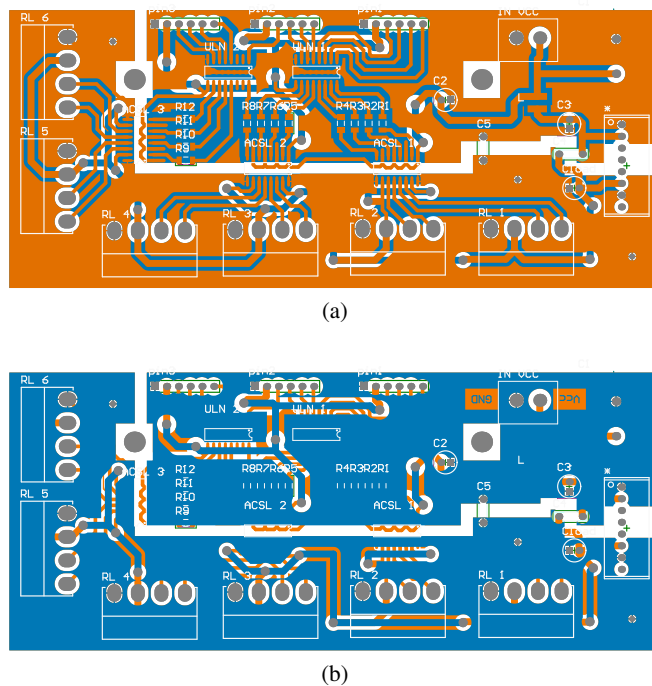


Figura 4.14 PCB para la comunicación entre Speedgoat y relés. (a) Capa superior, (b) capa inferior.

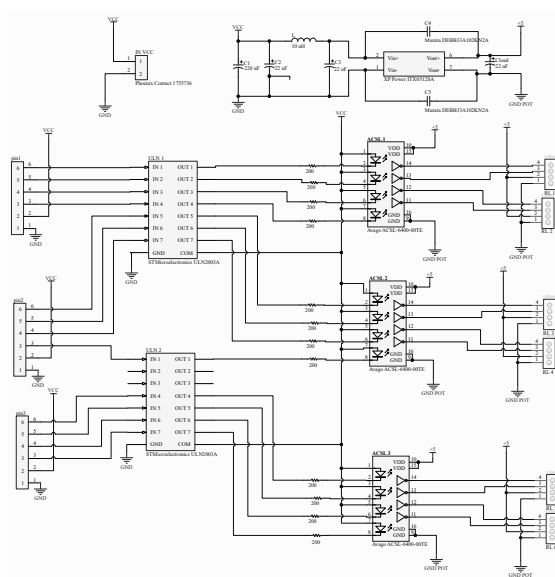


Figura 4.15 Circuito esquemático de la placa de circuito impreso.

En concreto, la placa contiene un filtro de interferencia electromagnética para la tensión de alimentación proveniente de la fuente de alimentación, un driver de salida mediante par Darlington para las señales provenientes de la Speedgoat y un aislamiento galvánico a base de optoacopladores para aislar las salidas que irán a los relés.

Filtro EMI

Su función es reducir el ruido electrónico de alta frecuencia que puede causar interferencias con otros dispositivos. Este ruido electrónico o interferencia electromagnética (EMI) se define como señales eléctricas no deseadas y pueden aparecer en forma de emisiones conducidas o radiadas. Las conducidas ocurren cuando el ruido viaja a través de los conductores y las radiadas cuando éste se transmite por el aire en forma de campos magnéticos u ondas de radio.

La interferencia electromagnética se genera con las conmutaciones de la corriente eléctrica y puede provenir desde una variedad de dispositivos entre los que se encuentran las fuentes de tensión eléctrica. Las fuentes de tensión convierten un voltaje de entrada en una tensión continua regulada y aislada (en algunos casos) para alimentar a una cantidad de componentes electrónicos. Dicha conversión se realiza a altas frecuencias que van desde varios kHz a más de 1 MHz.

Un filtro EMI para una fuente de alimentación consiste en elementos pasivos, condensadores y bobinas, conectados para formar circuitos LC. Las bobinas permiten el paso de corriente continua o de bajas frecuencias mientras que bloquean las corrientes de alta frecuencia no deseadas. Los condensadores proporcionan rutas de baja impedancia para desviar el ruido de alta frecuencia de la entrada del filtro, ya sea de vuelta a la fuente de alimentación o a tierra.

En nuestro caso concreto, para el filtro EMI diseñado, hacemos uso de un convertidor DCDC para la tensión de entrada a la placa. El fabricante del convertidor propone el siguiente circuito para un filtro EMI con este convertidor.

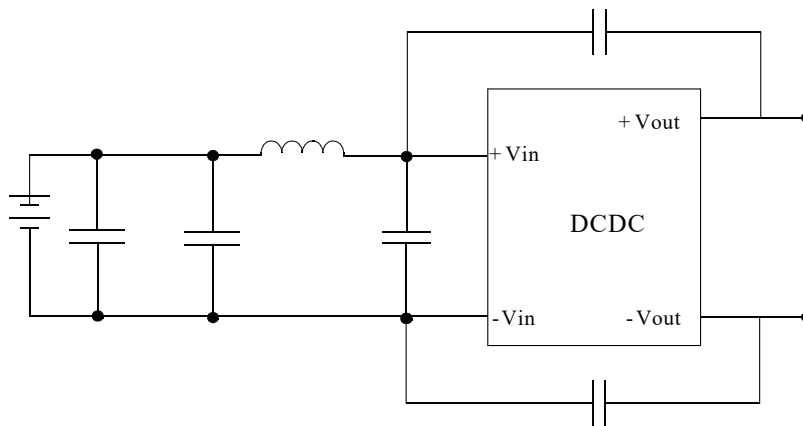


Figura 4.16 Circuito filtro EMI.

Driver de salida con ULN2003

El ULN2003 es un circuito integrado compuesto internamente por 7 drivers independientes entre sí. Cada driver está constituido por dos transistores en configuración Darlington. Dicha configuración, ideada por Sidney Darlington en 1953 [39], consiste en conectar dos transistores bipolares en cascada obteniendo así una elevada ganancia al multiplicar la de los dos transistores. Gracias a ello, es posible controlar cargas de una cierta potencia con corrientes de entrada muy pequeñas.

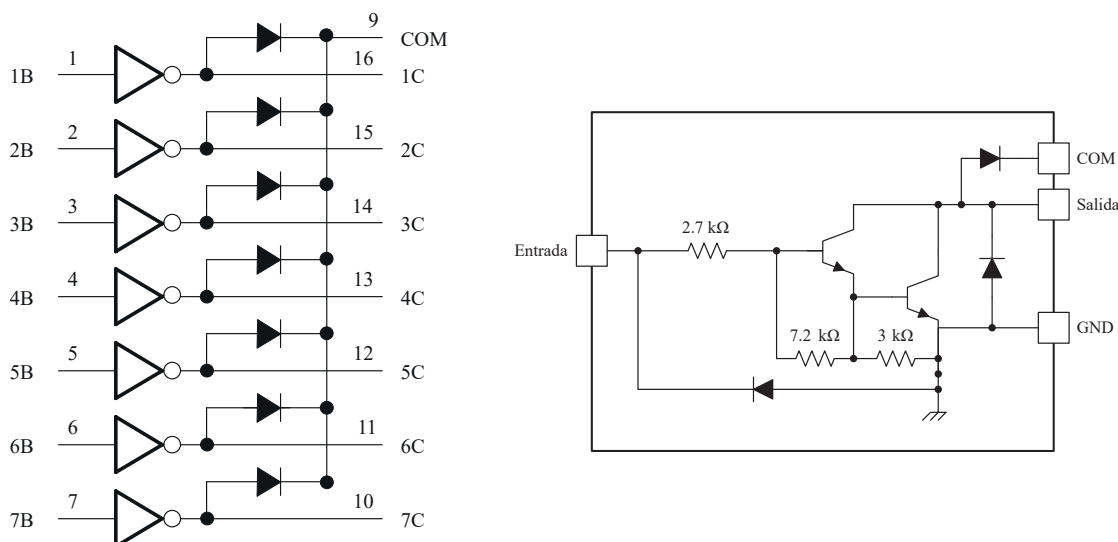


Figura 4.17 Diagrama de bloques simplificado del ULN2003A y circuito interno de uno de los drivers.

En la figura 4.17 podemos observar el circuito interno de uno de los driver del ULN2003. En serie con la entrada existe una resistencia de $2.7\text{ k}\Omega$ y otras resistencias de polarización que mejoran las características del driver. La resistencia de entrada de cada driver evita la necesidad de poner resistencias externas a la entrada del ULN2003. En el circuito interno podemos ver también un diodo conectado al colector del transistor de salida. Este diodo sirve para eliminar la tensión extra de apertura cuando usamos cargas inductivas tales como los relés. La ganancia en corriente de cada driver es mayor de 500 por lo que para obtener la máxima corriente de salida basta con una corriente de entrada inferior a 1 mA .

Aislamiento galvánico con optoacopladores

En todo sistema en el que alguna etapa de su funcionamiento o control se interactúe con la red eléctrica debe existir alguna forma de aislar o proteger la electrónica de la capa de control. De lo contrario cualquier error de conexión o malfuncionamiento de un componente, e incluso el ruido de las señales o picos temporales, puede dañar el equipamiento, pudiendo incluso existir un peligro real para la seguridad de las personas, tanto por la transmisión de corriente de alta potencia como por acción u omisión de un sistema de protección.

Industrialmente, la necesidad de aislar dos circuitos manteniendo una comunicación entre ellos es esencial tanto para la seguridad de las personas como del equipamiento. Otro uso habitual que requiere aislamiento es la transmisión de datos. Las líneas de comunicación pueden acumular picos, ruidos o interferencias, que es necesario aislar para evitar que puedan dañar a los sistemas emisores y receptores.

Existen varias formas de conseguir este aislamiento entre circuitos, siendo una de las más habituales el uso de un optoacoplador, dispositivos ampliamente empleados en electrónica. Un optoacoplador es un dispositivo que emplea luz para conectar dos circuitos eléctricos manteniendo un aislamiento galvánico entre ellos, es decir, la carga eléctrica no tiene un camino conductor entre ambos circuitos, la única comunicación entre ambos circuitos se realiza a través de la luz, sin existir contacto eléctrico. Frecuentemente se incorpora una barrera dieléctrica entre emisor y receptor para aumentar el aislamiento al orden de kV.

Los optoacopladores incorporan un emisor y un receptor en un único integrado compacto. En nuestro caso usaremos un ACSL6400 que cuenta con 4 canales en los que el emisor es un diodo LED GaAs infrarrojo y el receptor consiste en un fotodiodo a la entrada de un amplificador de alta ganancia que alimenta un transistor Schottky de colector abierto, siendo este modelo de los más rápidos en cuanto a velocidad de conmutación se refiere. El encapsulado y su esquemático se muestran en la figura

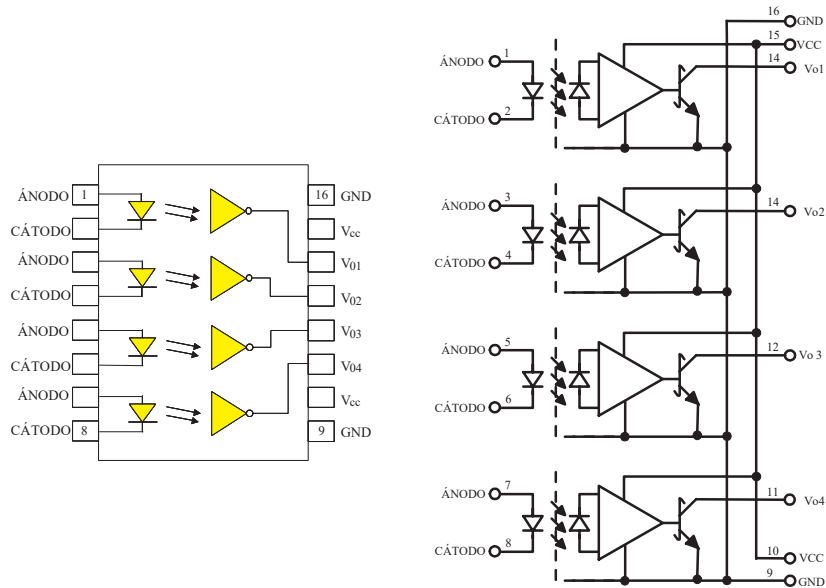


Figura 4.18 Diagrama de bloques simplificado del ACSL6400 y circuito interno.

4.3.3 Modificación de la interfaz de control

Como ya vimos en la Sección 4.2.3, el equipo cuenta con una interfaz de control diseñada con la herramienta de MATLAB *Simulink Real-Time Explorer*, que se muestra en la figura 4.9. Ahora, con el cambio al funcionamiento dual, se hace necesario cambiar la interfaz y con ello modificar la lógica de la máquina de estados en función del funcionamiento del convertidor deseado. La nueva interfaz de control se muestra en la figura

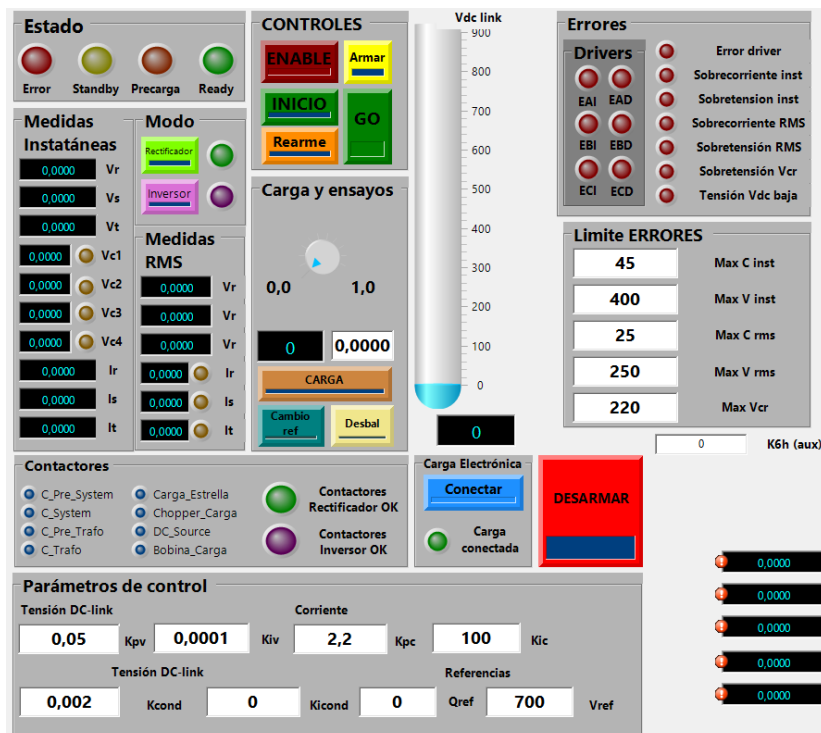


Figura 4.19 Interfaz de control del convertidor DCC 5 niveles para el funcionamiento dual.

En ella podemos ver la incorporación de varios botones e indicadores. Se añaden los siguientes botones al panel inicial.

- Botones ‘Inversor’ y ‘Rectificador’ para la selección del modo de funcionamiento del convertidor. La pulsación de estos botones no desencadena ninguna acción por si mismo, simplemente indica a la lógica interna de la máquina de estados que modo se ha seleccionado.
- Botón ‘Armar’ para pasar del estado de Standby a Precarga—la señal *Enable* debe estar a 1—teniendo en cuenta el modo seleccionado. De esta manera, se activarán o desactivarán los contactores necesarios para cada caso (véase figuras 4.12 y 4.13) y en la secuencia adecuada.
- Botón ‘Conectar’ para la conexión de la carga electrónica al convertidor y a la red (figura 4.11).
- Botón ‘DESARMAR’. Con este botón se desactivan tanto los contactores encargados de cambiar la disposición del convertidor como los de la carga electrónica. Es un botón pensado para el cambio de funcionamiento *online* del convertidor, es decir, estando el convertidor funcionando de un modo, si se desea cambiar la disposición, simplemente pasando al estado de Standby y desarmando los contactores ya estaría listo el sistema para armarse en un modo diferente.

Se incorporan los siguientes indicadores luminosos al panel.

- Se añaden los indicadores de los nuevos contactores a los que ya había correspondientes a la precarga del transformador.
- Junto a los botones de selección de modo se incluye un testigo luminoso que indica qué modo se encuentra seleccionado para la máquina de estados.
- Se añaden indicadores de verificación de contactores (Contactores Rectificador/Inversor OK, Carga conectada) a modo de comprobación del estado total de contactores, que no se iluminan hasta que éstos se encuentren en la configuración adecuada (on/off) para el modo seleccionado, indicando por ejemplo, para el caso en modo rectificador, cuando la etapa de precarga ha finalizado y el convertidor está listo para usarse.

Toda la lógica de los botones e indicadores descrita se encuentra implementada en código `MATLAB` y es ejecutada por el procesador de la Speedgoat. Dicho código puede consultarse en el Apéndice ??.

4.4 Simulación *Hardware-in-the-Loop* con FPGA

Una simulación *hardware-in-the-loop* (HIL) consiste en la incorporación de componentes reales hardware al bucle de simulación, es decir, una simulación HIL es una ‘co-simulación’ entre dos elementos principales: un componente hardware físico y un modelo matemático que represente el sistema completo del cual el componente hardware forma parte. La integración de un componente real en un modelo de simulación aporta muchas ventajas en cuanto a la fase de verificación de un diseño. Esta clase de simulación aumenta la calidad de las pruebas al integrar componentes reales. Los resultados de una simulación son siempre más realistas cuando se hace uso de componentes físicos reales en vez de modelos virtuales.

Adicionalmente, las simulaciones HIL proporcionan una plataforma segura para realizar pruebas y verificaciones de un sistema. Esto es especialmente útil para controladores de sistemas críticos, como es el caso de un convertidor de potencia, donde un mal funcionamiento puede causar la pérdida de buena parte del sistema. Las simulaciones HIL son la mejor solución para estos casos, el controlador real puede ser probado de una manera fiable sin la necesidad de arriesgar la integridad física del resto del sistema.

Una FPGA (*Field-Programmable-Gate-Arrays*) es un circuito integrado configurable que puede ser reprogramado con diseños digitales diferentes. Las FPGAs están formadas por elementos lógicos configurables que están conectados con interconexiones programables. La reorganización de estos elementos e interconexiones permite la implementación de diferentes diseños de una manera simple y rápida. Las FPGAs permiten probar e implementar diferentes iteraciones durante la fase de diseño sin necesidad de modificaciones en el hardware, lo que reduce el coste y el tiempo de tener que producir varios prototipos durante el desarrollo. Las FPGAs son, por tanto, la plataforma ideal para la implementación y verificación de diseños digitales dentro de una simulación HIL.

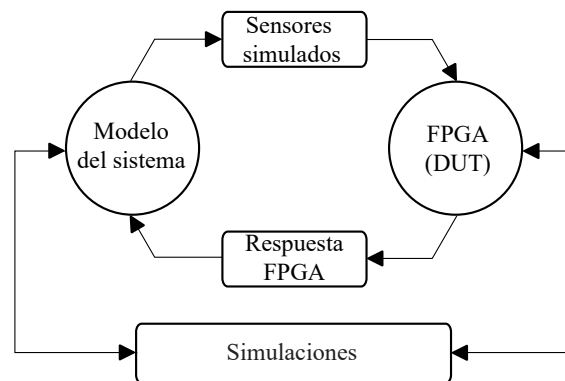


Figura 4.20 Diagrama simplificado de los elementos que constituyen una simulación HIL.

La figura 4.20 muestra un diagrama simplificado de la disposición más común en una simulación HIL. Como ya se ha explicado, esta disposición consiste en dos partes principales. El controlador implementado en la FPGA (DUT) y el modelo matemático del sistema a controlar—esta será nuestra configuración, pero existen numerosas configuraciones en una simulación HIL [40]. Estos dos elementos están conectados en un bucle cerrado donde las salidas de uno son las entradas del otro, proporcionando realimentación el uno al otro.

Por un lado, el modelo matemático del sistema genera las señales de unos sensores simulados que alimentan el controlador implementado en la FPGA a través de un puerto físico E/S. Por otro lado, el controlador reacciona a estas señales de los sensores y proporciona una respuesta que es enviada de vuelta al modelo del sistema usando el puerto físico de E/S. Esta realimentación proporcionada por la FPGA al modelo es aplicada mediante actuadores simulados en el modelo matemático que también simulará la respuesta del sistema físico, cerrando el bucle. El último elemento en un entorno de simulación HIL son las simulaciones y pruebas realizadas con anterioridad, que proporcionan casos para verificar los resultados de la simulación HIL.

4.4.1 Sincronización FPGA-Simulador

Ya que las simulaciones *hardware-in-the-loop* consisten en dos elementos interactuando, la sincronización en las comunicaciones es crítica. Es muy común que la sincronización sea de vital importancia en las simulaciones HIL ya que éstas son normalmente usadas para la verificación y validación de pruebas con controladores implementados en hardware de tiempo real, como es nuestro caso. Los test de validación para sistemas donde la seguridad es crucial deben ser fiables durante el tiempo de operación. Esto significa que los resultados tienen que ser no solo correctos sino también darse en el dominio del tiempo correcto. Por esta razón, las simulaciones HIL son consideradas como simulaciones en tiempo real, donde el tiempo consumido coincide con el tiempo real que ha pasado en un reloj.

La sincronización entre elementos en una simulación de tiempo real es comúnmente realizada con una sincronización muestreada. En esta sincronización, el tiempo total de simulación se divide en tiempos

más cortos. La duración de estos tiempos se define como el periodo de muestreo. Por tanto, en una simulación en tiempo real, el periodo de muestreo y el tiempo de operación de los diferentes elementos del sistema deben estar sincronizados con el tiempo real.

El esquema de sincronización usado en este trabajo para la simulación HIL a realizar se representa en la figura 4.20. Este consiste en un tiempo de sincronización fija o periodo de muestreo para el intercambio de información entre la FPGA y el software simulador. Este periodo de muestreo permanece constante para el resto de la simulación. Con este esquema, tanto el simulador como la placa FPGA se ejecutan en paralelo.

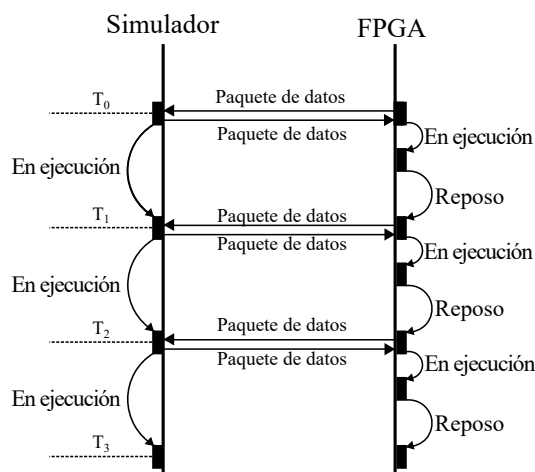


Figura 4.21 Diagrama de sincronización de tiempo fijo.

El proceso de comunicación es el siguiente: En T_0 sucede la comunicación inicial. EL simulador envía los valores iniciales y constantes para la primera iteración a la FPGA. Cuando la comunicación termina, el simulador y la FPGA comienzan a ejecutarse en paralelo. Al ser la FPGA más rápida, entrará en reposo cuando hayan concluido sus cálculos. Cuando se alcanza T_1 , tiene lugar la segunda comunicación, la FPGA devuelve los resultados de T_0 y simulador envía nuevos valores. Tras la comunicación, el simulador y la FPGA empiezan a ejecutarse de nuevo. Esta sincronización implica que los resultados están retrasados un periodo de muestreo. Por ejemplo, la FPGA recibe sus señales de entrada en el instante T_1 para la segunda iteración, pero dará los resultados para esos inputs en el siguiente instante de sincronización T_2 .

Un segundo esquema de sincronización de interés para este trabajo es cuando los tiempos de comunicación suceden en cuanto los resultados de la FPGA estén listos. El gráfico para esta comunicación se muestra en la figura 4.22. Esta sincronización está basada en una relación maestro-esclavo, con la FPGA actuando como esclavo. En el caso anterior, existían tiempos fijos de comunicación (periodo de muestreo) en el que los datos eran intercambiados en ambos sentidos. Sin embargo, para este caso, las comunicaciones están separadas en la transmisión de muestras a la FPGA y desde la FPGA.

En este esquema de sincronización, el simulador decide cuando va a ejecutarse la FPGA y enviar los datos para ello. Más tarde, cuando la FPGA ha finalizado su operación, esta envía los resultados de vuelta al simulador. Durante el tiempo en que la FPGA está ejecutándose, el simulador continúa haciendo los cálculos con la última transferencia de datos que se produjo. Cuando la FPGA envía nuevos datos, el simulador actualiza los resultados de simulación con la nueva respuesta de la FPGA. El periodo de muestreo T_k para este esquema de sincronización sigue estando definido en el simulador, y se mantiene constante a lo largo de la simulación.

Para el caso concreto que nos ocupa en este trabajo los tiempos de ejecución son los siguientes: El

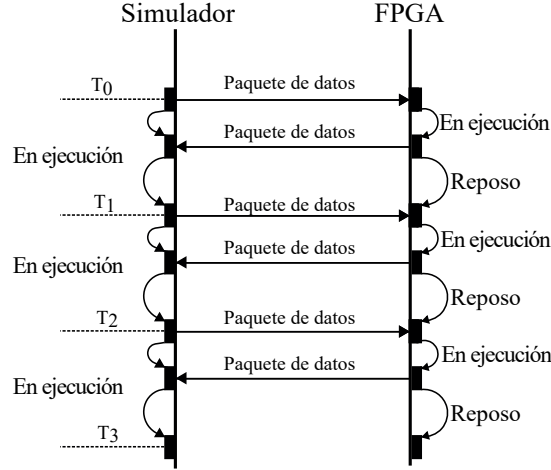


Figura 4.22 Diagrama de sincronización maestro-esclavo.

reloj interno de la FPGA va a 100MHz, todas los cálculos en cada iteración deben realizarse en 10 ns. Las medidas de los ADC son cada 50 KHz. Con estos datos es fácil ver que entre cada medida de los ADC ocurren 2000 iteraciones o *ticks* de la FPGA, es decir, hay 2000 iteraciones disponibles para el cálculo del MPC hasta que las medidas se vuelvan a actualizar. Teniendo en cuenta que un control MPC de horizonte de predicción $N_p = 2$ precisa de $125^2 = 15625$ cálculos para todos los casos, resulta evidente que, con los recursos hardware disponibles solo es posible implementar un control 1 horizonte de predicción.

La forma de actuar es sencilla, con cada actualización de las medidas por parte de los ADC, la FPGA comienza a calcular predicciones de corriente para cada estado, almacenando en una variable estática el estado que logra un coste mínimo. Tras el cálculo con todos los estados posibles, se habrán consumido 125 *ticks* (como mínimo) de los 2000 disponibles antes de la siguiente lectura de los ADC. Una vez concluido el cálculo, las funciones de la FPGA serán únicamente mantener activas las variables de salida con su valor correspondiente y la comprobación de errores instantáneos.

Cabría ahora preguntarse qué tipo de sincronización es la más adecuada para nuestro sistema, una en la que la FPGA envía el estado seleccionado cada periodo de muestreo, coincidiendo con la lectura de los ADC (figura 4.21) o, en cambio, el envío se realice en cuanto concluyan los 125 cálculos (figura 4.22).

Para el primer caso, es importante señalar que, al tener que esperar a la siguiente medida del ADC para enviar el estado seleccionado, éste se va a aplicar con un periodo de retraso, algo del todo indeseable en el contexto de un control MPC. Es por ello que este método debe trabajar teniendo en cuenta este retraso. Así, cuando la FPGA comienza su cálculo, éste tomará como medidas una predicción inicial de la corriente y el valor de las tensiones de balanceo aplicando el estado anterior calculado.

En el segundo tipo de sincronización, la FPGA puede trabajar con las medidas actuales reales, con el inconveniente de que, al aplicar el estado óptimo después del cálculo, realmente no se está trabajando con un periodo de muestreo de 20 μs , que es el usado para la discretización de las ecuaciones diferenciales (2.12). El tiempo que realmente se aplica puede darse por la siguiente ecuación.

$$T_s' = \frac{N_{ticks\ calculo\ FPGA}}{2000} T_s \quad (4.1)$$

lo que resulta en una aproximación del periodo de muestreo T_s que implicará imprecisión en los resultados del control. Estas dos ideas de sincronización se ilustran en la figura 4.23 a modo de comparativa. Restaría

hacer simulaciones para esclarecer que tipo de comunicación ofrece mejores resultados de control. Para ello se elaboran sendos códigos de MATLAB escritos en punto fijo, que representarán la lógica a implementar en la FPGA. Dichos códigos pueden consultarse en el Apéndice ??.

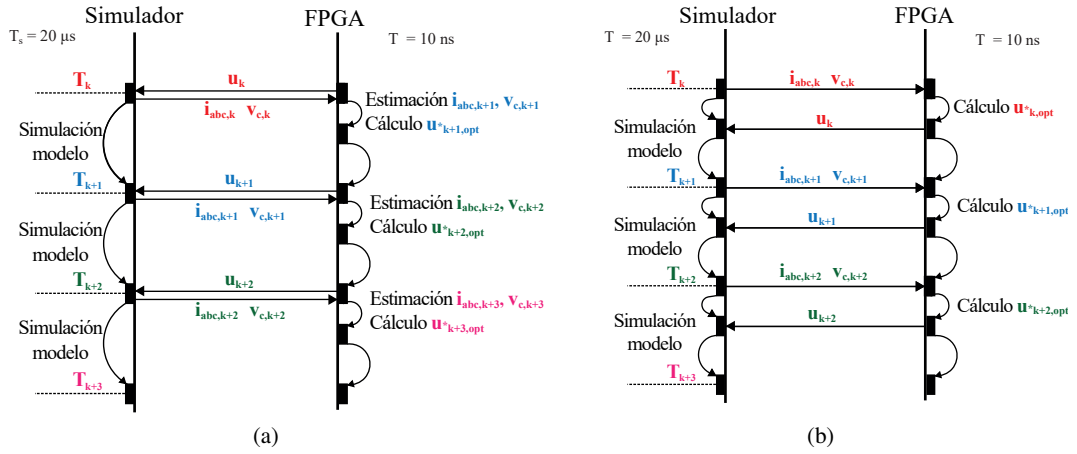


Figura 4.23 Modos de comunicación simulador-FPGA en el seno de una simulación *Hardware-in-the-loop*. (a) de tiempo fijo, (b) maestro-esclavo.

Mostramos a continuación las simulaciones para los parámetros de la Tabla 4.1, para los que aplicaremos el caso maestro-esclavo en primer lugar y, a continuación, el caso de tiempo fijo. Ambas simulaciones usan los mismos valores de ponderación en el control, diferenciándose únicamente en el modo de comunicación simulador-FPGA. Los resultados de las simulaciones se muestran en las figuras 4.24 y 4.25.

Tabla 4.1 Parámetros de simulación inversor trifásico DCC 5 niveles con carga *RL*.

Parámetro	Valor
Resistencia carga (R)	60Ω
Inductancia carga (L)	$15 mH$
Tensión rms de fase ($V_{ph,rms}$)	$220 V$
Frecuencia fundamental (f)	$50 Hz$
Tensión nominal dc-link (V_{dc})	$800 V$
Condensadores dc-link (C_{dc})	$19.8 mF$
Periodo de muestreo (T_s)	$20 \mu s$

Atendiendo a las figuras es notable a simple vista que el modo de comunicación simulador-FPGA de tiempo fijo es el que obtiene mejores resultados en la simulación.

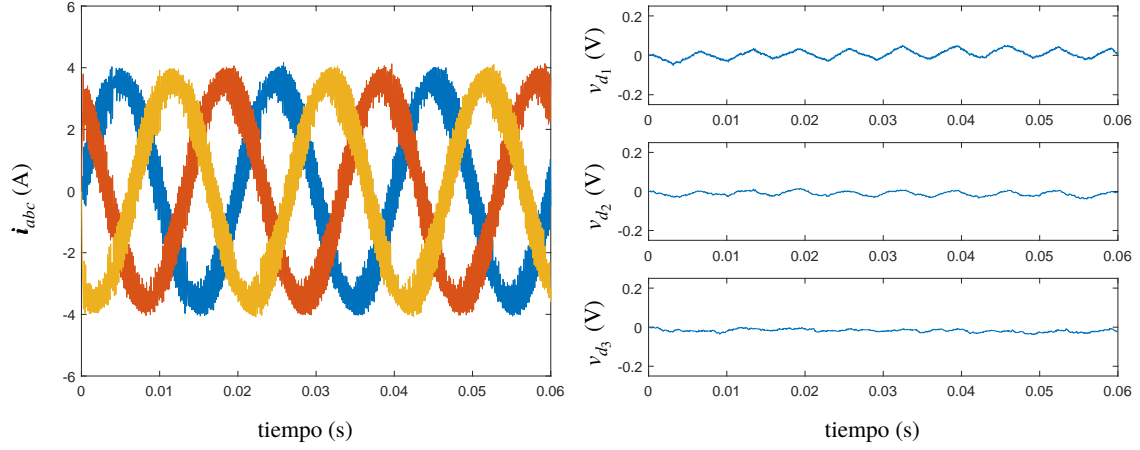


Figura 4.24 Corriente i_{abc} a la salida del DCC de 5 niveles y sus tensiones de balanceo v_{d1} , v_{d2} y v_{d3} en los condensadores, con horizonte de predicción $N_p = 1$, usando el modo de comunicación simulador-FPGA maestro-esclavo.

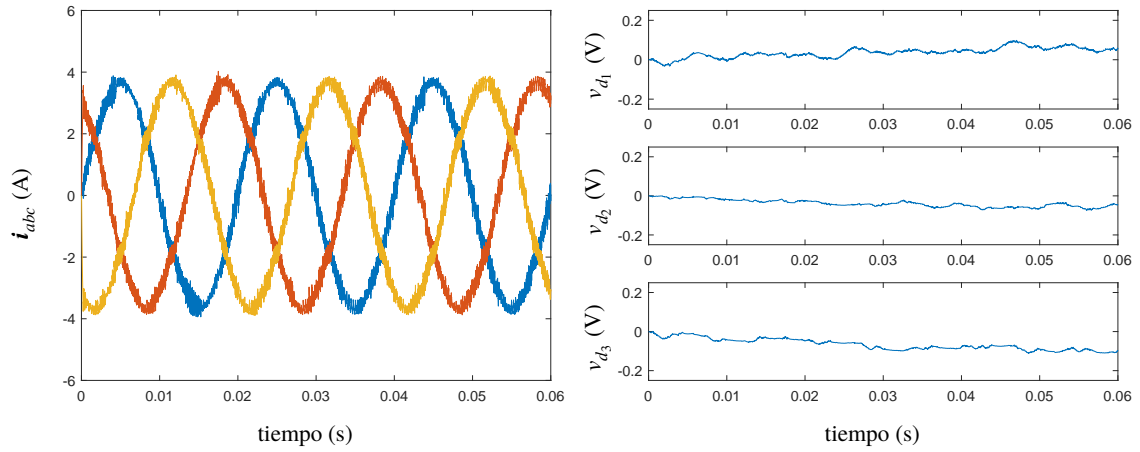


Figura 4.25 Corriente i_{abc} a la salida del DCC de 5 niveles y sus tensiones de balanceo v_{d1} , v_{d2} y v_{d3} en los condensadores, con horizonte de predicción $N_p = 1$, usando el modo de comunicación simulador-FPGA de tiempo fijo.

5 Conclusiones y Líneas Futuras

Este trabajo ha llevado a cabo el estudio teórico completo y su posterior verificación en diferentes entornos de simulación—tales como Matlab, PLECS y una integración en el seno de una simulación *Hardware-in-the-Loop*—la aplicación de esquemas de control MPC de altas prestaciones para inversores de 3 y 5 niveles con diferentes situaciones de carga, logrando las siguientes tareas:

- Estudio de los principios matemáticos de la aplicación del control predictivo basado en modelo (MPC) en la electrónica de potencia.
- El diseño de un control MPC parametrizable en función de numerosos aspectos del problema y escrito en lenguaje C, apto para la gran variedad de sistemas de procesamiento y control.
- Implementación de dicho control en un sistema de tiempo real trabajando en paralelo junto a una FPGA embebida.
- Adecuación de un convertidor multinivel bidireccional para su funcionamiento como inversor para su posterior control en el ámbito de un experimento real.

A través de las diferentes simulaciones realizadas a lo largo del trabajo, se llegan a las siguientes conclusiones:

- Se consigue reducir la relación entre la distorsión armónica y la frecuencia de conmutación, y con ello las pérdidas, en comparación a los esquemas clásicos de modulación.
- Buen desempeño para transitorios y cambios de referencia. La operación dentro de la seguridad puede garantizarse con el uso de restricciones.
- El controlador basado en modelo reduce drásticamente el esfuerzo de diseño.

Todas estas ventajas pueden traducirse en reducción de costes y en el incremento de la vida útil de los elementos que forman el sistema. La única desventaja en común que tendrían los métodos basado en MPC sería su alta demanda computacional y, en algunos casos, conceptual. Esto es precisamente el único obstáculo que encuentra el MPC a la hora de asentarse en el control de los sistemas electrónicos de potencia. Este trabajo y la amplia literatura existente dejan más que demostrado el potencial de los esquemas de control MPC como competidores—o complementadores en algunos casos—de los lazos clásicos de modulación.

5.1 Líneas futuras de investigación

Desde su aparición en 1970, el control MPC ha madurado hasta establecerse como el paradigma del control, hasta el punto de aparecer en prácticamente la totalidad de técnicas y ciencias. Es difícil imaginar por tanto que el control MPC no juegue un papel principal en el futuro de la investigación en el seno de la electrónica de potencia, siendo la verdadera pregunta cuáles de sus variedades serán las más eficientes y aplicadas. Hasta fechas recientes, el uso del control MPC en la electrónica de potencia era un campo que permanecía inexplorado. Es por ello que numerosas cuestiones quedan aún por verificar y explorar. A continuación se resumen las más significativas:

- El uso de *solvers* y técnicas de optimización más rápidas para el problema subyacente al MPC, y la posibilidad de implementarlos en sistemas reales o embebidos.
- El uso de esquemas de control MPC para métodos de cancelación de armónicos.
- Métodos de control que garanticen la estabilidad en los sistemas de electrónica de potencia con el uso de múltiples restricciones.
- La explotación de las ventajas que pueda tener la compenetración entre los esquemas clásicos de modulación y el control MPC.

Este trabajo tiene la intención de servir como punto de partida para la búsqueda de respuestas a estas preguntas proporcionando una base introductoria a la aplicación del control MPC en la electrónica de potencia.

Índice de Figuras

1.1	Esquema básico controlador	4
1.2	Ejemplo de horizonte deslizante para $N_p = 9$	9
1.3	Ejes estacionarios	11
1.4	Corrientes trifásicas unitarias abc	12
1.5	Corrientes trifásicas unitarias $\alpha\beta 0$	12
1.6	Ejes rotativos	13
1.7	Corrientes trifásicas unitarias $dq0$	15
2.1	Inversor NPC 3 niveles	17
2.2	Vectores de tensión producidos por un inversor de 3 niveles.	19
2.3	Caminos de corriente en una fase del NPC en función de u_x	20
2.4	Sistema trifásico NPC tres niveles con carga RL	23
2.5	Control predictivo de corriente	24
2.6	Predicción de la corriente en el siguiente instante de muestreo $i(k+1)$ en función del estado $u(k)$	27
2.7	Corriente i_{abc} y su análisis de armónicos para $\lambda_u = 1$ en la carga trifásica RL con horizonte de predicción $N_p = 1$	28
2.8	Corriente i_{abc} y su análisis de armónicos para $\lambda_u = 1 \cdot 10^4$ en la carga trifásica RL con horizonte de predicción $N_p = 1$	29
2.9	Corriente i_{abc} y su análisis de armónicos para $\lambda_u = 1 \cdot 10^{-5}$ en la carga trifásica RL con horizonte de predicción $N_p = 1$	29
2.10	Corriente i_{abc} y su análisis de armónicos para $\lambda_u = 1$ en la carga trifásica RL con horizonte de predicción $N_p = 1$ y un periodo de muestreo de $50 \mu s$	30
2.11	Valores de tensión v_{c1} y v_{c2} en los condensadores de la etapa dc-link en el inversor NPC para $\lambda_u = 1$ y $N_p = 1$	31
2.12	Corriente i_{abc} y su análisis de armónicos para la simulación en PLECS	31
2.13	Algoritmo de control para la determinación del coste óptimo para $N_p = 2$	34
2.14	Predicción de las trayectorias de las corrientes $[i(k+1) \ i(k+2)]$ para $N_p = 2$ en función de las secuencias $U(k)$ dadas en la tabla 2.8	35
2.15	Corriente i_{abc} y su análisis de armónicos para $\lambda_u = 5$ en la carga trifásica RL con horizonte de predicción $N_p = 2$ y un periodo de muestreo de $100 \mu s$	35
2.16	Circuito equivalente para un motor asíncrono de jaula de ardilla	37
2.17	Inversor NPC trifásico de tres niveles alimentando un motor asíncrono	41
2.18	Esquema de controlador predictivo basado en control de campo orientado para un inversor NPC trifásico alimentando un motor asíncrono	42
2.19	Corriente i_{abc} en el estátor, velocidad del eje ω_m y par electromagnético T_e	45
2.20	Corriente i_{abc} en el estátor, velocidad del eje ω_m y par electromagnético T_e	46
3.1	Inversor trifásico DCC 5 niveles	47

3.2	Esquemático del inversor trifásico DCC 5 niveles conectado a red	48
3.3	Vectores de tensión producidos por un inversor cinco niveles	49
3.4	Flujos bidireccionales de corriente en una fase del DCC en función de u_x	50
3.5	Sistema trifásico inversor DCC 5 niveles con carga RL	51
3.6	Corriente i_{abc} a la salida del DCC de 5 niveles y su análisis de armónicos para $\lambda_u = 0.01$ y $\lambda_{bal} = 0.1$ en la carga trifásica RL con horizonte de predicción $N_p = 1$ y un periodo de muestreo de $20 \mu s$	56
3.7	Valores de tensión v_{c1} , v_{c2} , v_{c3} y v_{c4} en los condensadores de la etapa dc-link y sus tensiones de balanceo v_{d1} , v_{d2} y v_{d3} en el inversor DCC 5 niveles para $\lambda_{bal} = 0.1$ y $N_p = 1$	56
3.8	Corriente i_{abc} a la salida del DCC de 5 niveles y su análisis de armónicos para $R = 30 \Omega$ y $L = 20 mH$, con el resto de parámetros análogos a los de la figura 3.6	57
3.9	Corriente i_{abc} a la salida del DCC de 5 niveles y su análisis de armónicos para $\lambda_u = 1 \cdot 10^{-6}$ y $\lambda_{bal} = 0.01$ en la carga trifásica RL con horizonte de predicción $N_p = 2$ y un periodo de muestreo de $20 \mu s$	58
3.10	Valores de tensión v_{c1} , v_{c2} , v_{c3} y v_{c4} en los condensadores de la etapa dc-link y sus tensiones de balanceo v_{d1} , v_{d2} y v_{d3} en el inversor DCC 5 niveles para $\lambda_{bal} = 0.01$ y $N_p = 2$	59
3.11	Corriente i_{abc} a la salida del DCC de 5 niveles y su análisis de armónicos para $\lambda_u = 1 \cdot 10^{-6}$ y $\lambda_{bal} = 0.01$ en la carga trifásica RL con horizonte de predicción $N_p = 2$, un periodo de muestreo de $20 \mu s$ y sin restricciones en la conmutación	60
3.12	Valores de tensión v_{c1} , v_{c2} , v_{c3} y v_{c4} en los condensadores de la etapa dc-link y sus tensiones de balanceo v_{d1} , v_{d2} y v_{d3} en el inversor DCC 5 niveles para $\lambda_{bal} = 0.01$, $N_p = 2$ y sin restricciones en la conmutación	60
4.1	Convertidor DCC de 5 niveles usado para la obtención de los resultados experimentales	61
4.2	Conexión de una rama del convertidor DCC	62
4.3	Placa de medida y adaptación de los sensores de tensión	63
4.4	Placa de medida (a) y adaptación (b) de los sensores de corriente	63
4.5	Placa de adaptación de la Speedgoat a fibra óptica	64
4.6	Placa de adaptación de fibra óptica a señal para los IGBT	65
4.7	Detalle bandeja de componentes	65
4.8	Detalle convertidor DCC de 5 niveles	66
4.9	Interfaz de control del convertidor DCC 5 niveles	69
4.10	Esquema unifilar completo del convertidor DCC 5-niveles trabajando como rectificador	70
4.11	Esquema unifilar completo del funcionamiento dual del convertidor DCC 5-niveles	72
4.12	Esquema unifilar del funcionamiento dual del convertidor DCC 5-niveles listo para funcionar en modo rectificador	73
4.13	Esquema unifilar del funcionamiento dual del convertidor DCC 5-niveles listo para funcionar en modo inversor	73
4.14	PCB para la comunicación entre Speedgoat y relés.	74
4.15	Circuito esquemático de la placa de circuito impreso	74
4.16	Circuito filtro EMI	75
4.17	Diagrama de bloques simplificado del ULN2003A y circuito interno de uno de los drivers	76
4.18	Diagrama de bloques simplificado del ACSL6400 y circuito interno	77
4.19	Interfaz de control del convertidor DCC 5 niveles para el funcionamiento dual	77
4.20	Diagrama simplificado de los elementos que constituyen una simulación HIL	79
4.21	Diagrama de sincronización de tiempo fijo	80
4.22	Diagrama de sincronización maestro-esclavo	81
4.23	Modos de comunicación simulador-FPGA en el seno de una simulación <i>Hardware-in-the-loop</i> .	82
4.24	Corriente i_{abc} a la salida del DCC de 5 niveles y sus tensiones de balanceo v_{d1} , v_{d2} y v_{d3} en los condensadores, con horizonte de predicción $N_p = 1$, usando el modo de comunicación simulador-FPGA maestro-esclavo	83
4.25	Corriente i_{abc} a la salida del DCC de 5 niveles y sus tensiones de balanceo v_{d1} , v_{d2} y v_{d3} en los condensadores, con horizonte de predicción $N_p = 1$, usando el modo de comunicación simulador-FPGA de tiempo fijo	83

Índice de Tablas

2.1	Correspondencia entre el estado conmutado u_x , la tensión de fase v_x y los estados de los interruptores $S_{x1} - S_{x4}$ para la fase x , $x \in \{a, b, c\}$	18
2.2	Transiciones de las conmutaciones de un NPC para la fase x , con $x \in \{a, b, c\}$	21
2.3	Pérdidas por conmutación en una fase del NPC	22
2.4	Conjunto de estados de conmutación admisibles $\mathcal{U}(k)$ que cumplen con la restricción $ \Delta \mathbf{u}(k) \leq 1$ para una de las fases	26
2.5	Coste correspondientes a los tres estados admisibles $u(k)$	27
2.6	Parámetros de simulación inversor trifásico NPC 3 niveles con carga RL	28
2.7	Simulaciones inversor trifásico NPC 3 niveles con carga RL tomando λ_u como parámetro	29
2.8	Conjunto $\mathcal{U}(k)$ de posibles secuencias $\mathbf{U}(k) = [u(k) \ u(k+1)]^T$ para $N_p = 2$ suponiendo que el estado anterior es $u(k-1) = 0$	33
2.9	Parámetros de simulación del motor y del inversor NPC en SI	45
3.1	Aportación del coste de balanceo según los signos de v_{d_i} y $\frac{dv_{d_i}}{dt}$	54
3.2	Parámetros de simulación inversor trifásico DCC 5 niveles con carga RL	55
4.1	Parámetros de simulación inversor trifásico DCC 5 niveles con carga RL	82

Bibliografía

- [1] T. Geyer, *Model Predictive Control of High Power Converters and Industrial Drives.*, 1st ed. Wiley, 2016.
- [2] R. E. Kalman, "Contributions to the theory of optimal control," *Bulletin da la Societe Mathematique de Mexicana*, vol. 5, pp. 102–119, 1960.
- [3] R. E. Kalman, "A new approach to linear filtering and prediction problems," *Trans. ASME (J. Basic Engineering)*, vol. 87, pp. 35–45, 1960.
- [4] S. J. Qin and T. A. Badgwell, "A survey of industrial model predictive control technology," *Control Eng. Pract.*, vol. 11, pp. 733–764, 2003.
- [5] J. Holtz and S. Stadtfeld, "A predictive controller for the stator current vector of AC machines fed from a switched voltage source," *Proceedings of IEEE International Power Electronics Conference (Tokyo, Japan)*, pp. 1665–1675, 1983.
- [6] J. Holtz and S. Stadtfeld, "Field-oriented control by forced motor currents in a voltage fed inverter drive," *Proceedings of IFAC Symposium (Lausanne, Switzerland)*, pp. 103–110, 1983.
- [7] C. A. Mack, "Fifty years of moore's law," *IEEE Transactions on Semiconductor Manufacturing*, vol. 24, 2011.
- [8] J. Rodríguez, J.-S. Lai, and F. Peng, "Multilevel inverters: A survey of topologies, controls, and applications," *IEEE Trans. Ind. Electron.*, vol. 49, pp. 727–738, 2002.
- [9] A. Nabae, I. Takahashi, and H. Akagi, "A new neutral-point-clamped PWM inverter," *IEEE Trans. Ind. Appl.*, vol. 17, pp. 518–523, 1981.
- [10] A. Lesnicar and R. Marquardt, "An innovative modular multilevel converter topology suitable for a wide power range," *Proceedings of IEEE Power Tech Conference (Bologna, Italy)*, 2003.
- [11] D. G. Holmes and T. A. Lipo, "Pulse width modulation for power converters: Principles and practice," *IEEE Press*, 2003.
- [12] N. Celanovic and D. Boroyevich, "A fast space-vector modulation algorithm for multilevel three-phase converters," *IEEE Trans. Ind. Appl.*, vol. 37, pp. 637–641, 2001.
- [13] W. Leonhard, *Control of electrical drives*, 3rd ed. Springer, 2001.

- [14] D. W. Novotny and T. A. Lipo, *Vector control and dynamics of AC drives*. Oxford Univ. Press, 1996.
- [15] I. Takahashi and T. Noguchi, "A new quick response and high efficiency control strategy for the induction motor," *IEEE Trans. Ind. Appl.*, vol. 22, pp. 820–827, 1986.
- [16] T. Noguchi, H. Tomiki, S. Kondo, and I. Takahashi, "Direct power control of PWM converter without power-source voltage sensors," *IEEE Trans. Ind. Appl.*, vol. 34, pp. 473–479, 1998.
- [17] M. Senesky, G. Eirea, and T. J. Koo, "Hybrid modelling and control of power electronics," *Hybrid systems: Computation and control (A. Pnueli and O. Maler, eds.)*, vol. 2623, pp. 450–465, 2003.
- [18] T. Geyer, G. Papafotiou, and M. Morari, "Model predictive control in power electronics: A hybrid systems approach," *Proceedings of the IEEE Conference on Decision and Control (Sevilla, Spain)*, 2005.
- [19] P. A. Dahono, "A control method to damp oscillation in the input LC filter of AC-DC PWM converters," *Proceedings of IEEE Power Electronics Specialists Conference*, pp. 1630–1635, 2002.
- [20] J. Dannehl, F. Fuchs, S. Hansen, and P. Thøgersen, "Investigation of active damping approaches for PI-based current control of grid-connected pulse width modulation converters with LCL filters," *IEEE Trans. Ind. Appl.*, vol. 46, pp. 1509–1517, 2010.
- [21] A. Bemporad, M. Morari, V. Dua, and E. Pistikopoulos, "The explicit linear quadratic regulator for constrained systems," *Automatica*, vol. 38, pp. 3–20, 2002.
- [22] F. Borrelli, "Constrained optimal control of linear and hybrid systems," *LNCIS. Springer*, vol. 290, 2003.
- [23] F. Borrelli, M. Baotić, A. Bemporad, and M. Morari, "Dynamic programming for constrained optimal control of discrete-time linear hybrid systems," *Automatica*, vol. 41, pp. 1709–1721, 2005.
- [24] S. Richter, C. Jones, and M. Morari, "Real-time input-constrained MPC using fast gradient methods," *Proceedings of the IEEE Conference on Decision and Control (Shanghai, China)*, pp. 7387–7393, 2009.
- [25] S. Richter, S. Mariéthoz, and M. Morari, "High-speed online MPC based on fast gradient method applied to power converter control," *Proceedings of the American Control Conference (Baltimore, MD, USA)*, 2010.
- [26] H. Peyrl, J. Liu, and T. Geyer, "An FPGA implementation of the fast gradient method for solving the model predictive pulse pattern control problem," *Workshop on Predictive Control of Electrical Drives and Power Electronics (Munich, Germany)*, 2013.
- [27] W. Duesterhoeft, M. Schulz, and E. Clarke, "Determination of instantaneous currents and voltages by means of alpha, beta, and zero components," *AIEE Trans.*, vol. 70, pp. 1248–1255, 1951.
- [28] R. Park, "Two-reaction theory of synchronous machines—generalized method of analysis—part I," *AIEE Trans.*, vol. 48, pp. 716–727, 1929.
- [29] S. Boyd and L. Vandenberghe, *Convex optimization*. Cambridge Univ. Press, 2004.
- [30] H. du Toit Mouton, "Natural balancing of three-level neutral-point clamped PWM inverters," *IEEE Trans. Ind. Electron.*, vol. 49, pp. 1017–1025, 2002.
- [31] D. Drennan and H. T. Mouton, "An experimental investigation into natural balancing of three level neutral point clamped multi-level inverters," *Proc. 6th IEEE AFRICON*, vol. 2, pp. 749–754, 2002.

-
- [32] E. L. Lawler and D. E. Wood, "Branch and bound methods: a survey," *Oper. Res.*, vol. 14, pp. 699–719, 1966.
- [33] L. G. Mitten, "Branch-and-bound methods: General formulation and properties," *Oper. Res.*, vol. 18, pp. 24–34, 1970.
- [34] T. Geyer, "Computationally efficient model predictive direct torque control," *IEEE Trans. Power Electron.*, vol. 26, pp. 2804–2816, 2011.
- [35] J. M. Andrejak and M. Lescure, "High voltage converters promising technological developments," *Proc. Rec. EPE Conf*, pp. 1159–1162, 1987.
- [36] P. M. Bhagwat and V. R. Stefanovi, "Generalized structure of a multilevel PWM inverter," *IEEE Trans. on IA*, vol. 19, pp. 1057–1069, 1983.
- [37] A. Ventosa-Cutillas, M. Gomez-Correa, F. Gordillo, and F. Cuesta, "Diseño, construcción y control de un convertidor de potencia de cinco niveles," *XXXVII Jornadas de Automática*, 2016.
- [38] U. de Sevilla, "Control de sistemas con entradas discretas. Aplicación a convertidores electrónicos de potencia," *Plan Estatal 2013-2016 Retos - Proyectos I+D+i*, 2016.
- [39] S. Darlington, "Semiconductor signal translating device," *U.S. Patent*, 1953.
- [40] A. Bouscayrol, "Different types of hardware-in-the-loop simulation for electric drives," *Industrial Electronics, 2008 IEEE International Symposium on*, pp. 2146–2151, 2008.